

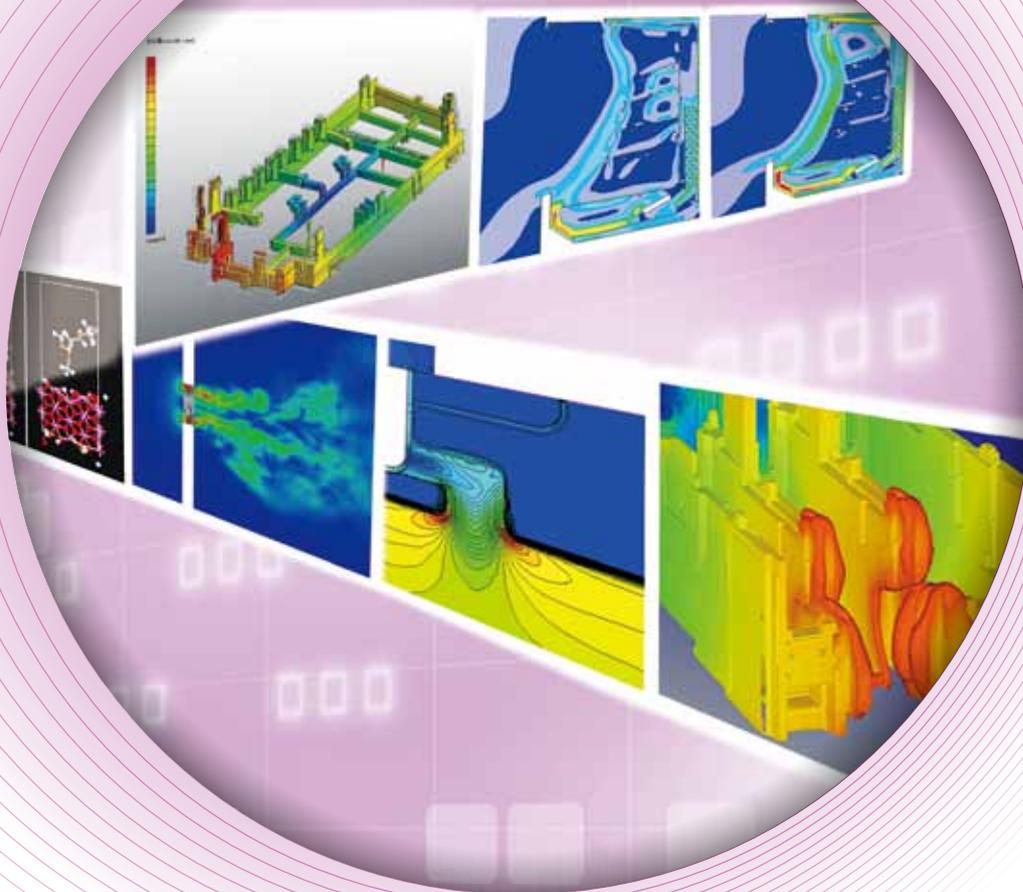
富士電機技報

FUJI ELECTRIC JOURNAL

2016
Vol.89 No.

1

特集 製品開発を支えるシミュレーション技術



特集 製品開発を支えるシミュレーション技術

安全・安心で持続可能な社会の実現に貢献するために、富士電機は、社会・産業インフラをはじめとするさまざまな分野に向けて、エネルギーを最も効率的に利用できる、環境にやさしい製品を提供しています。市場ニーズに合った製品をタイムリーに開発していくためには、製品の機能・性能の基礎となる物理現象を定量的に捉えることが欠かせません。その有力な手段としてさまざまなシミュレーション技術を開発し、活用しています。

本特集では、富士電機の製品開発を支えるシミュレーション技術について紹介します。

表紙写真（左上から右回り）

パワーエレクトロニクス機器部品の反り解析の例、風速分布のシミュレーション結果（新エアカーテン方式、従来方式）、低圧遮断器の筐体における充填解析結果（最適化後）、耐圧保持時のデバイス内部の電界強度分布、ファンの流速分布、エポキシシラン/アルミニウム解離構造



目 次

特集 製品開発を支えるシミュレーション技術

〔特集に寄せて〕“実測と違う”から“実測をしてみよう”へ 古山 通久	3 (3)
---------------------------------------	-------

〔現状と展望〕製品開発を支えるシミュレーション技術の現状と展望 渡邊 雅英 ・ 長安 芳彦 ・ 保川 幸雄	4 (4)
--	-------

シミュレーションによる SiC トレンチ型 MOSFET の特性予測 小林 勇介 ・ 木下 明将 ・ 大西 泰彦	11 (11)
---	---------

シミュレーションを用いた SiC バイポーラデバイスの開発 松永 慎一郎 ・ 武井 学	16 (16)
--	---------

シミュレーションを活用した SiC デバイスの原子レベルの解析 広瀬 隆之 ・ 森 大輔 ・ 寺尾 豊	21 (21)
--	---------

分子シミュレーションを活用した樹脂材料の密着性の解析 小笠原 美紀 ・ 立岡 正明	26 (26)
--	---------

熱硬化性樹脂成形品の残留応力分布・接着界面強度解析 雁部 竜也 ・ 浅井 竜彦 ・ 岡本 健次	30 (30)
--	---------

パワーエレクトロニクス機器の電磁ノイズシミュレーション技術 玉手 道雄 ・ 林 美和子 ・ 市瀬 彩子	35 (35)
--	---------

製品の低騒音化を実現する流体騒音シミュレーション技術 金子 公寿 ・ 松本 悟史 ・ 山本 勉	40 (40)
--	---------

配電盤の内部アーク故障における圧力上昇の解析 浅沼 岳 ・ 恩地 俊行 ・ 外山 健太郎	45 (45)
---	---------

オープンショーケースの省エネルギーを実現する熱流体シミュレーション技術 中島 正登 ・ 浅田 規	50 (50)
---	---------

射出成形の品質向上を支えるシミュレーション技術 矢島 あす香 ・ 菅田 好信 ・ 横森 則晴	54 (54)
---	---------

解 説

SiC の結晶の種類・結晶面, MOSFET におけるキャリアの散乱	58 (58)
------------------------------------	---------

新製品紹介論文

静音電磁接触器「SL シリーズ」	59 (59)
------------------	---------

アジア向け空調用インバータ「FRENIC-eHVAC シリーズ」	61 (61)
----------------------------------	---------

略語・商標	64 (64)
-------	---------

Contents

Simulation Technologies for Product Development

[Preface] Mismatch Between Simulation and Experiment? Let's Consider Model Systems for Better Interplay!	3 (3)
KOYAMA, Michihisa	

Simulation Technologies for Product Development: Current Status and Future Outlook	4 (4)
WATANABE, Masahide NAGAYASU, Yoshihiko YASUKAWA, Yukio	

Simulation Based Prediction of SiC Trench-Type MOSFET Characteristics	11 (11)
KOBAYASHI, Yusuke KINOSHITA, Akimasa ONISHI, Yasuhiko	

Development of SiC Bipolar Devices Using Simulation	16 (16)
MATSUNAGA, Shinichiro TAKEI, Manabu	

Atomic Level Analysis of SiC Devices Using Numerical Simulation	21 (21)
HIROSE, Takayuki MORI, Daisuke TERAOKA, Yutaka	

Study of Adhesion of Resin Materials by Molecular Simulation	26 (26)
OGASAWARA, Miki TACHIOKA, Masaaki	

Residual Stress Distribution and Adhesive Interface Strength Analysis of Thermosetting Resin Molding	30 (30)
GANBE, Tatsuya ASAI, Tatsuhiko OKAMOTO, Kenji	

Electromagnetic Noise Simulation Technology for Power Electronics Equipment	35 (35)
TAMATE, Michio HAYASHI, Miwako ICHINOSE, Ayako	

Aerodynamic Noise Simulation Technology for Developing Low Noise Products	40 (40)
KANEKO, Kimihisa MATSUMOTO, Satoshi YAMAMOTO, Tsutomu	

Analysis of Pressure Rise During Internal Arc Faults in Switchgear	45 (45)
ASANUMA, Gaku ONCHI, Toshiyuki TOYAMA, Kentaro	

Thermo-Fluid Simulation Technique for Achieving Energy Saving in Open Showcases	50 (50)
NAKAJIMA, Masato ASADA, Tadashi	

Simulation Technologies Supporting Quality Improvement in Injection Molding	54 (54)
YAJIMA, Asuka SUGATA, Yoshinobu YOKOMORI, Noriharu	

Supplemental Explanation

Types of SiC Crystal and Surface, Carrier Scattering in MOSFET	58 (58)
---	---------

New Products

Silent Magnetic Contactor "SL Series"	59 (59)
Air Conditioning Inverter for Asian Market "FRENIC-eHVAC Series"	61 (61)

Abbreviations and Trademarks	64 (64)
-------------------------------------	---------

特集に寄せて

“実測と違う”から“実測をしてみよう”へ

Mismatch Between Simulation and Experiment?
Let's Consider Model Systems for Better Interplay!

古山 通久 KOYAMA, Michihisa

九州大学稲盛フロンティア研究センター教授
博士（工学）

この20年間のコンピュータの普及、および計算理論や計算機科学の発展を受けて、シミュレーション技術の実践・活用による成功事例は多数見られるようになったとの実感はあるだろうか。CADなど製品に近いシミュレーション技術を思い描けば、成功うんぬん以前にありふれたものとも考えるかもしれないし、材料に近づけば、成功事例はいくつか知っているな、との感想にすぎないかもしれない。

シミュレーション技術の活用のフェーズは、解明のフェーズと設計のフェーズに分けられる。前者は、手法やモデルの妥当性確認プロセスから始まる。実測される現象や物性などとシミュレーション結果を比較し、目的とする特性や機能を的確にシミュレーションできているか確認するプロセスは、いずれの系でも重要である。このプロセスでつまずけば、次の、何が支配因子であるか明らかにするプロセスに進めず、その次の設計のフェーズには当然進めない。すなわち、シミュレーション技術は役立たないとの評価にまっしぐらである。

シミュレーションの妥当性の確認において何が重要か思いをはせてみていただきたい。さまざまな要因が事例ごとにあるだろうが、機器分析とのアナロジーで考えるとすっきりと理解されるかもしれない。計測の結果は、入れたサンプルのスペクトル以外のものは当然出てこず、装置を決めれば、入れるサンプルの準備が全てである。実動作環境での実構造のオペランド計測ができればよいだろうが、試料ホルダなどの制約から、モデル系の計測とせざるを得ない事例に直面するのが通例だろう。SPring-8のような高精度な計測もできればよいが、必要なスピード感から、精度は劣ってもラボで日々アクセス可能な機器を活用することも往々にして求められる。シミュレーションにおいても手法・計算環境の選択に同様の悩みに直面する。また得られる結果は、手法を決めれば、どのようなパラメータや構造モデルを入力とするかで全て決まると言える。シミュレーションと実測に乖離（かいり）が見られるとき、手法が適切であり計算条件の設定などが適切であるのであれば、入力する物性などに係るパラメータや構造モデル以外に乖離の原因はないだろう。分子シミュレーションにおいては、

理想的な組成や表面・界面構造を仮定することが乖離の要因となることは容易に想像できるし、有限要素解析などでは、多孔構造など複雑な構造を簡易的に表現することやさまざまなものを丸め込んだ数値を“物性”として用いることなどは乖離の要因となる。乖離が見られたときに、研究者・技術者はどのように行動するだろうか？

例えば、シミュレーション技術が役立ちそうにないとは別のアプローチをとる、合わせ込むようにシミュレーション側の検討を継続する、などは20世紀型だと言ったら過言だろうか。実測が何か違ったものを見ているに違いないので精査再測定しようとするのが21世紀型だと言ったら夢想到過ぎるだろう。身の回りのラボにおける現況はどうなっているだろうか？ 現況はともかく15年後、2030年ごろの姿はどうあるのが望ましいと考えるだろう。日本の人口は今より1,000万人減り、高齢者の割合は高くなっている。中国の人口はピークアウトしているがインドの人口が中国を抜いている。そんな世界において競争力を維持しようとしたときに、気合と勘と根性のもづくりには知性を加えるのは必須であろう。シミュレーション技術は人類が蓄積してきた“知識”をコンピュータ上に実装したソフトウェアを用いて、現実の写像であるモデルを用いた仮想実験を可能とする技術である。計算機は年間8,000時間以上働かせてもブラックだ！などと文句も言わず、役所も介入しない。15年後の会社の活力を支える世代がシミュレーション技術を苦もなく活用できれば、未来も明るい。そのような長期的な視点で何ができるだろうか？

現在、シミュレーション技術を活用して活躍している若手研究者・技術者は、きっと2030年の上司、評価者だ。適切な評価基準と評価力を身に付けている。すると残るは、後進の育成だ。シミュレーションと実測に乖離が見られたとき、理想系ではなく実在系のシミュレーションをとの発想に加えて、理想系を模したモデル系で検証のための実測をしようとの提案もしてみよう、などと実測・シミュレーションの良好なインタープレイを支える人材が次々と躍動し始める。そのような姿は素晴らしいことだと思ったなら、そのためにできることは他にもきっとあるに違いない。

製品開発を支えるシミュレーション技術の現状と展望

Simulation Technologies for Product Development:
Current Status and Future Outlook

渡邊 雅英 WATANABE, Masahide

長安 芳彦 NAGAYASU, Yoshihiko

保川 幸雄 YASUKAWA, Yukio

1 まえがき

最近の計算機の性能向上とソフトウェアの汎用化がもたらした計算科学の進歩により、研究開発から製品設計までのさまざまな段階でシミュレーション技術が幅広く適用される時代となっている。

富士電機におけるシミュレーション技術の適用分野は多岐にわたっている。半導体デバイスでは、電気的特性の解析や予測をはじめ、分子シミュレーションと分析技術を駆使して原子レベルからの現象の解明に取り組んでいる。また、それまで経験則に頼ることの多かった材料物性をシミュレーション技術により解明して材料を使いこなすアプローチも進めている。さらに、電磁ノイズ解析、騒音解析、流体解析などのシミュレーション技術を活用して電気機器の最適設計を行う取組みも広がっている。

いずれの場合でも、計算科学を駆使することにより、製品の機能・性能の基となる物理現象を的確に捉え、科学的かつ定量的にメカニズムを把握して製品の設計に反映することで、高性能で信頼性の高い製品を短納期でお客さまに提供することを狙いとしている。

2 デバイス・材料の開発を支えるシミュレーション技術

2.1 SiC パワー半導体デバイス

既に Si デバイスの開発に活用されているシミュレーション技術は、SiC デバイスの開発においても、試作回数の低

減、物理現象の把握、デバイス構造の最適化などにより開発効率を高め、より性能の高い製品を提供する上で重要な技術である。

基板材料としての SiC は、結晶面^{(*)2}により移動度、界面電荷、インパクトイオン化率が異なるため、これらの影響を受けるデバイスのオン電圧、しきい値、耐圧の高精度な特性予測は困難であった。これらの課題に対し、富士電機では、国立研究開発法人 産業技術総合研究所との共同研究において、実測値に基づくシミュレーションモデルを構築し、トレンチ型 MOSFET^{(*)3} (Metal-Oxide-Semiconductor Field-Effect Transistor) の特性予測を行っている。また、パワーエレクトロニクス (パワエレ) 機器の省電力、小型化の要求に対応し、低損失な 1.2kV クラスのトレンチ型 MOSFET を開発している (図 1)。トレンチ型は、ゲートがトレンチの側面に形成されるため平面型よりもセルピッチの縮小が容易であり、オン抵抗 $R_{on} \cdot A$ が低減する。

トレンチ型では、トレンチ側面に a 面や m 面が用いられるため、これらの面に対応した移動度のモデルが必要となる。そこで、ゲート駆動電圧に対応した領域での移動度のクーロン散乱^{(*)4} 領域で使用されていることに注目し、低電界における移動度を実測に対して調整できるクーロン散乱のモデルをシミュレーションに導入することで移動度を合わせ込んだ。耐圧に関しては、SiC のアバランシェ降伏が結晶面のほか横方向電界にも影響されることから、横方向電界が考慮された畠山モデルを用い、a 面、m 面による補正を行ってパラメータを再構築した。その結果、シミュレーションの $R_{on} \cdot A$ と耐圧が実測値とよい一致を示した。

(*) 1) SiC

けい素 (Si) と炭素 (C) の化合物である。3C, 4H, 6H など多くの結晶の構造多形が存在し、構造によって 2.2~3.3 eV のバンドギャップを持つワイドギャップ半導体として知られる。絶縁破壊電圧や熱伝導率が高いなどパワーデバイスとして有利な物性を持つため、高耐圧・低損失・高温動作デバイスが実現できるとして実用化が進められている。

(*) 2) 結晶面

58 ページ「解説 1」“SiC の結晶の種類・結晶面”を参照のこと

(*) 3) トレンチ型 MOSFET

トレンチ型 MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) は、パワー MOSFET の 1 種である。平面型 MOSFET が半導体表面にゲートを形成するのに対し、トレンチ型 MOSFET は半導体の深さ方向に掘られたトレンチ (溝) にゲートを形成することが特徴である。トレンチゲート構造は、チャンネルが深さ方向に形成されるため、平面的な微細化が容易であり、チャンネル密度を向上できることから面積当たりのオン抵抗の低減を可能にする。

(*) 4) クーロン散乱

58 ページ「解説 2」“MOSFET におけるキャリアの散乱”を参照のこと

(*) 5) アバランシェ降伏

半導体デバイスに逆方向電圧を加えると自由電子およびホールが電界で加速され、シリコンなどの格子原子に衝突する。電界強度が十分大きな場合には衝突電離を引き起こす。この結果、自由電子やホールが放出されて再び加速される過程が繰り返し発生し、なだれ的に自由電子やホールの数が増加して大電流が流れる。この現象をアバランシェ降伏といい、半導体デバイスの耐圧を決定する一要因となる。

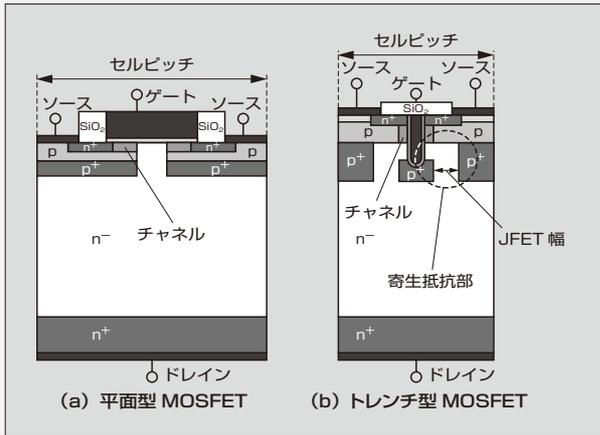


図1 MOSFETの断面図

さらに、 $R_{on} \cdot A$ のポテンシャル分布解析により、JFET (Junction Field-Effect Transistor) 部の n 形不純物濃度と構造を最適化することで、 $R_{on} \cdot A$ と耐圧のトレードオフをさらに改善できることを確認した (図2) (11 ページ “シミュレーションによる SiC トレンチ型 MOSFET の特性予測” 参照)。

富士電機は、^{(*)6} SBD (Schottky Barrier Diode)、MOSFET などのユニポーラデバイスのほかに、^{(*)7} PiN ダイオード、IGBT (Insulated Gate Bipolar Transistor) などのバイポーラデバイスも開発している。バイポーラデバイスは高電流、高耐圧化において優れており、現在 13kV の PiN ダイオードや IGBT の研究を進めている。バイポーラデバイスの場合は、電子・ホール移動度、ライフタイムおよび p 形コレクタのキャリアの注入効率がデバイス特性に大きな影響

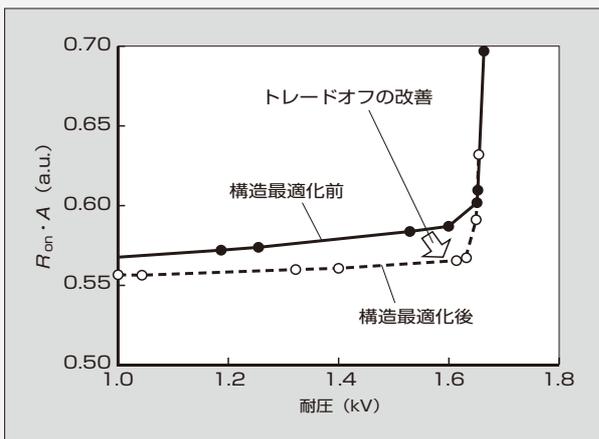


図2 構造最適化前後の $R_{on} \cdot A$ と耐圧のトレードオフ

(*)6 SBD

Schottky Barrier Diode の略である。金属と半導体との接合によって生じるショットキー障壁を利用した整流作用を持つダイオードである。その優れた電気特性により、SiC-SBD の FWD への適用検討が始まっている。少数キャリアも利用する PiN (P-intrinsic-N) ダイオードと比較して、多数キャリアのみで動作する

SBD は逆回復スピードが速く、逆回復損失も小さい。

(*)7 IGBT

Insulated Gate Bipolar Transistor の略である。ゲート部は MOSFET と同じ構造で、酸化物絶縁膜で絶縁されたゲート部を持つ電圧制御型デバイスである。MOSFET とバイポーラトランジスタの長所を生かし

たものである。バイポーラ動作であるため伝導度変調を用いることができるので、インバータへの応用に十分なスイッチング速度と高耐圧・低オン抵抗を両立できる。

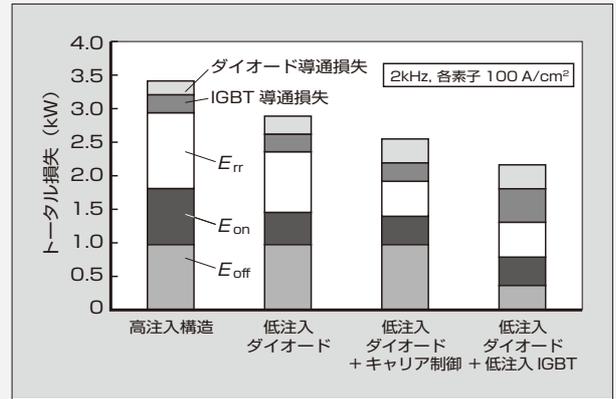


図3 構造改良時の損失推定結果

を与えるが、これらのパラメータは結晶欠陥、p 形領域の活性化率にも起因するためシミュレーションモデルに反映することは難しい。そのため、富士電機では、理想特性をシミュレーションで予想して実測値と比較することで、実素子の問題点を明らかにし、実測値とシミュレーションとのフィッティングにより精度の改善を図り、特性の向上を進めてきた。

デバイスシミュレータと回路シミュレータを組み合わせ、誘導性負荷を考慮したスイッチングシミュレーションを行い、バス電圧 6.6kV での損失予測を行った。図3に現状構造と改良構造との発生損失の比較を示す。現状の構造では、p 形コレクタおよびダイオードの p 形アノードでキャリアが高注入になっているためにスイッチング損失が大きくなっている。そこで、低注入型構造などを取り入れることでスイッチング損失の低減を図った。高注入構造に比べてスイッチング損失は 44% まで低減し、動作周波数 2kHz において導通損失を含むトータル損失は 37% 改善されることを確認した (16 ページ “シミュレーションを用いた SiC バイポーラデバイスの開発” 参照)。

2.2 第一原理計算による MOSFET 界面現象の解明

SiC デバイスの界面現象は未解明の部分が多く、また、C (カーボン) 面、Si (シリコン) 面、a 面、m 面の各面方位で界面現象が異なることから、それぞれの面方位における界面現象の解明が求められている。現在、富士電機では、電気特性や分析的解析に加えて、第一原理計算などの計算科学的手法を活用して、界面や結晶内部の現象を原子レベルで解明する取り組みを進めている。第一原理計算とは、量子力学に基づいて物質中の電子状態を数値計算により解

く手法であり、未知の物質の性質や、実験的に測定できない原子レベルの物理・化学的現象を推測することができる。

図4は、C面とSi面それぞれのドライ酸化プロセス後におけるSiC/SiO₂界面の理想界面構造につき、第一原理計算を用いてモデル化した例である。ここから、界面に存在するSiは、C面ではSi³⁺という化学状態に、Si面ではSi¹⁺という化学状態になっていると推定される。界面のXPS(X-ray Photoelectron Spectroscopy)分析により、C面ではSi³⁺が、Si面ではSi¹⁺が実際に観測されており、このモデルの妥当性を支持している。このように、理想界面構造を仮定することによって、XPS分析で得られたサブオキシサイド(不完全なSiO₂)の由来を推定することができ、理想的な界面を実現するための対策を絞り込むことができる。

次に、Si面の理想界面構造にSiの未結合手(DB:

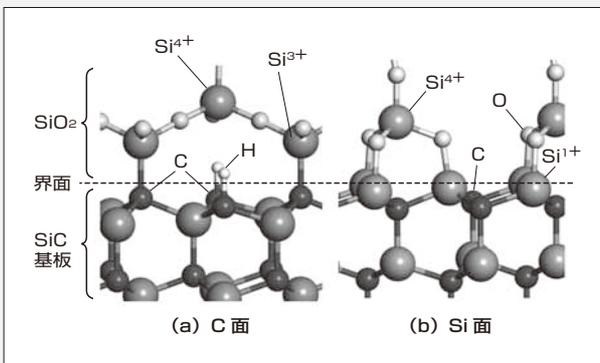


図4 理想界面を仮定したドライ酸化膜界面の推定構造モデル

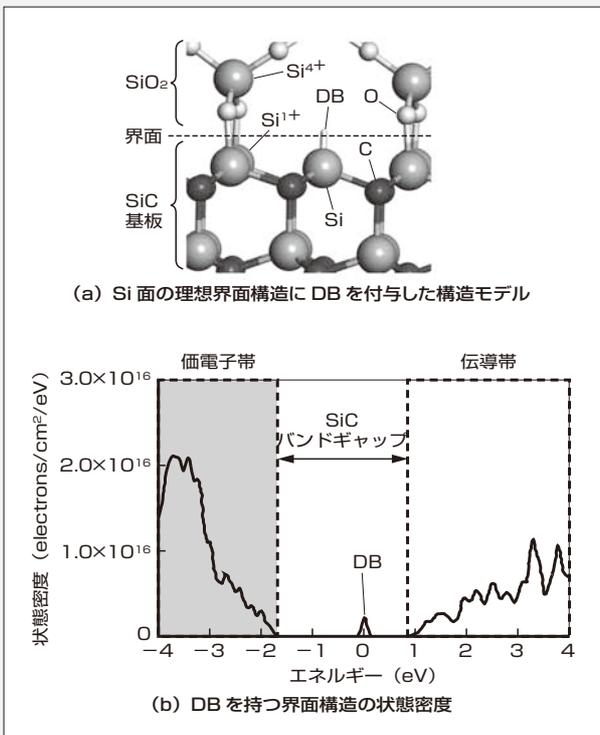


図5 Si面の理想界面構造にDBを付与した界面構造の検討結果

Dangling Bond)を付与した界面構造の検討結果を図5に示す。計算によりDBの界面単位がSiCのバンドギャップ内に形成されることが分かる。このような界面単位は、電荷をトラップしてクーロン散乱による移動度の低下を招き、V_{th}の変動を引き起こす原因になる。DB以外の原子の結合状態についても同様に計算することで、さまざまな界面単位などを計算することができ、実際の電気特性や分析結果と照らし合わせることで、実際には見ることでできない界面現象を解明することができる。

今後は実測値や分析結果だけでなく、第一原理計算などのシミュレーションを用いた原子レベルの現象解明を活用し、デバイスシミュレータに組み込むことで、SiC-MOSFETの高性能化に貢献することを目指している(21ページ“シミュレーションを活用したSiCデバイスの原子レベルの解析”参照)。

2.3 樹脂材料特性

パワー半導体デバイスを用いた製品においては、半導体デバイスの高性能化とともに、封止樹脂の高性能化も重要である。特に、長期信頼性への封止樹脂の影響は大きく、実際の成形による残留応力などの影響も考慮した樹脂材料の選定が要求される。この要求に応えるために、第一原理計算や分子動力学計算によって樹脂を原子レベルでモデル化したシミュレーションを行い、樹脂の機械特性や密着性を把握して樹脂骨格や密着助剤を選定することに取り組んでいる。また、実際の成形プロセス時の樹脂流動や硬化速度の分布などを考慮した樹脂挙動を、三次元流体解析と熱応力解析の連成解析により把握することにも取り組んでいる。

樹脂と金属の間の密着性には複雑な要素が絡み合っているため、これまでの封止樹脂の検討では、候補材料を実際に試験して絞り込む方法が採られてきた。この材料選定を効率化するために、第一原理計算や分子動力学計算などのシミュレーション技術を活用した特性予測技術の開発を進めている。

樹脂の密着力は主に、部材と樹脂の間の化学結合、アンカー効果や表面の汚れの有無、ならびに樹脂の弾性率や線膨張係数などの機械特性によって決まると推定される。このうち、アンカー効果は部材側の要因であるので、樹脂の設計において最初に考慮しなくてはならないのは、部材と樹脂の間の化学結合と樹脂の機械特性である。

現在、樹脂骨格と密着助剤の分子構造から、その樹脂の機械特性の計算や被接着部材との間の化学結合力を計算することができる。図6に示すように母材と樹脂が密着している状態のエネルギーと離れている状態のエネルギーを求め、そのエネルギー差が理想状態での化学結合力を示す。この理想状態の化学結合力にアンカー効果や汚染などの外的要因、ならびに機械特性による界面応力を考慮することにより実際の密着力を推定することができる。

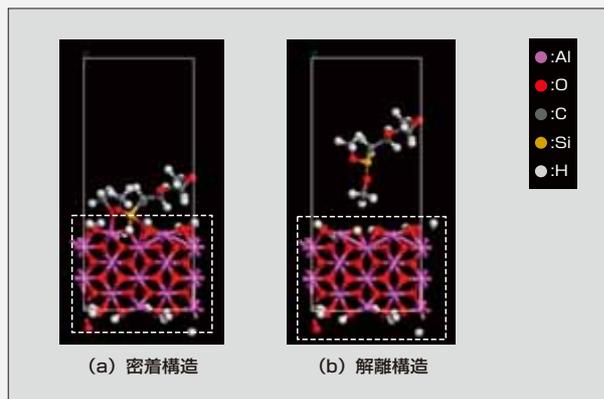


図6 エポキシシランとアルミニウムの構造最適化計算後の分子構造

現時点では、まだシミュレーション結果から密着性の実測値を全面的に説明できる段階ではないが、将来的には、樹脂骨格と密着助剤から信頼性まで含めた特性を予測することにより、樹脂で封止した半導体モジュールの信頼性をより高いものにする 것을目指している（26 ページ“分子シミュレーションを活用した樹脂材料の密着性の解析”参照）。

これまでの半導体モジュールの構造設計に用いられてきたCAE（Computer Aided Engineering）解析では、成形後に硬化した樹脂を分布のない一つの弾性体として扱っていたため、信頼性評価結果との乖離（かいり）が生じることがあった。その要因の一つは、実際の樹脂成形体では、部材の熱伝導率、構造、加熱方法の違いなどに起因する成形時の温度不均一によって硬化速度に分布が生じ、体積収縮率が場所により変わって残留応力が生じたためと考えられる。そこで、富士電機では、樹脂成形体の解析精度を向上するために、加熱による粘度変化と液体から固化に変化する際の体積収縮の挙動も考慮したシミュレーション技術を開発している。

三次元熱流体解析ソフトウェアを用いて、樹脂が液体から固体まで変化する不可逆な変化を表現し、複雑な形状を伴う製品においても、その熱分布から残留応力分布を計算によって可視化できる。ここでは、密度、弾性率、粘度の温度依存性や、せん断速度依存性まで含めた樹脂材料物性と、樹脂の硬化反応速度、反応熱などを考慮している。図7に計算結果の一例として、銅ブロックを樹脂で封止した際の樹脂内部の応力分布を示す。従来の三次元有限要素法構造解析ソフトウェアを用いた計算結果の図7(b)では、部材の境界のみに応力の高い部分がある。一方、三次元熱流体解析の図7(a)では、成形時の温度分布を反映して、樹脂内部よりも樹脂外周部に応力の高い部分が存在する結果となり、より現実の系に近い結果を示している。このように、高精度の構造設計を適用することにより、いっそう信頼性の高い製品開発を行っている（30 ページ“熱硬化性樹脂成形品の残留応力分布・接着界面強度解析”参照）。

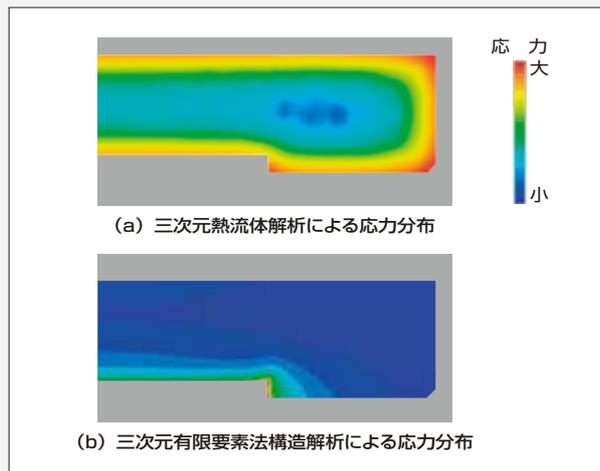


図7 樹脂硬化時の応力分布解析結果

③ 機器・装置の開発を支えるシミュレーション技術

3.1 電磁ノイズ

パワーエレクトロニクス機器は、電気エネルギーを効率良く使う省エネルギー（省エネ）や、太陽光発電、風力発電などの創エネルギーにおける装置設備の中核に用いられる。パワーエレクトロニクス機器に使われるパワー半導体は、高速スイッチングにより電気を使いやすい形に自由に変換できる反面、動作時に多くの電磁ノイズを周囲に放出する懸念がある。

従来、電磁ノイズを減らす対策は、機器を試作した後に試行錯誤を繰り返すことであった。これに対し富士電機では、設計段階から対策を検討するために、パワーエレクトロニクス機器の電磁ノイズシミュレーション技術の開発を進めており、製品開発時に電磁ノイズの現象解明と低ノイズ化に幅広く活用している。

電磁ノイズは、入出力のケーブルを伝わって外部へ流出すれば伝導ノイズとして、各所から電波として放出されれば放射ノイズとして発生する。

伝導ノイズのシミュレーションについては、開発初期では簡易モデルによる概略解析を行い、開発後期ではより正確なモデルによる詳細解析と、工程に応じた解析精度の異なるシミュレーションを使い分けて製品開発に適用している。

放射ノイズのシミュレーションについては、機器全体の解析ではなく、機器の一部を抽出したシミュレーションを行いながら、構造設計に反映している（図8）。このような機器の一部を抽出したシミュレーションの場合、モデル化が簡単で解析時間が短いため、解析を繰り返しながら、より良い機器構成を探ることができる。

また、パワーエレクトロニクス機器を設置した現地での電磁ノイズ障害を未然に防ぐことを狙いとしたシミュレーション技術にも取り組んでいる。パワーエレクトロニクス機器の動作時に接地極を介して

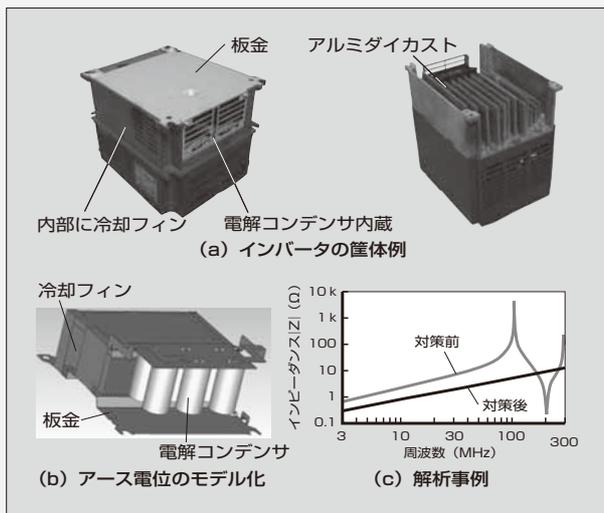


図8 筐体部の解析事例

流出する電磁ノイズが、外部機器に影響を与える。このメカニズムの解明と低減方法の立案など、これまでノウハウ主体で理論的な取組みが進んでいなかった領域にも、電磁ノイズシミュレーションの適用範囲を広げている（35 ページ“パワーエレクトロニクス機器の電磁ノイズシミュレーション技術”参照）。

3.2 流体騒音

各種の電気機器の小型化への要求により、製品の発熱密度は年々増加する傾向にある。ファンを利用する空気冷却方式の製品においては、発熱密度の増加により必要風量も増加することから、冷却風から発生する流体騒音が問題となることがある。

富士電機では、流体騒音の発生源となる流れや圧力変化の可視化を通じた騒音発生のメカニズムの把握と、低騒音化に向けた構造検討を行うため、流体騒音のシミュレーション技術に取り組んでいる。

流体騒音のシミュレーションにおいては、乱流現象の高精度な再現が可能である LES (Large Eddy Simulation) を用いた大規模並列計算にてファンの流れ計算を行うことにより（図9）、騒音源となる流れの変動と騒音値の推定

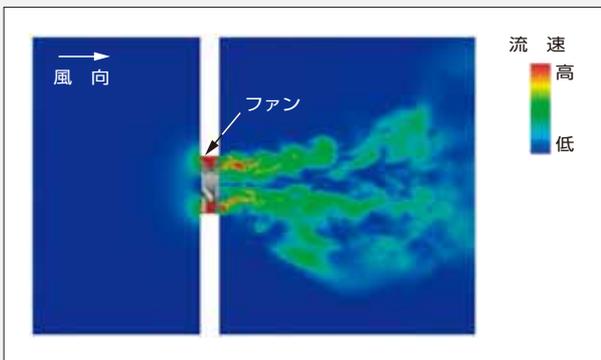


図9 ファンの流速分布（瞬時値）

を可能とした。

このシミュレーションを用いることにより、冷却ファンでの翼の回転やケーシングまわりの流れに起因する騒音について、ピーク周波数や音圧レベルの推定が可能となった。また、パワエレ機器の空気冷却構造を模擬したモデルとの比較を通じて、冷却ファンと周囲構造物との位置関係に起因する騒音の傾向が再現可能であることを確認している。現在は、製品の低騒音化に向けた設計の検討に、このシミュレーションの適用を進めている（40 ページ“製品の低騒音化を実現する流体騒音シミュレーション技術”参照）。

3.3 配電盤内部アーク

送受配電系統に使用される開閉機器の開発において、電流遮断時の性能を予測するためのアーク解析は、これまで主に接点近傍の現象を定量化するために用いられていた。例えば、低圧機器の遮断室におけるアークの伸長や移動を予測し、消弧グリッドの構造や配置の決定に適用して接触子の低消費化や遮断性能などの向上を図ってきた。また、高圧の遮断器においては、アークの発熱によって発生した高温ガスが内部に拡散し、ガス密度の低下による絶縁耐力の低下を予測することで、絶縁設計に活用してきた。

解析精度の向上のためには、接点間に発生するアークの温度が数千 K まで上昇することによって生じる雰囲気ガスについて、解離や電離などの複雑な物理現象を考慮したモデル化が必須である。富士電機ではこの技術を応用し、配電盤内部におけるアーク故障時の安全性を確保するための設計技術を開発した。海外向けのスイッチギヤには、IEC 規格 (IEC 62271-200) が適用される。この規格では、故障や保守時の運転継続性に関する構造の分類、および周囲の人の保護に関する分類など、安全な構造に対する考え方が強化されていることから、これらに対応するための新たな技術開発が必要となった。主な課題は、内部アーク故障時の圧力上昇の予測に関して、解析領域の拡大と計算負荷の増加に伴う解析時間の長期化を回避することであり、解

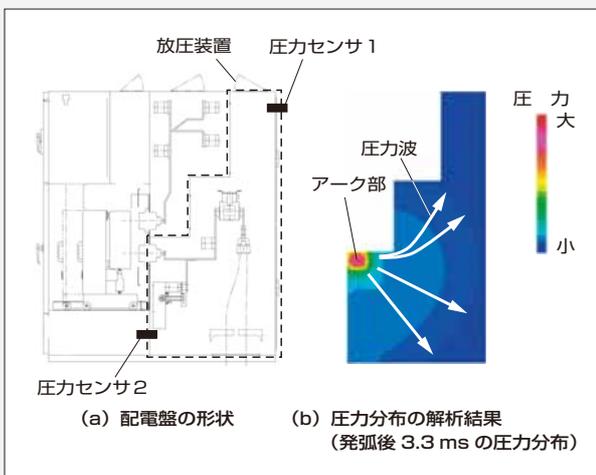


図10 配電盤の形状と圧力解析結果の例

析手法の再検討が必要であった。そのため、計算時間の短縮と解析精度の担保の両立を目指し、計算負荷の高い放圧動作時の挙動を実測して解析に反映することで、内部アーク故障時の圧力上昇予測に特化した解析手法を構築した(図10)。本手法を用いて、配電盤における内部アーク故障時の安全性を確保した製品を開発した(45ページ“配電盤の内部アーク故障における圧力上昇の解析”参照)。

3.4 熱流体シミュレーション

富士電機では、スーパーマーケットやコンビニエンスストアなどの店舗において、エネルギーを有効に活用する“スマート店舗”を提供している。このような店舗においては、オープンショーケースを含む冷凍冷蔵機器が最も電力を消費する。オープンショーケースの省エネを図るためにはエアカーテンの侵入熱低減による性能向上が必要である。冷気を生成する蒸発器への霜の付着により、エアカーテンの循環風量および特性の低下が引き起こされる。そこで、着霜によるエアカーテン性能の経時変化を予測可能な熱流体シミュレーション技術を開発するとともに、この技術を用いて新エアカーテン方式を開発した。

着霜を考慮したシミュレーションにおいては、霜の成長による蒸発器の風速低下や温湿度変化を推定可能な計算モデルを構築し、時間経過に伴うショーケース庫内の平均温度上昇の予測が可能になった。また、上述に加えてシミュレーションモデルを自動作成可能なショーケース設計ツールを構築し(図11)、オープンショーケースの多数ある設計因子のバランスを取るための最適化設計技術を開発した。

最適化設計技術により開発した新エアカーテン方式では、背面からの冷気をエアカーテンに徐々に合流させることで、エアカーテンの吹き出し風速を低減させており、実証機での評価を通じ、従来方式より30%以上の省エネ効果が確認されている(50ページ“オープンショーケースの省エネルギーを実現する熱流体シミュレーション技術”参照)。

3.5 成形の樹脂流動

プラスチックは電気絶縁性に優れ、工業部品に使用できる力学的特性や機能を持つものがあることから、多くの製

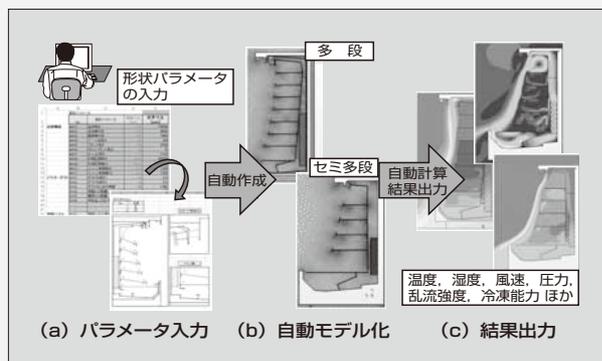


図11 ショーケース設計ツール

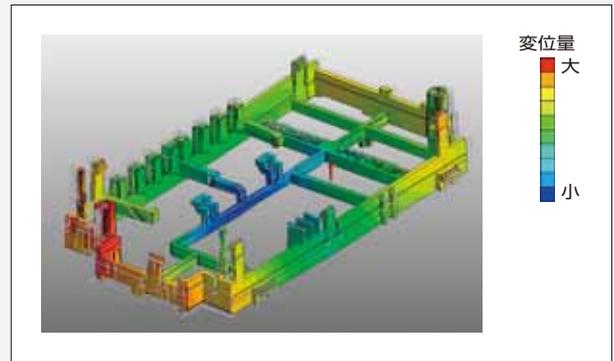


図12 反り解析の例

品で使用されている。プラスチック部品の成形においては、製品形状・金型構造の自由度が高く、修正コストが低い開発初期の段階で品質を作りこむことが重要である。

富士電機においても、プラスチック材料の主成分である樹脂について、樹脂流動シミュレーションをはじめとするシミュレーション技術の活用による射出成形部品の品質向上への取組みを進めている。

部品機能や他部品とのはめ合い、自動組立の可否に影響する成形品の反りについては、樹脂流動シミュレーションで得られた変形後の形状を三次元プリンタで出力し、組立性の確認を行っている(図12)。また、高応力部におけるウェルドの発生回避や、樹脂の分解ガスとして発生する腐食性ガスの排出構造についても、充填シミュレーションを適用し、製品形状やゲート位置の検討を行っている。

射出成形部品の冷却時間短縮による生産性向上については、成形サイクル中の金型温度を積極的に制御することで、高い品質を確保しながら成形サイクルを大幅に短縮する高速成形技術を確立した。この技術と樹脂流動シミュレーションによる樹脂温度分布の予測とを合わせ、内部に三次元冷却水路を形成した部品を三次元プリンタにて製作することで、金型の均熱化を実現している(54ページ“射出成形の品質向上を支えるシミュレーション技術”参照)。

4 あとがき

製品開発を支えるシミュレーション技術の現状と展望について述べた。今後も、進歩を続けているシミュレーション技術をいち早く取り入れ、さらに幅広い分野や用途に適用することによって、研究開発や製品設計の効率を高め、お客さまのニーズに応える製品をタイムリーに提供していく所存である。



渡邊 雅英

パワー半導体の製造・開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代デバイス開発センター長。工学博士。



保川 幸雄

冷凍機、熱応用機器の研究開発およびヒートマネージメント全般の活動に従事。現在、富士電機株式会社技術開発本部先端技術研究所応用技術研究センター長。



長安 芳彦

半導体デバイス・プロセスの研究開発に従事。現在、富士電機株式会社技術開発本部先端技術研究所基礎技術研究センター長。応用物理学学会会員。

特集
製品開発を支えるシミュレーション技術



シミュレーションによる SiC トレンチ型 MOSFET の特性予測

Simulation Based Prediction of SiC Trench-Type MOSFET Characteristics

小林 勇介 KOBAYASHI, Yusuke

木下 明将 KINOSHITA, Akimasa

大西 泰彦 ONISHI, Yasuhiko

パワーエレクトロニクス製品の省エネルギー化のために、SiC（炭化けい素）を材料に用いた半導体デバイスの開発が活発化している。SiC トレンチ型 MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）は、従来の平面型に対してさらなる低損失化が可能である。富士電機では、SiC デバイス開発の効率化のためにシミュレーションを用いた特性予測を行っている。SiC は結晶面により特性が異なるため、トレンチ型では新たに用いる結晶面の特性をシミュレーションで考慮する必要がある。簡便にシミュレーションモデルとパラメータを合わせる方法を確立し、実測の再現と性能改善の予測を可能にした。

The development of semiconductor devices that use SiC (silicon carbide) based materials has been increasing as a means of achieving further energy savings in power electronic products. SiC trench-type MOSFET are capable of reducing loss even more than conventional planar types. Fuji Electric is implementing simulation based characteristic prediction in order to improve the efficiency of new SiC device development. It is necessary to consider the newly utilized crystalline surface characteristics for the simulation of the trench-type because the characteristics of SiC differ by its crystalline surfaces. We have established a convenient method for incorporating the parameters into the simulation model, which enabled reproduction of actual observations and prediction of performance improvements.

1 まえがき

低炭素社会の実現に向けて省エネルギー（省エネ）製品の需要が拡大し、パワーエレクトロニクス（パワエレ）機器に用いる半導体デバイスの省エネ化が求められている。近年、低損失化が可能な SiC（炭化けい素）を材料とした半導体デバイスの開発と製品化が活発に行われている。

富士電機においても大容量メガソーラー用パワーコンディショナをはじめとした SiC-MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）や SiC-SBD（Schottky Barrier Diode）を用いたパワエレ機器を製品化しており、省エネ化に貢献している。

SiC デバイスの低損失化のためには、電圧を印加した際のデバイスの内部状態を理解し、デバイス構造を改善することが効果的である。デバイスシミュレーションを用いることによって内部状態が容易に理解でき、複数の設計パラメータを変えたときの改善効果を効率的に知ることができる。

2 SiC トレンチ型 MOSFET

現在、SiC-MOSFET ではゲートを基板表面に形成する平面型が主流である。さらなる省エネ化や低価格化の市場要求に応えるためには、MOSFET が導通しているときのオン抵抗 $R_{on} \cdot A$ を小さくすることが有効である。そこで、次世代構造としてトレンチ型 MOSFET が注目を集めている（図 1）。トレンチ型はゲートを溝の中に埋め込むことで、平面型に対してセルピッチの縮小によるオン抵抗の低減が期待できる⁽²⁾。しかし、SiC の破壊電界強度が高いという特長を生かそうとすると、トレンチ底の酸化膜に高電界が印加されることにより破壊が起こるといった懸念がある⁽³⁾。そこ

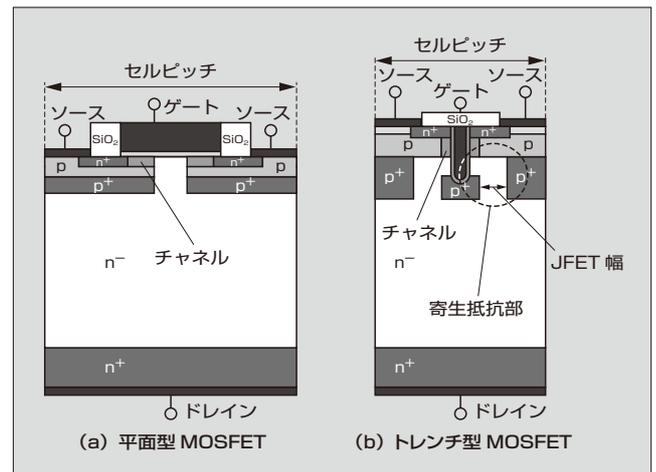


図 1 MOSFET の断面図

で、酸化膜電界強度を緩和するために、トレンチ底に p+ 形層を備えたトレンチ型 MOSFET を開発している。

オン抵抗の低減のためには、チャンネル抵抗を正確に見積もった上で寄生抵抗部を最小にするような構造設計が重要である。寄生抵抗部は p+ 形層に挟まれている n 形層の幅を広く、不純物濃度を濃くすることで低減可能であるが、同時に深い p+ 形層の角に電界が集中するために耐圧が低下してしまう。このため、オン抵抗と耐圧のトレードオフを考慮して寄生抵抗部が最小になるように設計する必要がある。

3 SiC トレンチ型 MOSFET のシミュレーション

3.1 シミュレーションの課題

シミュレーションを活用することで、オン抵抗と耐圧が最もよくなる構造・寸法を明らかにできること、試作回

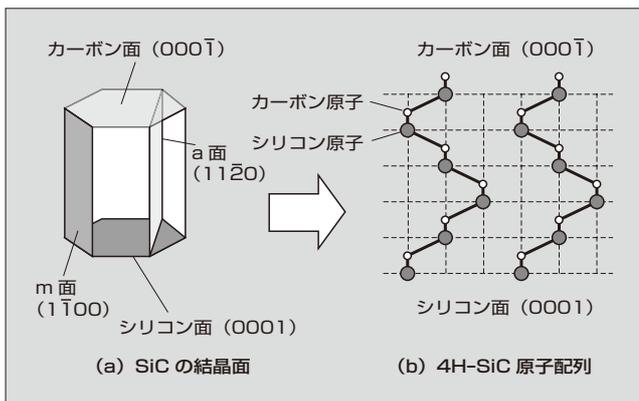


図2 SiCの結晶面と原子配列

数を減らして短時間で開発できることが期待される。また、精度の良いシミュレーションを用いると想定外の現象の解析もできる。しかし、現状のデバイスシミュレーションはシリコンで得られたデータを基に構成されているため、SiCでは十分な精度が得られない場合がある。例えば、SiCは結晶面により電気的な振る舞いが異なることに注意する必要がある。図2にSiCの結晶面方位と原子配列を示す。平面型のチャンネル部(図1)はカーボン面(C面)もしくはシリコン面(Si面)が用いられ、トレンチ型は溝を掘った側壁のa面もしくはm面がチャンネルとして用いられる。チャンネルの特性が平面型と異なるために新たにシミュレーションパラメータを構築する必要がある。また、SiCは結晶面によりインパクトイオン化係数も異なり、a面やm面はSi面やC面よりも耐圧が低くなる。p+形層から空乏層が伸びるために、トレンチ底のp+形層とソース下のp+形層に挟まれた箇所はJFET(Junction Field-Effect Transistor)寄生素子として機能する。耐圧保持時の電界集中箇所はJFET幅に依存し、トレンチ型は平面型よりもセルピッチとJFET幅が狭いために耐圧が寸法に対して敏感に変わり、a面やm面に対しても高精度な耐圧計算を行うことができる。

このように、SiCは実測データに対し、シミュレーションのモデル、パラメータの合わせ込みが十分に行われていないのが現状である。これらの課題に対し、Synopsys社のSenTaurus^(注2)を用い、シミュレーション精度の向上を図った⁽⁵⁾。

3.2 クーロン散乱モデルの導入

チャンネル特性の結晶面依存性をシミュレーションで考慮するために移動度を検討した。図3に示すように、チャンネル移動度はゲート酸化膜の電界強度により、クーロン散乱、フォノン散乱、表面ラフネス散乱^(注3)というように、支配要因が異なることが知られている。さらに、SiCは酸化膜や界

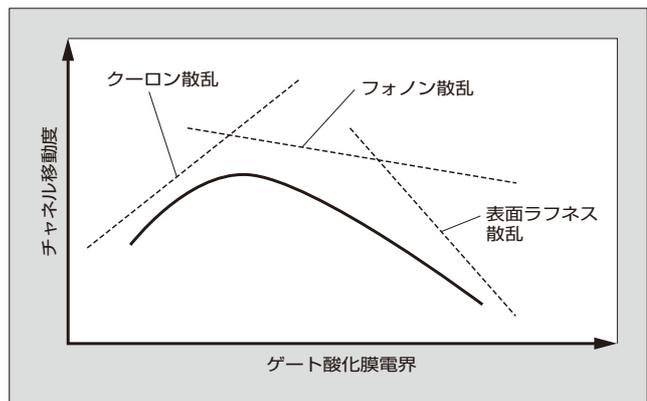


図3 チャンネル移動度のユニバーサルカーブ

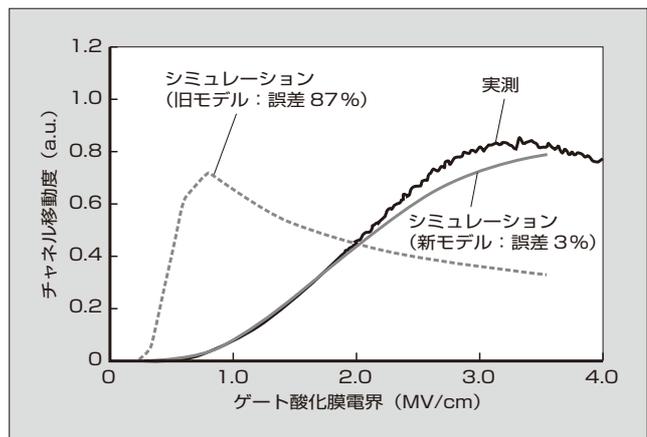


図4 チャンネル移動度の実測とシミュレーションの比較

面の欠陥量が多いことに起因して低電界の移動度が下がる⁽⁷⁾⁽⁸⁾。欠陥をシミュレーションに導入すると、計算の収束性が悪く調整が必要なパラメータが多いという問題がある。そこで、高電界の移動度パラメータの調整により最大移動度を実測値に合わせていた。しかし、チャンネル抵抗は図4に示す移動度を積分することで決まることから、計算精度の向上のためには低電界の移動度カーブも合わせる必要がある。そこで、低電界の移動度を調整できるクーロン散乱のモデルを使って再現する工夫を行った。図4に示すように、新モデルによりシミュレーション結果と実測の移動度積分の誤差を小さくできた。このようにして、高精度で計算の収束性が良く、簡便に調整が可能なチャンネル抵抗を計算できるシミュレーションを構築した。

3.3 インパクトイオン化係数の最適化

インパクトイオン化係数の結晶面に関するパラメータを検討し、耐圧計算の精度を改善した。図5に耐圧保持時のデバイス内部の電界分布を示す。p形層の角の部分に電界が集中しており、さまざまな結晶面の特性が複合して耐圧が決まることを示唆している。シミュレーションでは島山モデルを導入することで、SiCの結晶面によるインパクトイオン化係数の違いを再現できる。現状のパラメータは低耐圧デバイスの実測値を基に求めた値に設定しているため、高耐圧における計算精度を向上させる必要がある。Si面

〈注1〉結晶面：58ページ「解説1」を参照のこと

〈注2〉SenTaurus：米国Synopsys, Inc.の商標または登録商標

〈注3〉クーロン散乱、フォノン散乱、表面ラフネス散乱：58ページ「解説2」を参照のこと

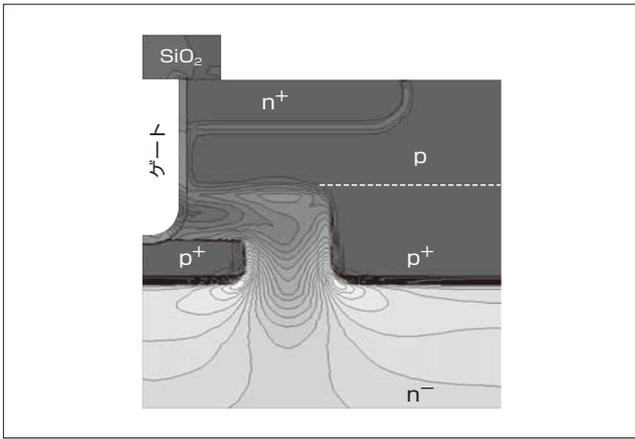


図5 耐圧保持時のデバイス内部の電界強度分布

とC面に関しては高耐圧のパラメータ実測値が報告されており⁽⁹⁾、シミュレータに導入することで精度が改善できる⁽¹⁰⁾。

a面とm面のパラメータの誤差を想定し、設定値を再構築した。パラメータ再構築後の耐圧のJFET幅依存性のシミュレーション結果は実測とよく合うことが分かる(図6)。また、図7に $R_{on} \cdot A$ のJFET幅依存性を示す。耐圧が高いとオン抵抗はJFET部の寄生抵抗により上がる傾向があり、 $R_{on} \cdot A$ と耐圧はトレードオフの関係であることが分かる。今回構築した高精度なシミュレーション

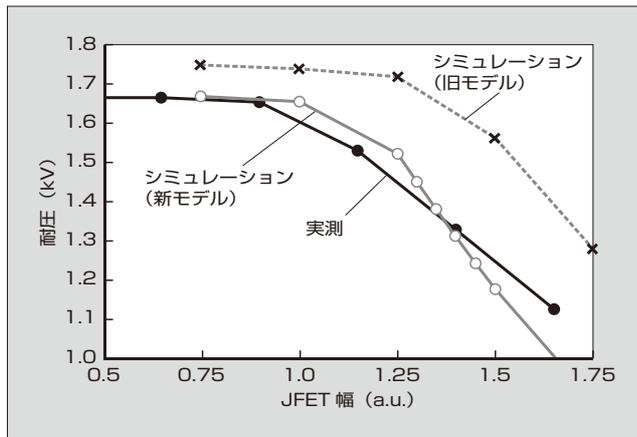
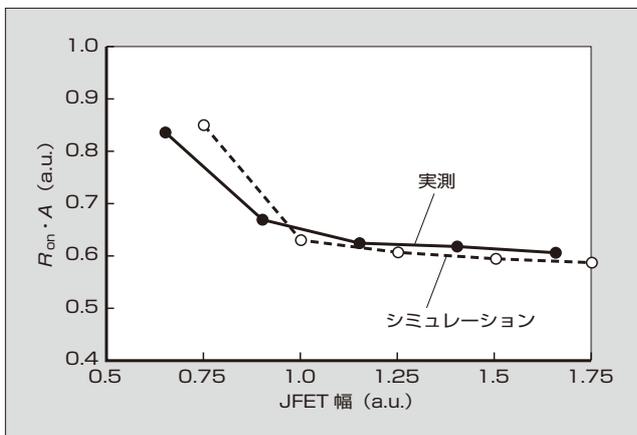


図6 耐圧のJFET幅依存性

図7 $R_{on} \cdot A$ のJFET幅依存性

を用いることにより、トレードオフを考慮したデバイス構造の最適化が容易にできるようになった。

4 シミュレーションによるデバイス特性の改善

3章の新モデルを反映し、精度を改善したシミュレーションを用いて、デバイス特性の改善を検討した。

4.1 オン抵抗と耐圧のトレードオフの改善

$R_{on} \cdot A$ と耐圧のトレードオフを改善するために、JFET部の寄生抵抗が特に大きい箇所を調べた。図8に、オン時のデバイス内部の電位分布を示す。電位線が密な箇所は寄生抵抗が大きいので、そこを中心にデバイス構造の最適化を行うことにより、 $R_{on} \cdot A$ と耐圧のトレードオフ改善が期待できる。図9にデバイス構造の最適化前後の $R_{on} \cdot A$ と耐圧のトレードオフを示す。n形層の不純物濃度とデバイス構造の最適化によりトレードオフが改善できることが分かった。

4.2 短チャネル化

チャネル長を短くした試作の $R_{on} \cdot A$ としきい値電圧 V_{th} の関係を図10に示す。チャネル長を短くするとチャ

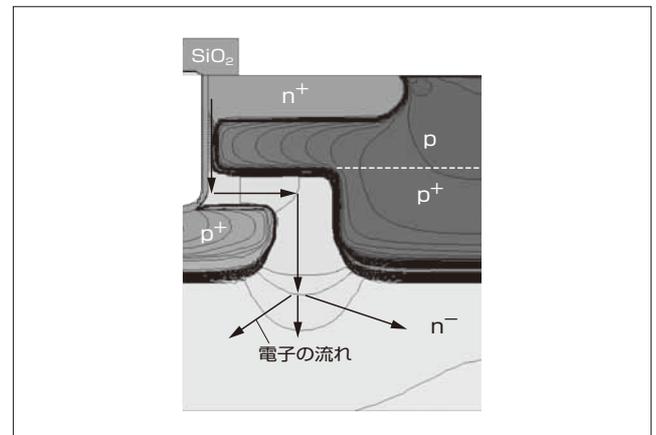
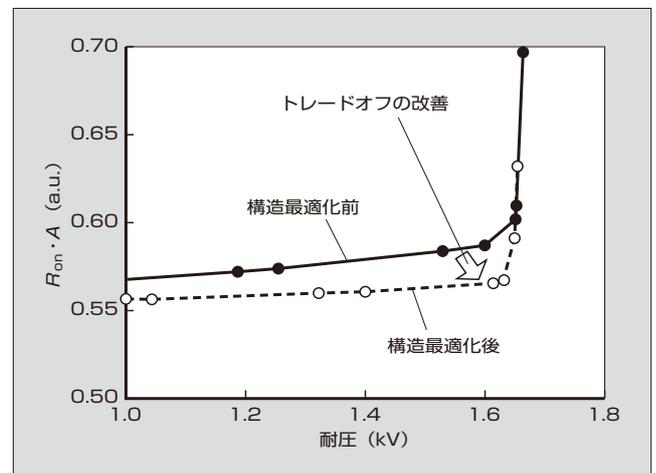


図8 オン時のデバイス内部の電位分布

図9 デバイス構造の最適化前後の $R_{on} \cdot A$ と耐圧のトレードオフ

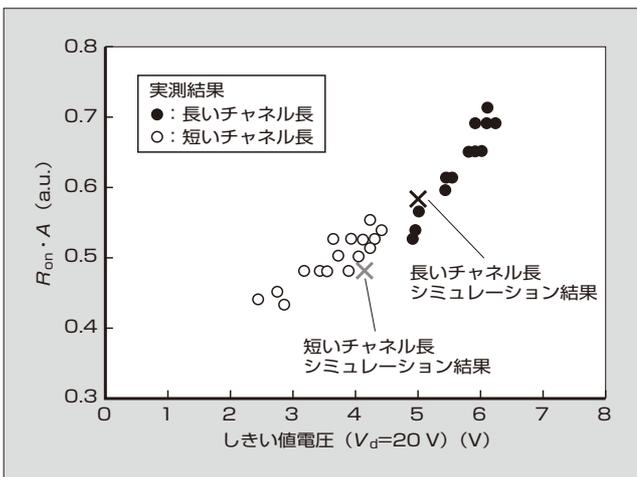
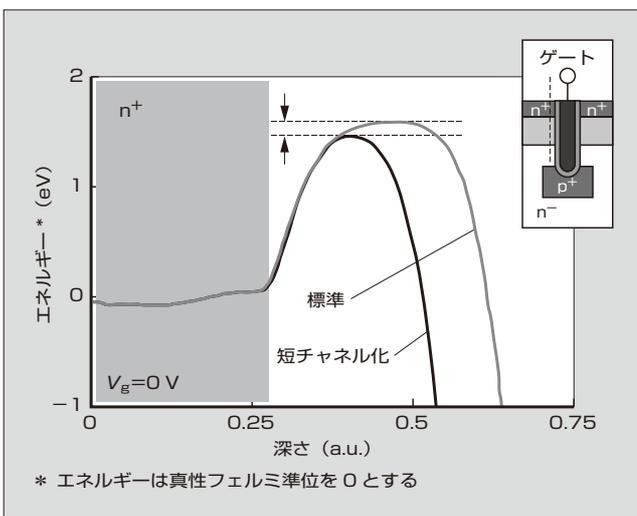
図10 $R_{on} \cdot A$ としきい値電圧の関係

図11 チャンネル部のコンダクションバンド図

ネル抵抗を低減する効果で $R_{on} \cdot A$ は低減するが、同時にしきい値が低下するため、 $R_{on} \cdot A$ と V_{th} はほぼ直線の関係となった。この原因をシミュレーションで解析した。

図11にチャンネル部のコンダクションバンドを示す。コンダクションバンドの凸部の頂点の高さが V_{th} を決めるが、短チャネル化により凸部の高さが低くなっていることが分かる。これは、ドレイン側から伸びる空乏層が V_{th} に影響する短チャネル効果の一つのDIBL (Drain Induced Barrier Lowering) によるものであることが分かった。

5 今後の課題

高精度なシミュレーションの構築は、高品質・高性能なデバイスの早期開発に役立つ。SiCは従来のシリコンに対して新しい材料であるため、オン抵抗と耐圧の計算以外にも精度を改善すべき項目がある。例えば、温度依存性の再現、不純物濃度依存性の再現、簡易式を作成することによる欠陥量の影響の再現、リーク電流特性の再現、デバイス

信頼性の再現などが挙げられる。

6 あとがき

SiC トレンチ型 MOSFET の特性を予測するために SiC の結晶面依存性に対するシミュレーションモデルとパラメータを検討し、実測の再現および性能改善方法の検証や物理現象の解析ができるようにした。高精度なシミュレーションの構築は高品質・高性能なパワーデバイスの早期開発に役立つため、SiC のシミュレーション精度の改善を引き続き行い、省エネルギー社会の実現に貢献する所存である。

本研究は、共同研究体 つくばパワーエレクトロニクスコンステレーション (TPEC) 殿の事業として行われたものである。関係各位に謝意を表する。

参考文献

- (1) 松本康ほか. SiCデバイス搭載のパワーエレクトロニクス機器. 富士時報. 2012, vol.85, no.3, p.255-259.
- (2) B. J. Baliga, Microelectronic Engineering, 1995, vol.28, p.177-184.
- (3) Harada, S. et al. Power Semiconductor Devices and ICs (ISPSD), 2012, p.253-256.
- (4) Hatakeyama, T. et al. Materials Science Forum, 2003, vol.457-460, p.673-676.
- (5) SenTaurus on <http://www.synopsys.com/>. (accessed 2015-12-10).
- (6) Takagi, S. et al. Electron Devices IEEE Transactions, 1994, vol.41, p.2357-2362.
- (7) Ono, S. et al. Materials Science Forum, 2014, vol. 778-780, p.571-574.
- (8) Kutsuki, K. et al. Materials Science Forum, 2015, vol. 821-823, p.757-760.
- (9) Niwa, H. et al. Materials Science Forum, 2014, vols. 778-780, p.461-466.
- (10) Shiomi, H. et al. International Conference on Silicon Carbide and Related Materials (ICSCRM), Th-P-34, 2015.



小林 勇介

SiC パワー MOSFET, SBD の研究・開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代デバイス開発センター SiC 開発部。工学博士。



木下 明将

SiC パワー MOSFET, SBD の研究・開発に従事。
現在, 富士電機株式会社技術開発本部電子デバイス
研究所次世代デバイス開発センター SiC 開発部。
理学博士。応用物理学会会員。



大西 泰彦

SiC パワー MOSFET, SBD の研究・開発に従事。
現在, 富士電機株式会社 技術開発本部電子デバイ
ス研究所次世代デバイス開発センター SiC 開発部
マネージャー。工学博士。電気学会会員。



シミュレーションを用いた SiC バイポーラデバイスの開発

Development of SiC Bipolar Devices Using Simulation

松永 慎一郎 MATSUNAGA, Shinichiro

武井 学 TAKEI, Manabu

ワイドバンドギャップ半導体である SiC（炭化けい素）デバイスにおいて、13kV を超える高耐圧を実現させるためには、バイポーラデバイスが有利とされている。富士電機は、シミュレーションの予測と実測結果との差異を解析し、パラメータ修正を繰り返すことで予測精度の改善を行った。耐圧特性シミュレーション、順方向特性シミュレーション、スイッチング特性シミュレーションを実施し、パラメータには測定物性値を反映して界面電荷や寄生抵抗を考慮することにより、実デバイス特性をほぼ再現できた。

In SiC (silicon carbide) devices, which are wide band-gap semiconductors, bipolar devices are considered beneficial for achieving a high withstand voltage in excess of 13kV. Fuji Electric has improved prediction accuracy by repeatedly adjusting parameters based on the analysis of differences between simulation predictions and actual results. We implemented withstand voltage characteristic simulations, forward characteristic simulations, and switching characteristic simulations, and then reflected the measured physical property values into the parameters, while also taking into account interface charges and parasitic resistance. As a result, we were able to reproduce with a high level of accuracy the characteristics of actual devices.

1 まえがき

近年、パワーデバイスに使用される半導体として、従来の Si（シリコン）に変わるワイドバンドギャップ半導体が実用化され始めている。真性キャリア濃度が低く、Si よりも高温・高電界がかからないと漏れ電流が発生しにくいことにより高耐圧・低抵抗な素子特性が実現できる。表 1 に主なワイドバンドギャップ半導体の物性値を示す⁽¹⁾。中でも SiC（炭化けい素）は長年の研究開発によって素材や材料の改良改善が行われ、ユニポーラデバイスであるショットキーバリアダイオード（Schottky Barrier Diode）やトランジスタ〔MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）、JFET（Junction Field-Effect Transistor）〕は一部製品化も行われている。一方、大電

表 1 ワイドバンドギャップ半導体の物性値

項目	ワイドバンドギャップ半導体				Si
	3C-SiC	4H-SiC	6H-SiC	GaN	
バンドギャップ (eV)	2.36	3.26	3.02	3.42	1.12
電子移動度 (cm ² /Vs)	1,000	1,000	450	1,500	1,350
正孔移動度 (cm ² /Vs)	100	120	100	150	600
絶縁破壊強度 (MV/cm)	1.4	2.8	3.0	3.0	0.3
飽和ドリフト速度 (cm/s)	2.0 × 10 ⁷	2.2 × 10 ⁷	1.9 × 10 ⁷	2.4 × 10 ⁷	1.0 × 10 ⁷
熱伝導率 (W/(cm・K))	4.9	4.9	4.9	2.0	1.5
Baliga 性能指標*	62	495	274	1,128	1

* Baliga 性能指標：Baliga 提唱のユニポーラデバイスの性能指標。材料によって決まる限界特性の指標である。

流、高耐圧の素子として優れているバイポーラデバイスについては、いまだ研究開発の段階である。ホールキャリアの供給源である p 形半導体の特性・プロセスに課題があり、またホール-電子再結合によって促進される劣化が未解決なためである。

理想特性をシミュレーションで予想して実測結果と比較することで、素子の問題点を明らかにでき、改良に役立てられる。各種物性パラメータの同定やプロセス依存性についても、試作による電気特性の測定結果とシミュレーションとのフィッティングにより精度が改善されている。

2 SiC バイポーラデバイス

大電流動作が可能なバイポーラデバイスである SiC-PiN ダイオードや SiC-IGBT (Insulated Gate Bipolar Transistor) の研究開発が、最先端研究開発支援プログラム (FIRST) 木本恒暢プロジェクトの一環として国立研究開発法人 産業技術総合研究所にて 2009 年から実施されてきた。富士電機も本プロジェクトに初期から参加した。バイポーラデバイスは順方向動作にバンドギャップに応じたビルトイン電圧以上のバイアス電圧が必要で、SiC は 2.5V 以上を要する。ユニポーラデバイスは高抵抗だがビルトイン電圧がないため、バイポーラデバイスが導通損失で有利になるのは、おおよそ耐圧が 5kV 超の高電圧領域と予想される。図 1 に PiN ダイオードと n 形 IGBT の構造断面図の例を、図 2 に試作した n 形 IGBT のチップとウェーハの写真を示す。

FIRST では当初から 13kV クラスのデバイスを目標とし、目標仕様 13kV 耐圧、特性微分オン抵抗 11mΩ/cm²、チップサイズ 8 × 8mm²、チップ当たり 60A の n 形 IGBT を開発し、6kV でのスイッチング動作を確認した。

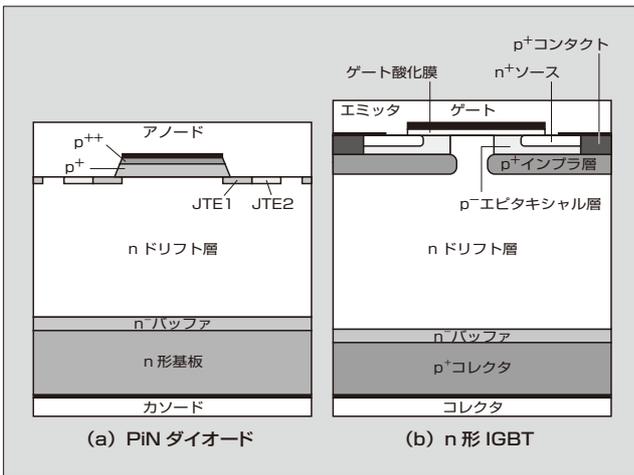


図1 PiN ダイオードとn形IGBT構造断面図の例

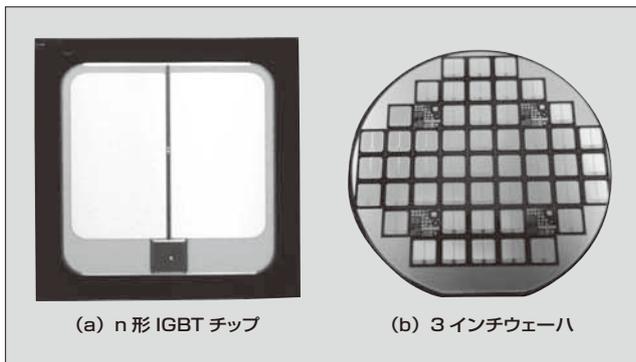


図2 試作したn形IGBTのチップとウェーハ

高耐圧が可能なSiCデバイスであっても、10kV超の耐圧を得るためには150 μm 以上の低不純物濃度層が必要となる。Siと異なり低不純物濃度のSiC基板は存在しない。基板の作製方法として、2,000 $^{\circ}\text{C}$ 以上の超高温でSiC粉末材料を昇華させて種結晶上に成長させる昇華法がある。しかし、この方法で作製される基板は、周辺部材からのコンタミネーションが避けられず高耐圧デバイスに必要な $1 \times 10^{16}/\text{cm}^3$ 以下の不純物制御ができない。PiNダイオードでは、n形基板上に低不純物濃度層をCVD装置でエピタキシャル成長させたウェーハを使用する。一方、n形IGBT用にはデバイス作製可能な低欠陥密度のp形基板が存在しない。そこで、n形基板上に150 μm 以上の低濃度n層を、次いで200 μm 程度の高濃度p層をエピタキシャル成長させた後、n形基板を全て削り取る方法で基板を作製する。不純物種や濃度の異なる厚エピタキシャル層が使用され、劣化原因となる欠陥が一定量混入してしまう。基板の製造工数がかかるだけでなく、大きな反りと高い応力による破損が起きやすく、十分な試作回数が確保できないという問題がある。

③ 超高耐圧バイポーラデバイスでのシミュレーション

3.1 シミュレーションにおける課題

限られた試作回数での開発のため、デバイスシミュレーションによる事前設計検討が有効である。しかし、シミュレーションを行うための各種パラメータの精度はSiに比べると不完全である。特に、p形半導体に関する特性は理想値に比べて低性能であることが多く、また、製造ライン固有のプロセス依存性が大きい。表2に超高耐圧バイポーラデバイスでのシミュレーションの主な誤差要因を示す。シミュレーション予測と実測結果との差異を解析し、パラメータ修正を繰り返すことで予測精度の改善を行った。

ワイドバンドギャップ半導体のシミュレーションでは、低いリーク電流特性を扱うため計算精度を高める必要があり、浮動小数点演算のために通常より多いビット数を使用する。そのため計算が長時間になる傾向がある。収束性を上げるために、熱や光の励起によって擬似的にキャリア濃度を高めることで、実際の耐圧には影響のない範囲で計算を行っている。

3.2 耐圧特性シミュレーション

耐圧計算に影響が大きい衝突イオン化係数の電界依存性については、これまでに各機関からドーピング密度依存性や温度依存性も含め報告されている⁽¹⁾。現状用いているSiCは、4Hと呼ばれる形態の六方晶構造(Hexagonal crystal system)を持ち、移動度や衝突イオン化係数に異方性がある。<0001>軸方向の値と軸に垂直方向の値を個別に定義する異方性インパクトイオン化モデルを用いることで、<0001>軸に垂直方向の電界が重要となるデバイス終端部の耐圧シミュレーションの精度が向上すると報告されている⁽²⁾。

図3に13kV n形IGBTの終端構造の模式図を示す。終端部の横方向電界強度を緩和するために、JTE(Junction Termination Extension)ではp形不純物層を形成する。超高耐圧を実現するため、2段階の濃度の異なるJTE部分を設けた。JTE長は500 μm であり、高耐圧Siデバイスと比較すると非常に短い終端構造となっている。高い耐圧を持つ構造とするためには、JTEの内側から外側にか

表2 シミュレーションの主な誤差要因

項目	原因	
p形半導体に関連	低イオン化率	Alの深い不純物準位
	低活性化率	イオンインプランテーションでの損傷、低回復
	高コンタクト抵抗	シリサイド電極プロセスの未熟
厚エピタキシャル膜に関連	低移動度	欠陥・ダウンフォールの存在
	低ライフタイム	再結合中心となり密度が $10^{12} \sim 10^{13}/\text{cm}^3$ 台の欠陥の存在

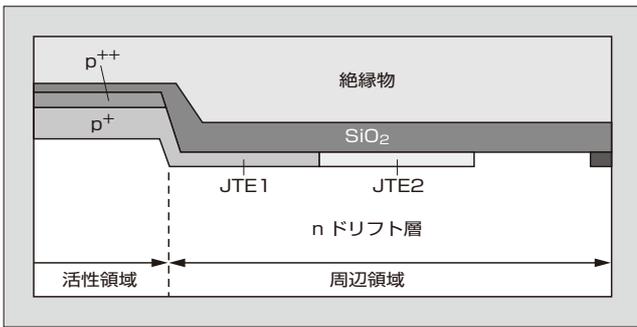


図3 13kV n形 IGBT の終端構造の模式図

けての電界強度が均一となるような JTE 濃度とする必要がある。

前述したように、n 形 IGBT は n 形 SiC 基板をそのまま使用することができず、多数枚の実験試作が困難である。一方、PiN ダイオードは、n 形基板が使用可能で実験試作基板を比較的準備しやすい。そのため、高耐圧デバイスの実験試作は PiN ダイオードから行った。図4に PiN ダイオードにおける耐圧の JTE ドーズ量依存性を示す。ドリフト層の不純物濃度が $5 \times 10^{14}/\text{cm}^3$ 、 $6 \times 10^{14}/\text{cm}^3$ の PiN ダイオードにおけるシミュレーション耐圧予測値と試

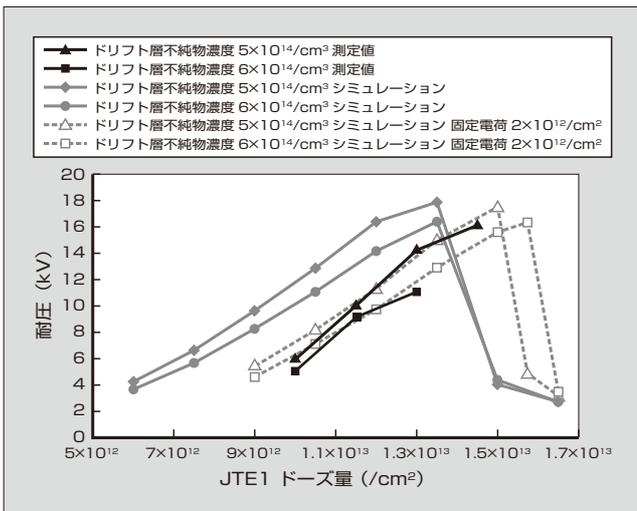


図4 PiN ダイオードにおける耐圧の JTE ドーズ量依存性

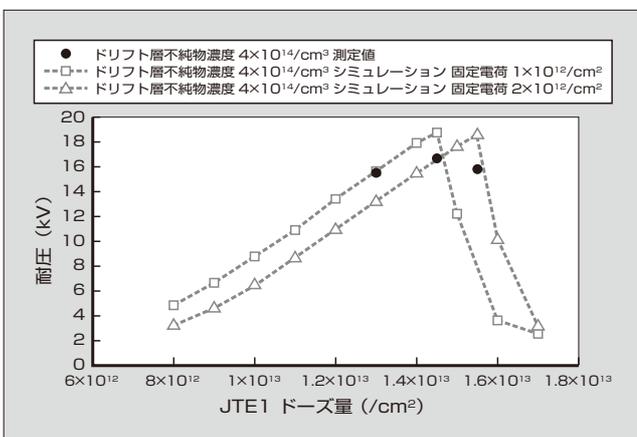


図5 n形 IGBT における耐圧の JTE ドーズ量依存性

作の測定結果である。X 軸の JTE のドーズ量は、JTE 部にイオン注入した単位面積当たりの不純物総量を、Y 軸は耐圧を表す。

JTE ドーズ量の増加とともに耐圧が高くなる傾向はあるが、シミュレーション予想値と実測値は一致しない。この PiN ダイオードは IGBT と同様 SiC カーボン面 (C 面) にアノード電極を形成しているため、終端部の p 形 JTE 領域も C 面上に形成される。p 形 SiC と酸化膜の界面には多量の界面電荷が存在することが MOS 容量測定から示唆されており、この界面電荷が耐圧に影響を与えている可能性がある。図4は、界面に正電荷を配置し耐圧シミュレーションを行った結果である。おおよそ $2 \times 10^{12}/\text{cm}^2$ の正電荷が存在する場合に測定値とシミュレーション予想値が一致することが分かった。

図5に、n 形 IGBT における耐圧の JTE ドーズ量依存性を示す。n 形 IGBT での耐圧予測値と実測の耐圧を比較したものである。IGBT では裏面の p 形コレクタからのホール流入があるために、PiN ダイオードより耐圧が数 kV 程度落ちることが予想された。PiN ダイオード耐圧評価用素子の試作結果を反映し固定電荷量を考慮して事前に JTE ドーズ量を調整することで、13kV 超の所望の耐圧が得られた。

3.3 順方向特性シミュレーション

バイポーラデバイスの順方向特性シミュレーションには、電子とホールの実際の移動度およびライフタイムが必要である。150 μm 超の厚い n 形のドリフト層では、10 μs 以上のライフタイムが理想だが、現状は数 μs 以下にとどまる。SiC の代表的な点欠陥である $Z_{1/2}$ センターがライフタイムを縮めるキラー準位とされる。p 形半導体には固有のキラー準位があり、Al アクセプタ関連の点欠陥に起因していると示唆されている。この準位もバイポーラデバイスに影響を与えられられる。ホール注入量の予想には p 形層の活性化率とイオン化率が必要である。エピタキシャル成長した p 形層の不純物の活性化率はほぼ 100% だが、イオン注入の場合は活性化率のプロセス依存性が大きい。また、ホールキャリアの起源となる Al アクセプタは、深い準位に存在するため室温でのイオン化率は低い。ライフタイム、イオン化率、活性化率などのパラメータにおける温度や濃度、プロセス依存性の精度が不完全なため、順方向特性予測精度は不十分である。

図6に、13kV PiN ダイオードの順方向特性を示す。p 形エピタキシャル成長層をアノードに用いた PiN ダイオードの室温および 200 $^{\circ}\text{C}$ でのシミュレーションと実測結果の I-V 波形を比較したものである。バンドギャップに依存するビルトイン電圧付近の微小電流領域特性は理想値に近く、よく一致した。しかし、大電流領域では測定された順方向電圧 V_{on} は高く、理想状態に比べ高抵抗である。バイアス電圧に対して電流が指数関数的に増加せず、線形的に増加したことから大きな抵抗成分が含まれると予想できる。

p 形 SiC と電極との接触抵抗は n 形 SiC に比べて高い傾

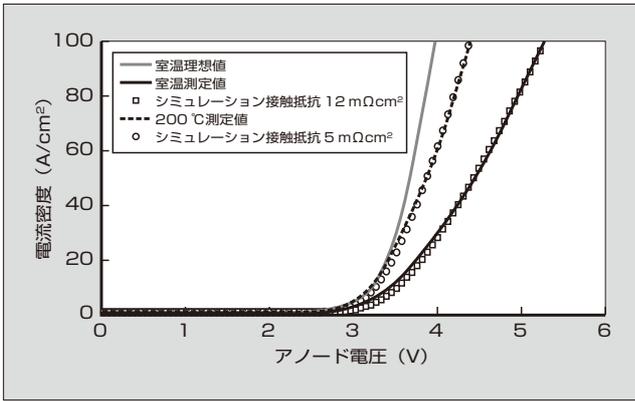


図6 13 kV PiN ダイオードの順方向特性

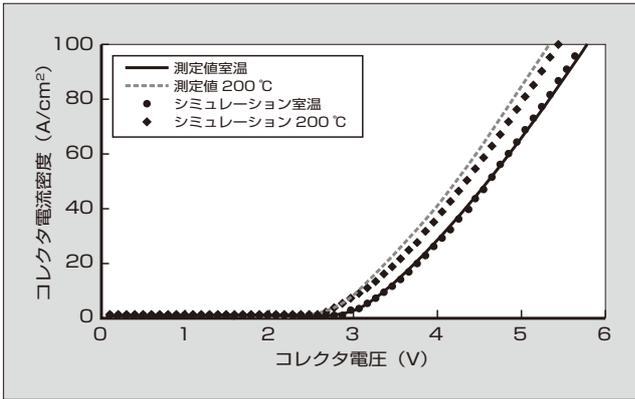


図7 13 kV n形 IGBT の順方向特性

向があり、本ダイオードは室温で $10^{-2} \Omega \text{ cm}^2$ 台の高接触抵抗と推定できる。伝送長法 (TLM) を用いた測定では接触抵抗は $10^{-3} \Omega \text{ cm}^2$ 台の抵抗であったが、実デバイスは数倍の抵抗を持つと思われる。他機関の報告でも電極形成プロセスを改善して接触抵抗を低減した結果、順方向特性が改善された例があり、今後プロセス改良による特性改善が見込まれる。

SiC PiN ダイオードは高温で順方向電圧が低下する。これは高温ではライフタイムが数倍程度延びており、かつ Al 不純物のイオン化率の高まりで、接触抵抗の改善とホールキャリアの注入が促進されるためである。長ライフタイム化は、主なキラー準位を形成する $Z_{1/2}$ センターの影響が高温では小さくなるためと思われる。これらを考慮してライフタイムと接触抵抗の温度依存性に反映することで、200°C における順方向特性が再現できた。図7に、13 kV n形 IGBT の順方向特性を示す。試作した 13 kV n形 IGBT の測定結果とシミュレーション結果を比較したものである。本 IGBT は産業技術総合研究所の IE (Implantation and Epitaxial) MOS と同一のゲート構造を持つ。そこで、IEMOS のチャンネル移動度と PiN ダイオードのパラメータを反映し、順方向特性を見積もった。PiN ダイオードより動作電圧が高いのは、表面側キャリア密度がまだ低いと推定できる。今後、デバイス表面構造の改良によって動作電圧を改善する計画である。

3.4 スイッチング特性シミュレーション

バイポーラデバイスでは、スイッチング時に高濃度で注入されたキャリアを引き抜くためにスイッチング時間が長く、スイッチング損失が大きい。SiC デバイスは、耐圧を維持するためのドリフト領域の厚さを Si デバイスに比べて 1/10 程度に薄くできるため、総蓄積キャリア量が少なくでき、スイッチング損失を小さくできる可能性がある。デバイスシミュレータと回路シミュレータによって誘導性負荷 (L 負荷) を考慮したスイッチングシミュレーションを行い、バス電圧 6.6 kV でバイポーラデバイスの損失予測を行った。

現状の構造と改良構造である低キャリア注入 IGBT の予想スイッチング波形を図8に示す。現状はスイッチングが低速で遷移時間が $4 \mu\text{s}$ 以上にも及ぶため、キャリア周波数 1 kHz 程度の動作も難しい。推定されたスイッチング損失は活性面積 1 cm^2 当たり 2 J/pulse 以上となり、低キャリア周波数でしか使用できない。低速スイッチングの原因は、IGBT およびダイオードが高注入になっていることによる。次のような改良を行うことで、導通損失の増加を最低限に抑えながらスイッチング損失を低減することが可能である。

- (a) 裏面のキャリア注入量をコントロールする。
- (b) 表面キャリアが必要量蓄積する構造を持たせる。
- (c) 余剰キャリアを速やかに消失させる。

IGBT に低注入構造を用いるとターンオフスイッチング時間が 400 ns に短縮され、スイッチング損失が改善す

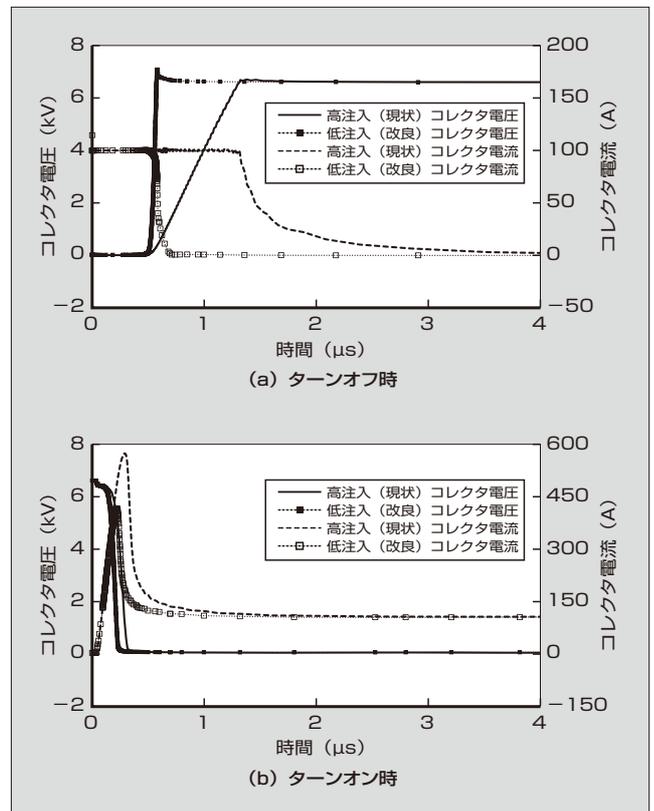


図8 現状の構造と改良構造の予想スイッチング波形

る。低注入 PiN ダイオードによって逆回復電流も抑えられ、ターンオン損失も改善する。構造改良時の損失推定結果を **図 9** に示す。高注入構造に比べスイッチング損失は 44% まで低減し、動作周波数 2kHz での導通損失を含むトータル損失は 37% 改善される。

改良後の特性を Si デバイスと比較した。SiC デバイスと同じ 13kV 耐圧クラスとなるように、Si デバイスを直列につないだ。単純に比較すべきではないが、**図 10** に示すように、順方向電圧とスイッチング損失のトレードオフ特性は、Si デバイスの複数段直列より 13kV SiC-IGBT 一段の方が優れると予想される。超高耐圧のアプリケーションに SiC バイポーラデバイスが使用できるようになると、損失が低減して変換効率が向上することが期待できる。

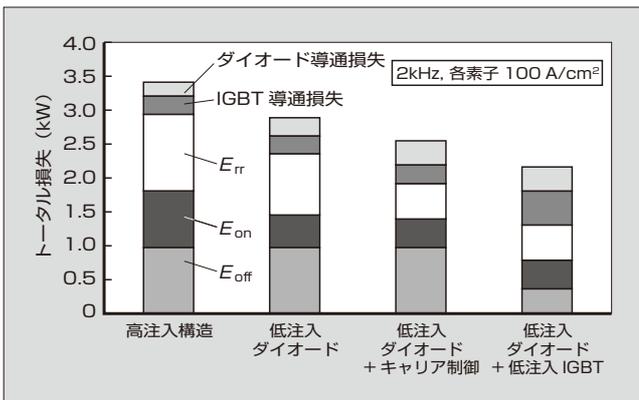


図 9 構造改良時の損失推定結果

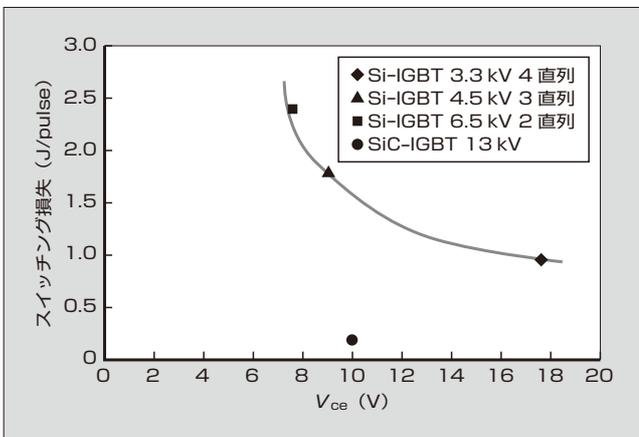


図 10 13kV 耐圧条件での各素子の順方向電圧とスイッチング損失のトレードオフ特性

例えば、電力システムの電圧変動を抑制するための無効電力補償装置などにおいて、高耐圧 SiC デバイスを適用することで、電流容量の低減や使用素子数の削減が可能となり、装置の小型化や高効率化が図れる。

4 あとがき

物性パラメータが理想結晶より劣るため、超高耐圧バイポーラデバイスの特性予測は精度に限界がある。シミュレーションパラメータに測定物性値を反映し、界面電荷や寄生抵抗を考慮することで実デバイス特性をほぼ再現することができた。今後、プロセス技術の進展により SiC バイポーラデバイスのさらなる特性改善が期待できる。

この研究の一部は独立行政法人日本学術振興会の最先端研究開発支援プログラム (FIRST) 木本恒暢プロジェクトの一環として行われた。関係各位に謝意を表す。

参考文献

- (1) Kimoto, T; J.A.Cooper. Fundamentals of Silicon Carbide Technology, Jhon Wiley & Sons Singapore Pte Ltd. 2014.
- (2) Hatakeyama, T. et al. "Impact ionization coefficients of 4H silicon carbide", Appl. Phys. Lett. 85, 2004, p.1380-1382.
- (3) 林利彦. "高耐圧パワー半導体素子を目指したp型SiC結晶のキャリア寿命に関する研究". 京都大学博士論文. 2013.



松永 慎一郎

半導体デバイスの開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代デバイス開発センター SiC 開発部。Ph.D。



武井 学

半導体デバイスの開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代デバイス開発センター SiC 開発部。電気学会会員。

シミュレーションを活用した SiC デバイスの原子レベルの解析

Atomic Level Analysis of SiC Devices Using Numerical Simulation

広瀬 隆之 HIROSE, Takayuki

森 大輔 MORI, Daisuke

寺尾 豊 TERAO, Yutaka

パワーエレクトロニクス機器の低損失化の必要性が高まっており、ワイドバンドギャップ半導体の SiC（炭化けい素）を使用したパワー半導体デバイスの研究開発が活発に行われている。SiC-MOSFET の電気特性は、ゲート酸化膜界面での原子レベルの乱れに起因した電荷トラップに影響される。その起源を解析するため、X 線光電子分光法による分析や第一原理計算によるシミュレーションを用いて原子レベルの解析を行った。これにより、ゲート酸化膜界面での Si の化学状態や、界面に窒素を導入した場合の窒素による終端構造を推定することができた。

Research and development of power semiconductor devices with SiC (silicon carbide) has been very active because of the increasing need for low-loss power electronics equipment. The electrical properties of the SiC-metal-oxide-semiconductor field-effect transistors (SiC-MOSFETs) are affected by charge trapping that is thought to be caused by the atomic level disorder at the interface between the gate oxide and SiC (SiC/SiO₂ interface). In order to analyze the origin of the disorder at the interface, we have been implementing the atomic level analysis using both the X-ray photoelectron spectroscopy and the simulation based on the first principles calculations. As a result, we were able to estimate the chemical state of Si at SiC/SiO₂ interface, as well as its terminated structure via nitrogen when the interface is nitrated.

1 まえがき

近年、低炭素社会を実現するために、パワーエレクトロニクス（パワエレ）機器の低損失化の必要性が高まっている。富士電機では、無停電電源装置（UPS）や各種電動力応用機器、交通・流通インフラ向けに数多くのパワエレ機器を製品化してきた。これらのパワエレ機器を飛躍的に低損失化するためには、パワー半導体デバイスや回路、制御などの技術革新によるインバータの高効率化が重要となる。現在、パワー半導体デバイスの材料として主流である Si（シリコン）に代わる次世代半導体として、SiC（炭化けい素）や GaN（窒化ガリウム）などのワイドバンドギャップ半導体が注目され、これらを使用したパワー半導体デバイスの研究・開発が活発に行われている。

富士電機は、SiC-SBD（Schottky Barrier Diode）を既に製品化し、現在、SiC-MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）を開発している。この SiC-MOSFET の低損失化のためには、移動度といった電気特性の向上が重要になる。電気特性の支配要因として、ゲート酸化膜（SiO₂）界面の原子レベルの乱れに起因する電荷トラップの存在が考えられる。したがって、電気特性を向上するためには、この電荷トラップの実体を明らかにすることが重要である。

本稿では、電荷トラップの実体を推定するための解析技術として、機器分析に加えてシミュレーション手法として第一原理計算を組み合わせた SiC デバイスの原子レベルの解析技術について述べる。

2 SiC-MOSFET

SiC-MOSFET のデバイス構造の概略を図 1 に示す。

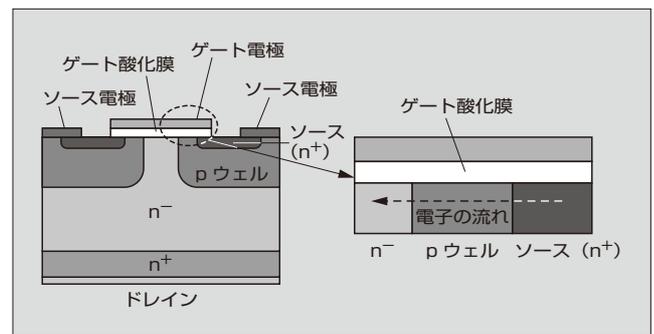


図 1 SiC-MOSFET のデバイス構造の概略

MOSFET では、ゲート電極に電圧を印加してゲート電極と SiC 基板の界面にある p ウェル層に反転層を形成し、ソースドレイン間に電圧を印加することでチャンネルに電子が流れる。

MOSFET で重要な特性には、オン抵抗に影響する移動度と MOSFET がオンするしきい値電圧 V_{th} がある。移動度を高くできればオン抵抗が減少できるので、MOSFET を使用する機器の消費電力が低減できる。

SiC-MOSFET の移動度特性の例を図 2 に示す。横軸はゲート電圧 V_g である。プロセスによって移動度の大きさや V_{th} が異なっていることが分かる。この違いは、SiO₂ 界面の原子レベルの乱れに起因する電荷トラップの存在によるものと考えられる。この電荷トラップによって、クーロン散乱による移動度の低下や V_{th} の変動が起これると考えられる。したがって、低オン抵抗化や V_{th} の変動抑制による信頼性の向上には、原子レベルでの乱れの低減が重要となる。

原子レベルの乱れの指標として界面準位密度がある。

〈注 1〉クーロン散乱：58 ページ「解説 2」を参照のこと

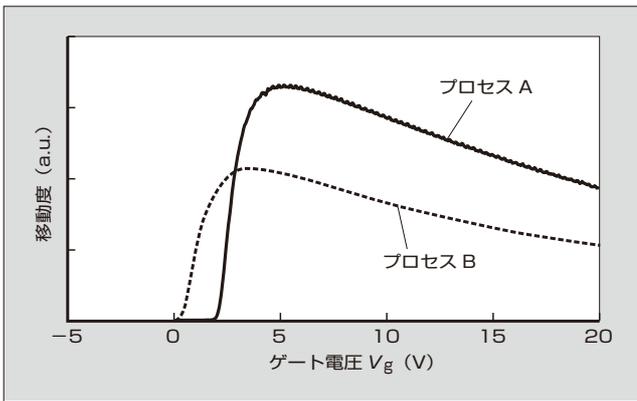


図2 SiC-MOSFET の移動度特性の例

SiC 基板には Si 面や C 面などの結晶面の異なる基板があり、それによって界面準位密度が異なる。例えば、Dhar によると、ドライ酸化で酸化膜を形成した場合は、Si 面の界面準位密度は C 面の場合より低いことが報告されている⁽¹⁾。また、界面への窒素の導入によって界面準位密度が低減することが報告されている^{(1)~(3)}。このように、面方位の種類やプロセスによって界面特性が異なっている。

このような原子レベルの乱れに起因すると考えられる界面準位密度を低減するためには、その界面準位の実体（化学状態や分子構造・配列）を理解する必要がある。このため、富士電機では SiC/SiO₂ 界面の原子レベルでの分析・解析に取り組んでいる。例えば、SiO₂ 界面の様子を透過電子顕微鏡で観察したり、界面における Si 原子などの化学状態と分子構造を評価するために放射光施設を利用した X 線光電子分光法（XPS：X-ray Photoelectron Spectroscopy）による評価を行ったりしている⁽⁴⁾。さらに、分析結果から得られた分子構造と電気特性の関係を推定するために、後述する第一原理計算を取り入れた解析を行っている。特に、SiC は Si とは異なり化合物であるため、界面準位の実体を把握することが難しいが、第一原理計算を取り入れた解析によって分子構造や界面準位を推定することが可能と考えられる。

3 XPS による分析

3.1 放射光 XPS

ここでは、放射光施設を利用した XPS を用いて SiC/SiO₂ 界面を評価した結果について述べる⁽⁴⁾。

XPS は、試料の表面から深さ数 nm における原子情報を得る手法であり、原子の化学状態を定量的に評価することができる。

この分析手法を用いて、酸素雰囲気中で形成（ドライ酸化）あるいは N₂O 雰囲気中で形成（N₂O 酸化）した酸化膜と SiC との界面の化学状態を解析した。SiC 基板には、Si 面と C 面を用いた。

界面を構成するごく微量の原子の情報を得るため、測定は酸化膜の膜厚を 1.5 nm 程度に薄くした試料を用いて放射光施設（SPring-8 BL27SU）にて実施した^(注2)。

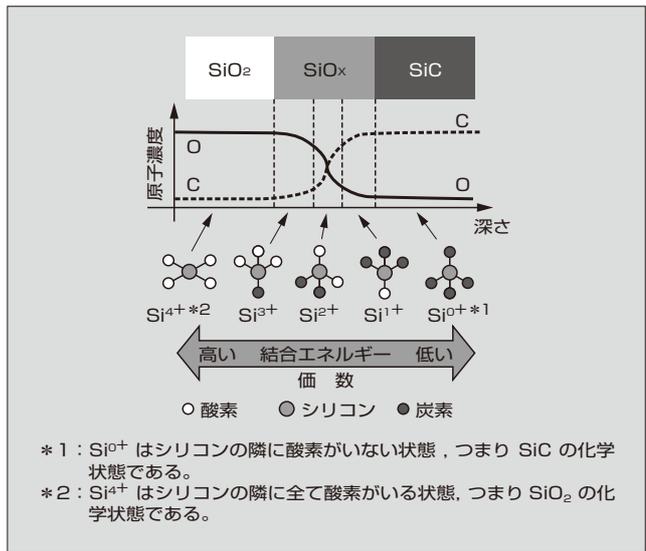


図3 SiC/SiO₂ 界面の模式図

図3に SiC/SiO₂ 界面の模式図を示す。SiO_x は界面における Si の酸化状態が変化している領域を指す。その領域では、Si の周りに結合している酸素の個数が異なる化学状態が連続的に存在していると考えられる。Si の化学状態の成分として、SiC 基板、SiO₂ 成分の他に 3 種類のサブオキシド成分（Si¹⁺、Si²⁺、Si³⁺）とし、これらの成分を抽出するため、XPS で得られたスペクトルについて波形分離を行った。

3.2 Si スペクトルの解析

図4に N₂O 酸化 SiC/SiO₂ 界面の Si のスペクトルを示す⁽⁴⁾。各サブオキシド成分の量を比較した結果、C 面、Si 面と

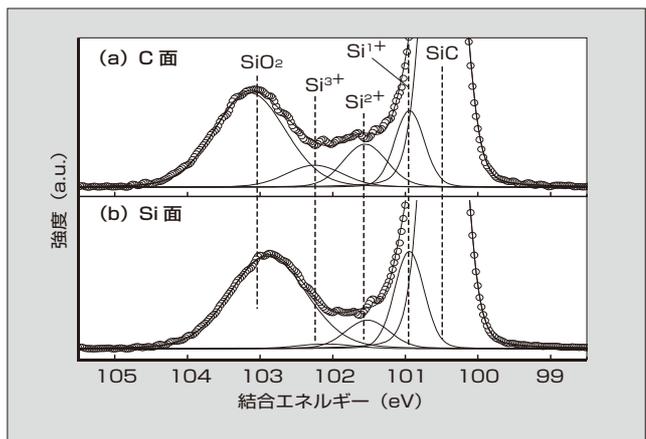


図4 N₂O 酸化 SiC/SiO₂ 界面の Si のスペクトル

〈注2〉 SPring-8：国立研究開発法人 理化学研究所が、施設者として包括的運営を行う世界最高性能の放射光を生み出すことができる大型放射光施設である。材料科学、地球科学、生命科学、環境科学、医学などの広い分野への活用が期待されている。

〈注3〉 数字が大きいくほど、Si 原子の周りに存在する酸素原子数が多い。

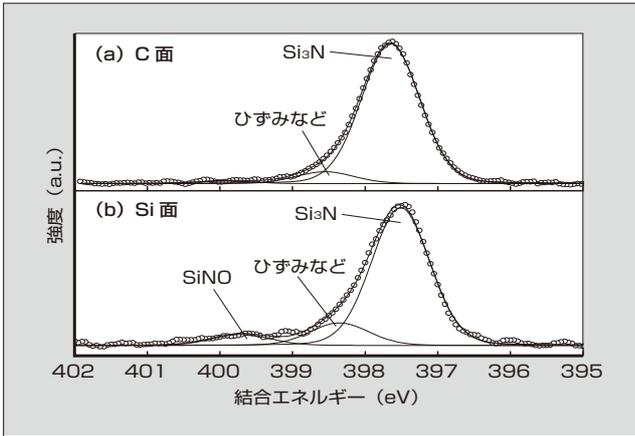


図5 N₂O 酸化 SiC/SiO₂ 界面の窒素のスペクトル

もに Si¹⁺ 成分が最も多かった。Si³⁺ 成分の量は、Si 面に比べ C 面は約 4 倍多かった。

図示していないが、ドライ酸化のサブオキサイド成分の傾向は、N₂O 酸化とほぼ同様の結果であった。

3.3 N₂O 酸化の窒素スペクトルの解析

図 5 に N₂O 酸化界面の窒素のスペクトルを示す⁽⁴⁾。主成分は、そのピーク位置から C 面、Si 面ともに三配位 Si₃N に帰属できる⁽⁷⁾。さらに、C 面、Si 面ともに窒素のスペクトルの高エネルギー側にショルダーが観察された。このショルダーは Si₃N のひずみや、CN、NO_x などの Si₃N 以外の化学状態に帰属される⁽⁷⁾。

4 第一原理計算による解析

XPS 分析で得られた C 面と Si 面の差異を解析し、SiC/SiO₂ 界面の分子構造を推定するため、第一原理計算を用いて SiC/SiO₂ 界面の理想的な分子構造を仮定し、XPS 分析の結果と対比することで、界面分子構造を解析した。

第一原理計算とは、もっとも基本的な原理に基づく計算という意味であり、原子レベルやナノスケールレベルで量子力学に基づき、物質中の電子の状態を数値計算により解く手法である。第一原理計算によって、未知の物質の性質や、実験では測定できない原子レベルの物理・化学的現象を調べることができる。

本稿で紹介する第一原理計算には、DMol³⁽⁸⁾⁽⁹⁾を用いた。

4.1 界面分子構造の解析

(1) ドライ酸化

ドライ酸化した場合の界面解析の出発点として、SiC/SiO₂ 界面の急峻（きゅうしゅん）な理想界面構造のモデルを作成した。図 6 に示すように、SiC の結晶構造から C

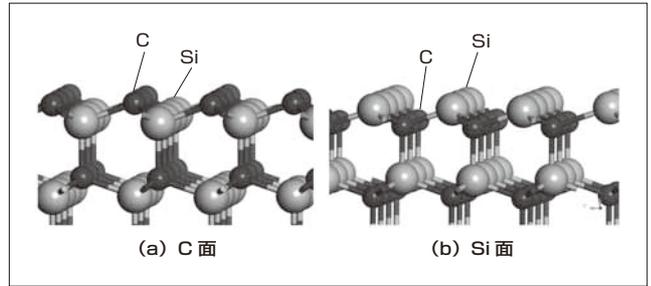


図6 SiC 結晶構造から作成した表面構造のモデル

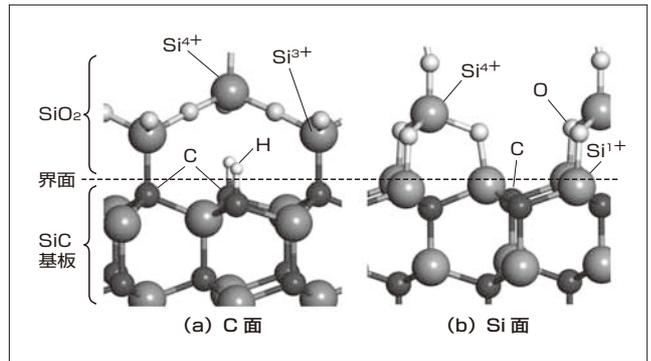


図7 構造最適化計算に基づく理想界面を仮定したドライ酸化膜界面の推定構造のモデル

面や Si 面の表面を作成し、次に SiO₂ 結晶の表面を作成し、その表面同士で C-O 結合が生じないように表面同士を結合させている。また、SiC と SiO₂ を組み合わせる際には、XPS 分析で得られたサブオキサイドを考慮した。その後、組み合わせた状態から、原子の最安定位置を決めるための構造最適化計算を行うことで、理想界面構造とした。その結果を図 7 に示す。図 7 では界面の一部の原子しか表示させていない。図 7 (a) に示す C 面で得られた理想界面構造では、界面に存在する Si は Si³⁺ という化学状態になっている。この理想界面構造を考慮すると、C 面の XPS 分析で観察された Si³⁺ は図 7 (a) のような界面構造に起因し、Si¹⁺ や Si²⁺ は界面の乱れに起因するものと推定される。

Si 面の場合には、図 7 (b) に示すように理想界面構造の界面に存在する Si は Si¹⁺ という化学状態になっている。Si 面の XPS 分析で観察された Si¹⁺ は、このような界面構造に起因していると推定される。

(2) N₂O 酸化

SiC/SiO₂ 界面に窒素原子が導入された分子構造について、Si 面では界面の窒素原子は SiC の炭素原子の位置に入って Si 原子と結合することが知られている⁽⁸⁾。そこで、N₂O 酸化した場合の界面解析を行うに当たり、C 面においても同様に炭素原子の位置に窒素原子が入ると仮定した。ドライ酸化を模擬した理想界面構造を利用し、XPS 分析で得られたサブオキサイドと Si₃N という分子構造を考慮して、炭素原子の位置を窒素原子に置換するように原子を配置した。その後、原子の最安定位置を決めるため、第一原理計算のソフトウェアを用いて構造最適化計算を行うことで理想界面構造を仮定した。

〈注4〉 DMol³: Materials Studio ソフトウェア環境の一部であり、Materials Studio はダッソー・システムズ株式会社の商標または登録商標である。

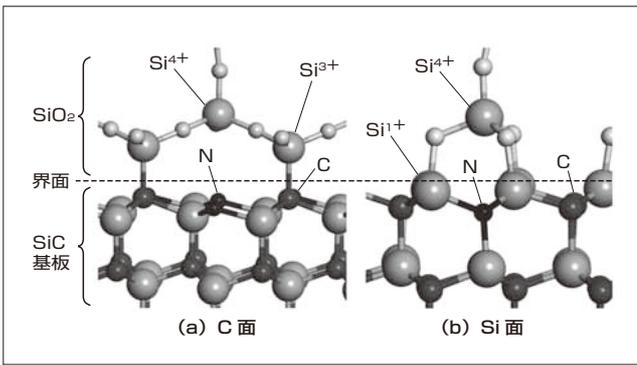


図8 界面において推定される窒素構造のモデル

得られた結果を図8に示す。図8(a)に示したC面の場合、 Si_3N の構造を考慮すると、窒素原子の三つの結合手全てがSiCのSiと結合する構造になるのが妥当と考えられる。さらに、図示していないが、窒素原子の結合手のうち一つが SiO_2 膜側を向いている構造も妥当と考えられる。

図8(b)に示したSi面の場合、窒素原子の結合手のうち二つが SiO_2 膜側を向いている構造になるのが妥当と考えられる。このような窒素原子の入り方は、Xu⁽⁷⁾やShirasawa⁽¹¹⁾が報告している窒素原子が導入された分子構造に類似している。

以上のように、第一原理計算によって界面分子構造を作成することにより、XPS分析で得られた結果を詳細に解析することが可能となった。

4.2 界面準位の解析

SiC/SiO₂界面構造で未結合手(DB: Dangling Bond)を付与させた界面構造の例を図9に示す。図9中ではDBを白い棒で示した。C面の場合、図7(a)の界面に存在する炭素を除去してSiのDBが三つある構造とした。その一部を図9(a)に示す。Si面の場合、Okunoらの論文⁽¹²⁾を参考にしてSiのDBを作製した結果を図9(b)に示す。この場合も、図7(b)のSi面と同様にXPS分析で観察された Si^{1+} の結合状態にある。

これらのDBによる界面準位を第一原理計算で調べた結果を図10に示す。C面、Si面ともにDBの界面準位がSiCのバンドギャップ内に形成されていることが分かる。C面は、伝導帯側の下端にも準位が形成されており、これ

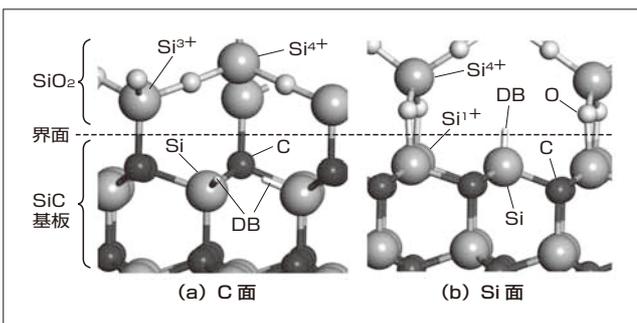


図9 理想界面構造に未結合手(DB)を付与した場合

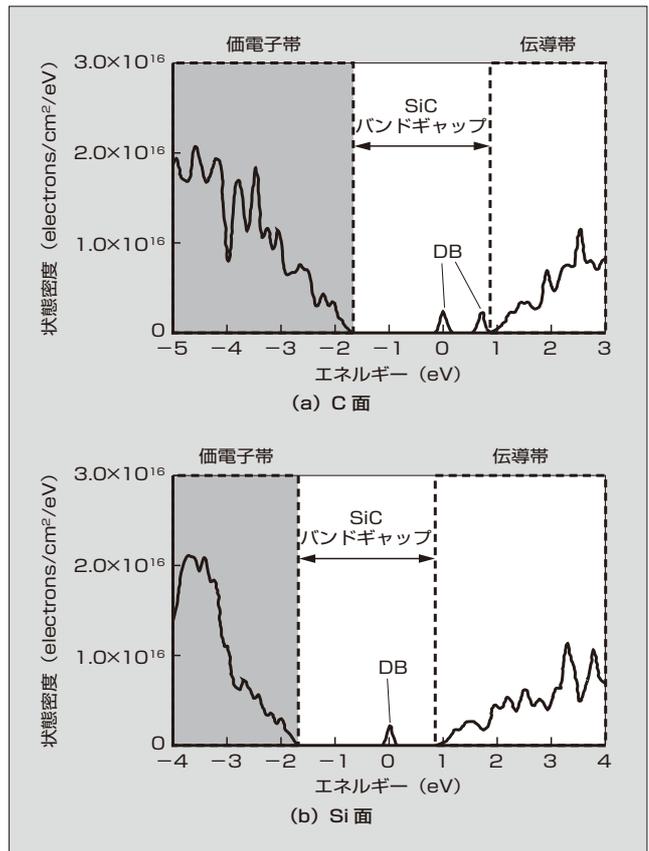


図10 Siの未結合手(DB)を持つ界面構造の状態密度

は三つのSiのDBが隣り合って存在している影響と推測される。Si面は、Okunoらの論文⁽¹²⁾と同等の結果であることが分かった。

界面への窒素原子の導入によって界面準位密度が低減する要因の可能性として、界面準位の原因となるSi原子のDBが、窒素原子との結合によって図8のような末端構造になって界面準位を低減していることが推察される。

DB以外の結合状態でも、SiCバンドギャップ内に界面準位が存在すると、界面準位に電荷がトラップされてクーロン散乱による移動度低下を招いたり、 V_{th} の変動を引き起こしたりする原因になると考えられる。

4.3 今後の課題

第一原理計算では、分子構造の作成だけでなく、分子構造の電子状態を解析することによって、電気特性に影響する界面準位になり得るかを推定することが可能となる。他に、化学反応の容易性を解析することも可能となる。

今回、界面への窒素原子の導入による結合状態の変化を解析し、界面準位減少のメカニズムを考察した。今後、窒素原子の導入のプロセスと特性、分析や第一原理計算による構造解析との相関を調査し、特性改善の方向性を示すことで、MOSFETの特性向上とプロセス改善に貢献したい。

5 あとがき

本稿では、シミュレーションを活用したSiCデバイスの

原子レベルの解析について述べた。

SiC-MOSFET の特性を理解するためには、その特性を左右する SiO₂ 界面近傍の 1 nm 程度の極微小領域に存在する分子構造を解析し、その分子構造が特性にどう影響しているのかを明らかにすることが重要となる。今後も、分析やシミュレーションを駆使して、高性能な SiC-MOSFET の早期製品化に寄与し、パワーエレクトロニクス機器の省エネルギー化により低炭素社会の実現に貢献する所存である。

XPS スペクトル解析を行うに当たり、ご協力とアドバイスをいただいた東京都市大学の野平博司教授に謝意を表す。

参考文献

- (1) Dhar, S. et al. "Interface trap passivation for SiO₂/ (000-1) C-terminated 4H-SiC", J. Appl. Phys. 2005, 98, 014902.
- (2) Chung, G. Y. et al. "Improved inversion channel mobility for 4H-SiC MOSFETs following high temperature anneals in nitric oxide", IEEE Electron Device Lett. 2001, 22, 176-178.
- (3) Jamet, P. et al. "Effects of nitridation in gate oxides grown on 4H-SiC", J. Appl. Phys. 2001, 90, 5058.
- (4) 森大輔ほか. "SiC/SiO₂界面における窒素化学状態の結晶面方位依存性". 信学技報 (IEICE Technical Report) . 2015, vol.115, no.108, SDM2015-42.
- (5) Watanabe, H. et al. "Synchrotron Radiation Photoelectron Spectroscopy Study of Thermally Grown Oxides on 4H-SiC (0001) Si-face and (000-1) C-face Substrates", Mater. Sci. Forum 2012, 717-720, 697-702.
- (6) Watanabe, H. et al. "Synchrotron x-ray photoelectron spectroscopy study on thermally grown SiO₂/4H-SiC(0001) interface and its correlation with electrical properties", Appl. Phys. Lett. 2011, 99, 021907.
- (7) Xu, Y. et al. "Atomic state and characterization of nitrogen at the SiC/SiO₂ interface", J. Appl. Phys. 2014, 115, 033502.
- (8) Delley, B. "An all-electron numerical method for solving the local density functional for polyatomic molecules", J. Chem. Phys. 92, 508 (1990).
- (9) Delley, B. "From molecules to solids with the DMol³ approach", J. Chem. Phys. 113, 7756 (2000).
- (10) Maejima, N. et al. "Site-Specific Atomic and Electronic Structure Analysis of Epitaxial Silicon Oxynitride Thin Film on SiC (0001) by Photoelectron and Auger Electron Diffractions", J. Phys. Soc. Jpn. 2014, 83, 044604.
- (11) Shirasawa, T. et al. "Epitaxial Silicon Oxynitride Layer on a 6H-SiC (0001) Surface", Phys. Rev. Lett. 2007, 98, 136105.
- (12) Okuno, E. et al. "First Principles Theoretical Study of 4h-SiC/SiO₂ Interfacial Electronic States on (0001), (000-1), and (11-20)", Appl. Phys. Express 1, 2008, 061401.



広瀬 隆之

放射光利用材料分析技術、磁気デバイス、光学素子の開発、第一原理計算を用いた樹脂や SiC 半導体デバイスの解析に従事。現在、富士電機株式会社技術開発本部先端技術研究所基礎技術研究センター応用物理研究部。



森 大輔

分析・解析技術の開発と応用に従事。現在、富士電機株式会社技術開発本部先端技術研究所基礎技術研究センター応用物理研究部。応用物理学学会会員。



寺尾 豊

無機 EL の開発、有機 EL の研究・開発、GaN 上強誘電体ゲート酸化膜、InGaN 太陽電池、SiC-MOS デバイスの研究に従事。現在、富士電機株式会社技術開発本部先端技術研究所基礎技術研究センター応用物理研究部。



分子シミュレーションを活用した樹脂材料の密着性の解析

Study of Adhesion of Resin Materials by Molecular Simulation

小笠原 美紀 OGASAWARA, Miki

立岡 正明 TACHIOKA, Masaaki

分子シミュレーションは、材料のさまざまな特性を分子構造からコンピュータ上で評価できる技術であり、製品開発を加速させる手法として注目されている。産業機器や電気自動車などに適用領域が拡大している半導体モジュールでは、高信頼性のために部材と樹脂の密着性が重要視されており、今回、密着性を向上させる助剤について分子シミュレーションを使って解析した。2種類の密着助剤について評価し、アルミニウムとの密着性には分子レベルの機構が関わっていることを明らかにした。

Molecular simulation is a technology for evaluating the various properties of materials based on their molecular structure by using a computer. It has received attention as a method for speeding up the development of products. Semiconductor modules are being employed to an expanding range of applications such as industrial equipment and electric vehicle. In order to ensure high reliability, importance is placed on the adhesion of materials and resin. Against a backdrop of this, we implemented a study using molecular simulation for analyzing auxiliary agents for improving adhesiveness. We evaluated 2 types of auxiliary adhesion agents and elucidated molecular level mechanisms related to adhesion with aluminum.

1 まえがき

分子シミュレーションは材料のさまざまな特性を分子構造からコンピュータ上で評価できる技術であり、既に市場に出回っている材料の評価だけでなく、材料の高性能化や新機能の付加のための予測技術としての活用が、近年広がりがつつある。製品の高性能化や複雑化が進む中で、材料の特性を事前に予測することで試作回数を削減し、信頼性の高い製品を迅速に開発することができる。そのため、分子シミュレーションは製品の高信頼性、および開発期間の短縮に役立つ技術として大学のみならず、企業にも導入が進んでいる。

また、分子シミュレーションは透過型電子顕微鏡 (TEM: Transmission Electron Microscope) や原子間力顕微鏡 (AFM: Atomic Force Microscope) などの分子レベルや原子レベルの分析技術を補完する技術としても使われ、分析結果に理論的な裏付けを与えることができる。

本稿では、小容量 IPM (Intelligent Power Module) や All-SiC モジュール、車載用パワーモジュールなどの、樹脂封止の半導体モジュールにおける、分子シミュレーションを活用した樹脂材料の密着性の解析について述べる。

2 半導体モジュール

2.1 特徴と課題

半導体モジュールは電力変換機器に用いられ、産業機器、電気自動車、家電製品などに適用領域が拡大している。これらの電力変換機器用半導体モジュールには高信頼性が求められており、特に、市場が重要視する信頼性の項目として、実動作時の製品温度変化を想定した熱疲労の指標であるパワーサイクル耐量がある。図1に示すように、半導体

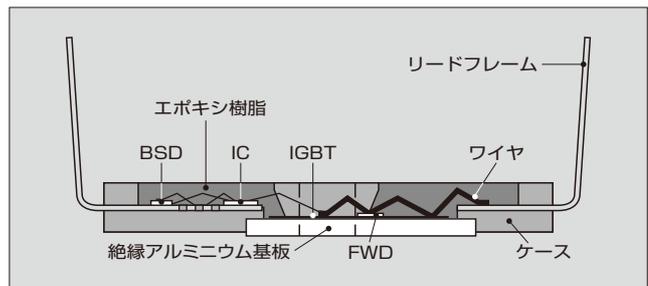


図1 エポキシ樹脂封止半導体モジュールの構造

モジュールは多くの部材から構成され、部材間の剥離やクラックはパワーサイクル耐量が低下する原因となる。剥離やクラックの抑制には部材間の密着性を向上させることが重要である。特に、抵抗率が低く熱伝導性が高いアルミニウムは半導体モジュール内のボンディングワイヤや絶縁アルミニウム基板などの材料として用いられるが、封止材料であるエポキシ樹脂との密着性が劣るため対策が求められている。今後、従来より信頼性の高いモジュールを実用化するためには、密着性などにおいてより高い信頼性を持つ新規材料の選定を、経験則だけでなく科学的に行う必要がある。

2.2 密着性に関わる要因

密着性を決める要因は多数あるが、アンカー効果、そして弾性率や線膨張係数、ガラス転移温度などの機械特性、さらにモジュール部材と樹脂との間にできる化学結合が特に重要である。

これらの中で、化学結合は密着する部材と樹脂の間でじかに結合を作るため、密着性を高める効果が大きい。そのため、古くから着目されてきたアンカー効果や機械特性による密着性の向上に加えて、化学結合による向上に注目が

集まっている⁽⁵⁾。化学結合の強さは材料の分子構造によって決まるため、分子シミュレーションを使った解析が有効である。

3 分子シミュレーション

分子シミュレーションは、材料の分子構造に起因する現象を解析するシミュレーションの総称である。このため、分子シミュレーションにおいては、解析したい現象に応じて適切な手法を選択する必要がある。例えば、高分子の弾性率は分子を構成する原子の種類とつながり方が特性を決めるため、原子を構成単位とした分子動力学シミュレーションが有効である。本稿で用いた第一原理計算は、原子の周囲に存在する電子を構成単位として非経験的に計算する方法である。電子の運動が材料の特性を支配する化学反応やバンド構造などを解析する方法として用いられている。量子力学のシュレーディンガー方程式に基づいて分子構造を指定するだけで計算ができるため、実験データを必要としないことが特徴である。そのため、実物がない材料についても計算できることが最大の強みである。

第一原理計算のフローは、分子構造の作成と構造最適化計算から成る。構造最適化計算は原子座標の最適化と電子状態の最適化を交互に繰り返し、指定の収束条件を満たした時点で計算が終了する。計算結果から、安定な分子構造とその時の系のエネルギーが得られる。また、エネルギーの内訳を解析することにより、バンド構造や種々の物性値を得ることができる。

4 評価

4.1 密着助剤

化学結合で密着性を高める技術は、母材の樹脂の分子構造を変えることによるものと、添加剤によるものがある。本稿では添加剤である密着助剤に着目し、アルミニウムとの化学結合の効果について評価した。密着助剤としてシランカップリング剤であるエポキシシランとキレート剤であるアルミニウムキレートを取り上げ、計算と実験でそれぞれの密着性を評価し、比較を行った。図2に密着助剤の分子構造を示す。

4.2 メカニズム

エポキシシランなどのシランカップリング剤は、一般に、

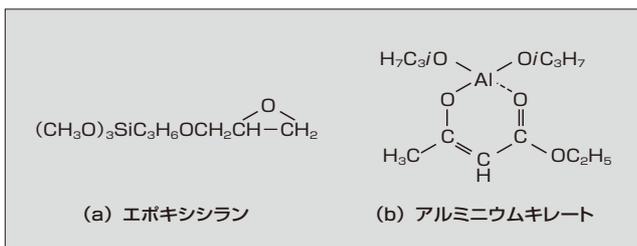


図2 密着助剤の分子構造

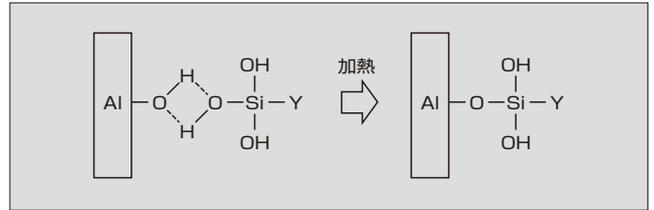


図3 シランカップリング剤の反応

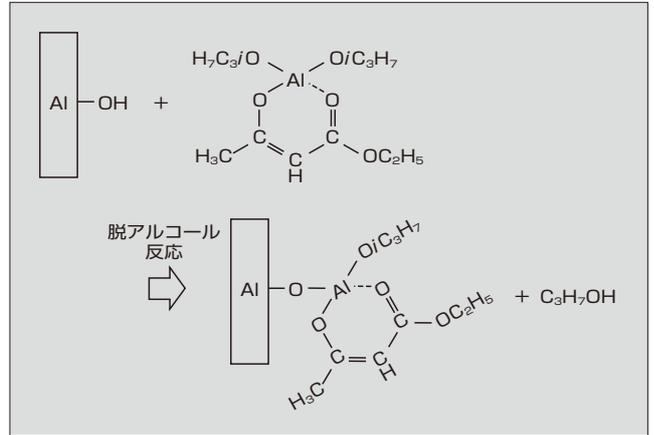


図4 アルミニウムキレートの反応

分子内のアルコキシ基を加水分解してから樹脂に混合する。加水分解によってできた水酸基は、まずアルミニウムの表面にある水酸基と水素結合を作り、さらに加熱することで強固な共有結合を作る(図3)。一方、アルミニウムキレートなどのキレート剤は、加水分解させずに樹脂に混合するとC₃H₇Oなどのアルコキシ基とアルミニウムの表面にある水酸基の間で脱アルコール反応が起こり、共有結合ができる(図4)。

エポキシシランとアルミニウムキレートは、両者ともアルミニウムと共有結合を作ることによって、アルミニウムとエポキシ樹脂の密着性を高めていると考えられる。

4.3 計算フロー

計算フローを図5に示す。アルミニウムについては、表

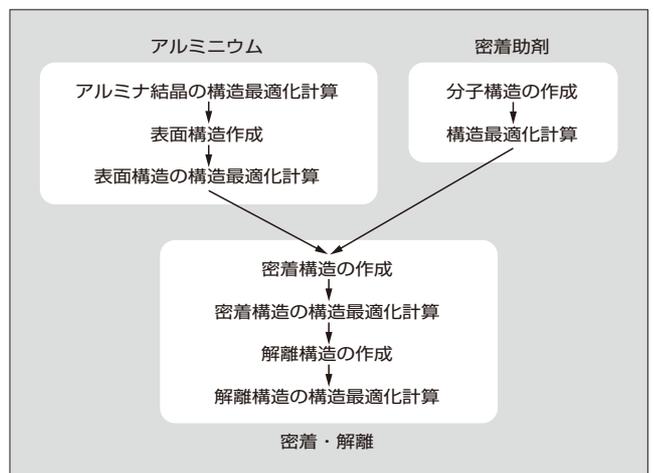


図5 計算フロー

面の酸化膜を模擬するために、アルミナ結晶の構造最適化計算を行った後に酸素が表面になるように(100)面を切り出し、最表面の酸素を水素で終端し、水酸基を作成した。計算の効率化のために、密着助剤は密着に寄与する部分の分子構造のみ用いた。密着助剤とアルミニウムについてそれぞれ単独で構造最適化計算を行い、得られた構造を使って図3、図4に示す密着構造を作成した。密着構造の構造最適化計算を行った後に、得られた構造を使って密着助剤とアルミニウムが解離した構造を作成し、再度構造最適化計算を行った。密着構造のエネルギーと解離構造のエネルギーの差(解離エネルギー)を密着性の指標とした。計算には密度汎関数法の計算プログラムであるDMol³^(注)を用いた。

4.4 計算結果

図6に、密着助剤について構造最適化計算を行った後の分子構造を示す。事前の予想通り、けい素またはアルミニウムを中心とした四面体構造を取ることを確認した。図6の構造を使って、図3、図4に示した密着後の構造を作成した。図7に、アルミニウムとエポキシシランが密着した場合、および解離した場合について構造最適化計算を行った後の分子構造を示す。密着構造ではエポキシシランのけい素、またはアルミニウムキレートのアルミニウムがアルミナの酸素と結合して安定化した。さらに、エポキシシランの酸素またはアルミニウムキレートの酸素とアルミナのアルミニウムが近づき相互作用があることが示された。

密着構造と解離構造のエネルギー差から解離エネルギーを求めた結果を表1に示す。解離エネルギーが高いということは密着した状態から解離するとき、より大きなエネルギーが必要であることを意味する。エポキシシランとア

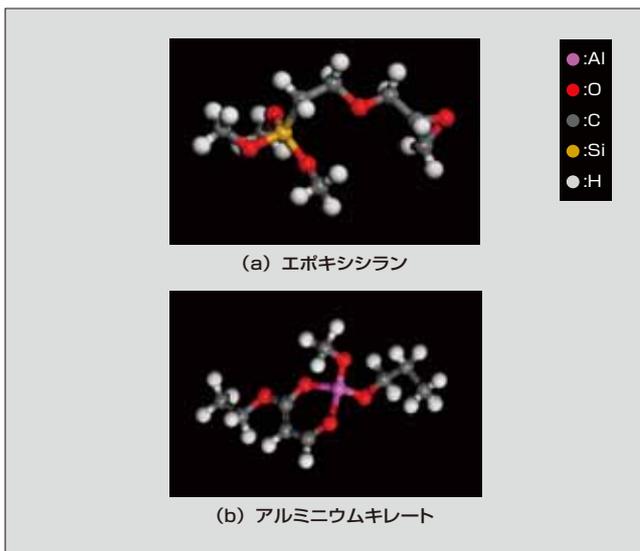


図6 構造最適化計算後の分子構造

〈注〉DMol³: Materials Studio ソフトウェア環境の一部であり、Materials Studioはダッソー・システムズ株式会社の商標または登録商標である。

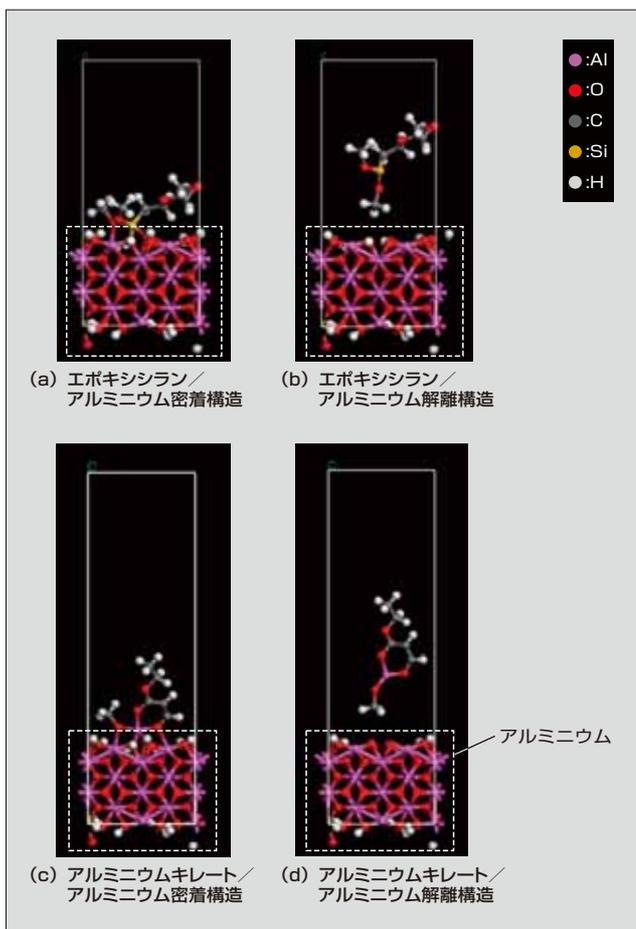


図7 エポキシシランまたはアルミニウムキレートとアルミニウムの構造最適化計算後の分子構造

表1 解離エネルギー

項目	解離エネルギー (eV)
エポキシシラン	4.81
アルミニウムキレート	7.29

ルミニウムキレートでは、アルミニウムキレートの方が解離エネルギーが大きくなり、密着性が高いことが計算から予測できた。

4.5 密着力の測定

(1) 測定条件

実験では、ビスフェノール A エポキシ樹脂、脂環式エポキシ樹脂、イミダゾール系触媒を含む酸無水物系硬化剤に溶融シリカを加えて混合したものに、エポキシシランまたはアルミニウムキレートを添加した。

密着力の測定は次に示す方法で行った⁽⁶⁾⁽⁷⁾。試験片の形状を図8に示す。10mm角の正方形のアルミニウム基板をエタノールで洗浄し、乾燥させた。その後、基板表面に専用の型を固定してエポキシ樹脂を入れ、所定の条件で硬化させた後、型を外した。得られた試験片について、アルミニウム基板を固定してアルミニウム基板の表面と平行に荷重印加治具を樹脂に接触させて樹脂を押し、最大破壊荷重を

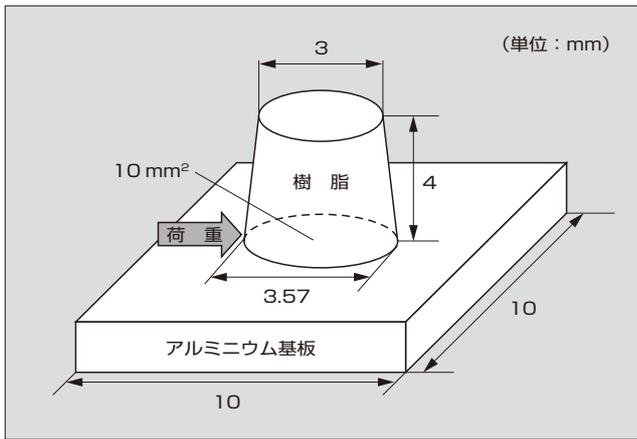


図8 密着力測定用の試験片

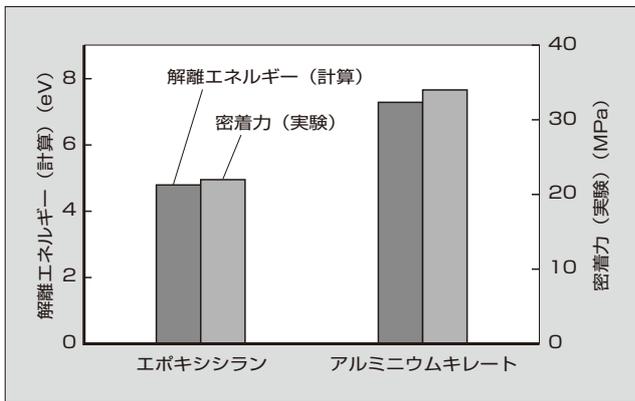


図9 計算結果と実験結果の比較

測定した。5個の試料の単位接合面積当たりの最大破壊荷重を平均化したものを密着力とした。

(2) 測定結果と計算結果の比較

図9に、計算で得られた解離エネルギーと実験で得られた密着力を示す。計算結果だけでなく実験結果においても、エポキシシランよりアルミニウムキレートの方が密着力が高い、すなわち解離しにくいということが示された。これにより、密着力の違いには分子レベルの機構が関わっていることが明らかになった。

5 あとがき

本稿では、半導体モジュールにおける、分子シミュレーションを活用した樹脂材料の密着性の解析について述べた。モジュール部材と樹脂との密着性を高める密着助剤において、分子レベルの機構が関わっていることを明らかにした。

今後は、エポキシシランとアルミニウムキレートで解離エネルギーが異なる原因や部材との結合密度を解析することで、密着性が高くなる助剤の条件を明らかにし、助剤の選定指針につなげて半導体モジュールの高信頼性化に貢献していく所存である。

本研究の一部は、国立大学法人九州大学 稲盛フロンティア研究センター 次世代エネルギー研究部門 古山通久教授、および国立大学法人信州大学 繊維学部 村上泰教授にご協力をいただいた。ここに謝意を表す。

参考文献

- (1) HORIO, M. et al. "New Power Module Structure with Low Thermal Impedance and High Reliability for SiC Devices". PCIM Europe 2011, 37 (2011), p.229-234.
- (2) 鶴田和弘. SiC半導体パワーデバイスの車載実用化の展望. デンソーテクニカルレビュー, 16 (2011), p.90-95.
- (3) 西田祐平ほか. 高熱伝導Al基板を用いた超小型IPMの高信頼性パッケージ技術. Symp Microjoining Assem Technol Electron 19th (2013), p.127-130.
- (4) Ikeda, Y. et al. "A study of the bonding-wire reliability on the chip surface electrode in IGBT". 2010, Proc. of ISPSD, p.289-292.
- (5) 技術情報協会編. 樹脂-金属接着・接合部の応力解析と密着性・耐久性評価. 2014.
- (6) 野村幸矢, 坂本浩. リードフレーム用銅合金の樹脂密着性. 神戸製鋼技報. 1998, vol.48, no.3, p.21-24.
- (7) 大貝猛ほか. 酸性水溶液からの銀電析法により表面処理された銅合金リードフレーム材とエポキシ樹脂との密着性向上技術. 長崎大学大学院工学研究科研究報告. 41 (77) (2011), p.37-44.



小笠原 美紀

分子シミュレーション技術の開発と樹脂材料への適用に従事。現在、富士電機株式会社技術開発本部先端技術研究所基礎技術研究センター応用物理研究部。高分子学会会員。



立岡 正明

SiC適用次世代モジュールの研究開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代モジュール開発センター。日本表面科学学会会員。

熱硬化性樹脂成形品の残留応力分布・接着界面強度解析

Residual Stress Distribution and Adhesive Interface Strength Analysis of Thermosetting Resin Molding

雁部 竜也 GANBE, Tatsuya

浅井 竜彦 ASAI, Tatsuhiko

岡本 健次 OKAMOTO, Kenji

半導体製品をはじめ、製品の高耐熱化、高耐圧化、小型化に伴い熱硬化性樹脂で封止する製品が増えている。樹脂封止後の製品の信頼性を確保するため、現在はCAE解析による応力解析を用い、製品の構造設計を行っている。しかし、不具合の原因となる樹脂のクラックや、樹脂と構成部材の界面剥離の予測まではできていない。そこで、熱硬化性樹脂の硬化挙動の把握、硬化後の残留応力分布の解析技術、および接着端部の距離に着目した接着界面強度の評価技術を確立した。これにより、熱硬化性樹脂による封止に対応した構造設計システムが構築でき、製品の信頼性を向上できる。

The number of products sealed with a thermosetting resin such as semiconductor products has been increasing as the heat resistance and withstand voltage are improved and the size is miniaturized. Currently, structural design for products is being implemented using stress analysis based on CAE analysis in order to ensure reliability in products sealed with a resin. However, this type of analysis cannot predict resin cracks and interfacial peeling between the resin and component materials that cause failure. We have thus established a method for grasping curing behavior of thermosetting resin, a residual stress distribution analysis technology that can be utilized after curing has completed, and an evaluating technology for adhesive interface strength considering the adhering end distance. As a result, we can now construct structural design systems compatible with thermosetting resin sealing, thus enabling us to improve the reliability of products.

1 まえがき

パワーエレクトロニクス（パワエレ）は、モータコントロール分野では従来の産業機器、鉄道車両から、近年ではハイブリッド自動車や電気自動車などへの適用拡大が、また電力変換分野では太陽光発電や風力発電などの新エネルギーへの適用拡大が進んでいる。このため、パワエレシステムの高効率化や使用環境の多様化が進んでいる⁽¹⁾。

一方、世界人口の増加に伴って電力消費量は2013年の約20兆kWhから2030年には約45兆kWhと大幅に増大することが予測されており、今後よりいっそうの電力削減、エネルギーの高効率利用が必要である⁽²⁾。このような背景から、高効率のSiCパワー半導体を用いたパワーモジュールの開発と実用化が推進されている。このSiCチップを実装したパワーモジュールは、さまざまな使用環境における信頼性を確保するため、熱硬化性樹脂で封止する構造を採用している（図1）。パワーモジュールの回路部は複雑な形状とさまざまな部材で構成されており、熱硬化性樹脂には回路部を隙間なく埋めることと、各部材と密着していることが要求される。

しかしながら、熱硬化性樹脂は、加熱すると反応が進ん

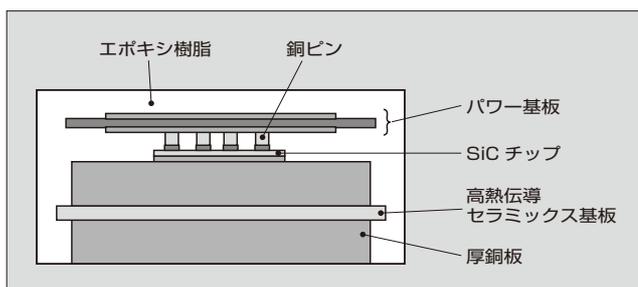


図1 パワーモジュールの断面構造

で粘度が上昇するため、適切でない成形条件では未充填や気泡の巻き込みが生じる。また、樹脂クラックや界面剥離などが生じると信頼性が大きく低下する。したがって、熱硬化性樹脂で封止する製品では、信頼性を確保する上で構造設計と材料設計が重要となる。

熱硬化性樹脂で封止する製品の構造設計を精度よく行うには、熱応力解析と樹脂の硬化挙動を反映する三次元熱流体解析との連成解析技術を確立することが必要である。本稿では、この連成解析技術に必要な残留応力分布と接着界面強度の評価技術について述べる。

2 熱硬化性樹脂

熱硬化性樹脂について、パワーモジュールの封止材として使用されるエポキシ樹脂を例に述べる。エポキシ樹脂は分子構造中にエポキシ基を持つモノマーであり、アミン系または酸無水物系の硬化剤を用いて加熱することにより、エポキシ基を開環し重合（架橋）する。重合の進行に伴って高分子量化することにより、液体からゲル状、固体へと不可逆に変化する樹脂である。

熱硬化性樹脂による封止構造を採用した製品は、次に示す理由により多くなっている。

- (a) パワー半導体：SiチップやSiCチップを搭載するための高耐熱化、高耐圧化の確保
- (b) パワエレ製品：車載用インバータやモータの小型化、および耐振動性や放熱性の確保
- (c) 電源装置：小型化やそれに対応した絶縁性の確保

図2に、熱硬化性樹脂による封止構造を採用した富士電機の代表的な製品を示す。

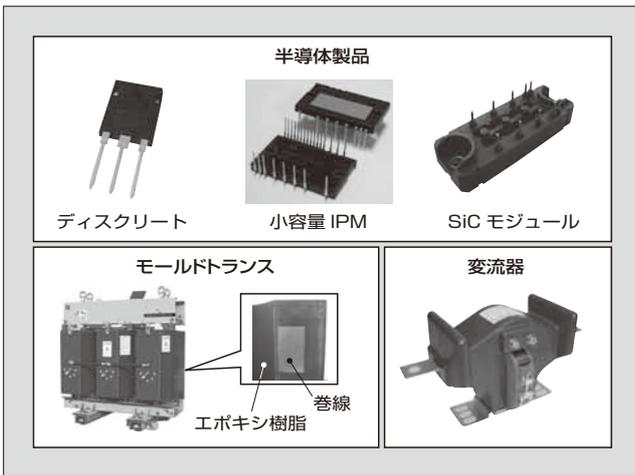


図2 熱硬化性樹脂による封止構造を採用した製品

3 熱硬化性樹脂封止製品の構造設計における課題

熱硬化性樹脂の一般的な成形方法には、トランスファ成形や、液体の樹脂を用いる液状射出成形、注型などがある。それぞれに共通した成形プロセスは、樹脂を流動させることにより所定の型枠に充填し、その後、加熱することにより樹脂を硬化させ、所定の形状に成形することである。これらの成形プロセスにおいては、選択した熱硬化性樹脂に合わせて成形条件を最適化する必要があり、加熱に伴い経時的に変化する挙動を把握することが重要である。

ここでは、主にパワー半導体の封止材として用いられるエポキシ樹脂を例に、製品構造を設計する際に考慮すべき課題である熱硬化性樹脂の硬化挙動と接着界面強度の評価技術について述べる。

3.1 成形プロセスにおける熱硬化性樹脂の硬化挙動

図3に、一定温度によるエポキシ樹脂の粘度の経時変化を示す。エポキシ樹脂は加熱により徐々に硬化が進行し、一定時間経過後に粘度が急激に上昇する。図に示すとおり、粘度上昇時の傾きから外挿した時間をゲル化時間と呼び、これを硬化時間の指標にしている。また、型枠に樹脂が充

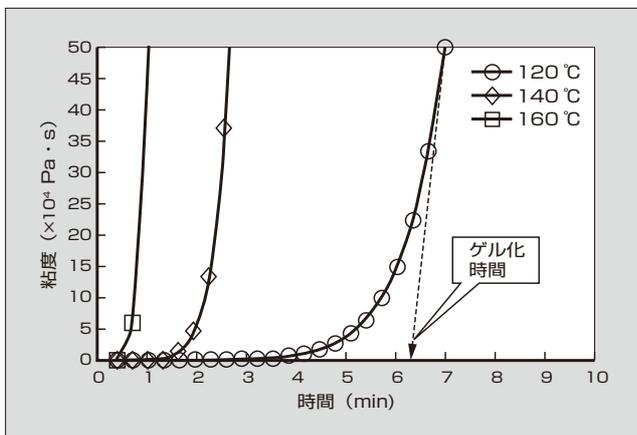


図3 一定温度によるエポキシ樹脂の粘度の経時変化

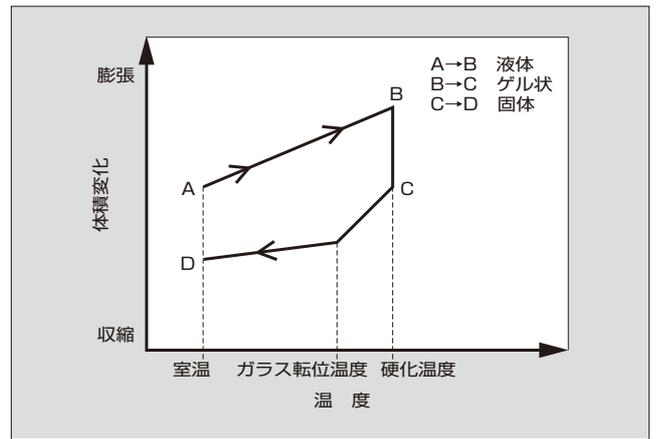


図4 エポキシ樹脂の硬化時の挙動

填可能な粘度の上限に達するまでの時間を、その温度での作業可能時間としている。温度を高くするとゲル化時間が短くなるため、温度と作業可能時間の関係を考慮した樹脂充填プロセス条件の最適化が必要である。

さらに、エポキシ樹脂は硬化時の分子の重合により、体積が収縮する(図4)。硬化時には、成形部材の構造(形状)や加熱方法により樹脂に熱分布が生じる。この熱分布により生じるエポキシ樹脂の硬化反応の速度差が樹脂内部の体積収縮差となる。これにより、エポキシ樹脂に残留応力の分布が発生することが一般的に知られている。

加熱による粘度変化と液体から固体に変化する際の体積収縮は、エポキシ樹脂をはじめとする熱硬化性樹脂の成形プロセスにおいて考慮すべき主な挙動である。

3.2 従来の構造設計方法と接着界面強度評価方法

従来の半導体モジュールの構造設計では、樹脂硬化後の状態をモデルとし、CAE (Computer Aided Engineering) 解析を行っている。したがって、硬化物の物性を弾性体として扱うなど、熱硬化性樹脂の硬化挙動を簡易的に取扱い、設計している。

また、成形した製品の樹脂と構成部材の界面が剥離しないようにする接着界面強度の設計は、ラップジョイント試験片^(注1)を用いて得られた接着界面強度を用いて行っている。

このように、成形時の樹脂の挙動を考慮せず、接着界面強度も正確な見積りができないため、構造設計時に剥離の発生の有無を予想することができない。そのため、信頼性を確保するための試作を繰り返す必要がある。

3.3 構造設計の課題

熱硬化性樹脂が関係する製品の主な不具合には、樹脂のクラックおよび樹脂と構成部材の界面の剥離がある。構造設計では、これらの不具合が発生しない材料の選択と構造を決定することが求められる。そのためには、樹脂の硬化挙動および硬化収縮に伴う残留応力分布を正確に把握した

<注1> ラップジョイント試験片：被着材の重ね合わせ部を熱硬化性樹脂で接着した単純重ね合せ試験片をいう。

上で、実動作時の発生応力を推定し、剝離のしきい値以下であることを評価できるようにすることが必要である。

したがって、構造設計において、樹脂硬化に伴う残留応力分布の解析結果の反映と接着界面強度の評価技術を確立することが課題である。

4 残留応力分布の解析

硬化した樹脂内部の残留応力分布を直接測定することや観察することは難しい。一般的には、ひずみゲージを貼り付けてひずみを測定し、応力に換算することで残留応力を評価する。ただし、ひずみゲージは貼り付けた箇所のみでの測定であることと貼り付ける平面の確保が必要となる。そこで、残留応力分布を把握するため、三次元熱流体解析ソフトウェア^(注2) (FLOW-3D)^(注3)を用いたCAE解析による残留応力分布の可視化を行った。

三次元熱流体解析ソフトウェアは、樹脂の材料物性として密度や弾性率、さらには粘度の温度やせん断速度に対する依存性などの実験値から、粘度を温度、せん断速度、硬化反応率の関数として表現するMacoskoモデルを使用する(図5)。また、樹脂の硬化反応に伴う反応速度、反応熱、エネルギーなどの実験値を用いて、反応速度を表現するKAMALモデルを使用する(図6)。この二つのモデルにより、樹脂が液体から固体まで変化する不可逆な変化を

粘度が温度、せん断速度および反応率の関数として表される最も精緻な粘度式モデル

$$\eta = \eta' \left(\frac{\alpha_{gel}}{\alpha_{gel} - \alpha} \right)^{D+E\alpha}$$

$$\eta' = \frac{\eta_0}{\left[1 + \left(\frac{\eta_0 \gamma}{\tau^*} \right)^{1-n} \right]}$$

$$\eta_0 = F \cdot \exp\left(\frac{G}{T}\right)$$

η : 粘度 (Pa・s)
 η' : 温度およびせん断速度依存粘度 (Pa・s)
 α_{gel} : ゲル化時の反応率 (粘度パラメータ)
 α : 反応率
 τ^* , D , E , F , G : 樹脂固有の定数 (粘度パラメータ)
 η_0 : せん断速度ゼロ時の粘度 (Pa・s)
 γ : せん断速度 (s⁻¹)
 n : 構造粘度指数
 T : 樹脂温度 (K)

粘度パラメータ	α_{gel}	τ^*	D	E	F	G
単位	-	Pa	-	-	Pa・s	K

図5 Macoskoモデル

〈注2〉 三次元熱流体解析ソフトウェア：コントロールボリュームによるFDM (Finite Difference Method：有限差分法) に基づいて非定常流れを解く汎用3次元CFD (Computational Fluid Dynamics：数値流体力学) ソフトウェア

〈注3〉 FLOW-3D：米国Flow Science Inc.の商標または登録商標

反応速度モデルとして、多種の反応パターンに適用可能なモデル

$$\frac{d\alpha}{dt} = (K_1 + K_2 \cdot \alpha^M)(1 - \alpha)^N$$

$$K_1 = K_a \cdot \exp\left(-\frac{E_a}{T}\right)$$

$$K_2 = K_b \cdot \exp\left(-\frac{E_b}{T}\right)$$

$$\alpha = \frac{Q}{Q_0}$$

$$\frac{dQ}{dt} = Q_0(K_1 + K_2 \cdot \alpha^M)(1 - \alpha)^N$$

$$\frac{d\alpha}{dt} : \text{反応速度 (s}^{-1}\text{)}$$

α : 反応率

t : 時間 (s)

K_1, K_2 : 温度の関数となる係数

M, N, K_a, E_a, K_b, E_b : 材料固有の係数 (反応速度パラメータ)

T : 樹脂温度 (K)

Q : 任意時刻までの発熱量 (J/kg)

Q_0 : 反応終了時までの総発熱量 (反応速度パラメータ)

$$\frac{dQ}{dt} : \text{発熱速度 (J/kg} \cdot \text{s)}$$

反応速度パラメータ	M	N	K_a	E_a	K_b	E_b	Q_0
単位	-	-	s ⁻¹	K	s ⁻¹	K	J/kg

図6 KAMALモデル

表現し、複雑な形状を伴う製品においても、その熱分布から残留応力分布を計算によって可視化できる。

図7は、厚銅板を樹脂で封止し、樹脂硬化温度から室温まで温度を変化させた際の樹脂内部の応力分布の解析結果である。これは、三次元熱流体解析と、従来の応力解析である樹脂の弾性率と線膨張係数だけを考慮した三次元有限要素法構造解析を比較したものである。従来の応力解析では線膨張係数の異なる部分(樹脂と厚銅板の界面)に応力の高い部分があり、その他の樹脂部分には応力の分布が見られない。三次元熱流体解析を用いた場合は、その熱伝達

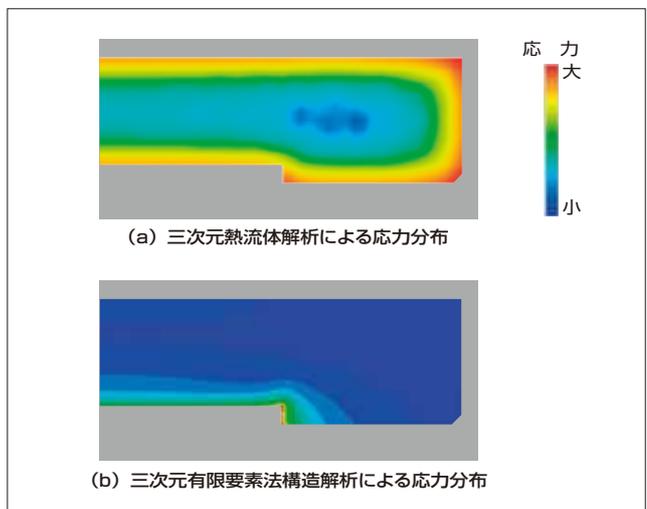


図7 硬化時における樹脂内部の応力分布の解析結果

による熱分布から樹脂内部よりも樹脂外周部に応力の高い部分が存在することが分かる。樹脂硬化後の残留応力分布において、三次元有限要素法構造解析との差は明らかである。また、これとは別に樹脂および厚銅板の界面のひずみ量や、樹脂収縮量分布において解析と実験を比較し、三次元熱流体解析の結果は妥当であることを確認している。

5 接着界面強度評価技術の確立

ラップジョイント試験片を使った実測とCAE解析を行い、接着界面強度について考察した。

まず、接着界面強度（破断荷重 / 接着面積）のラップ長に対する依存性を調べるため、ラップ長を標準的な10mmから、より短い2mmまで変化させて試験を行った。その結果を図8に示す。接着界面強度は接着面積（ラップ幅×ラップ長）に依存しないと考えられるので、破断荷重はラップ長に比例することになる。しかし、実際は破断荷重にはラップ長の依存性がほとんどなく、一定であった。このことから、ラップ長に依存しない特定の部分で接着界面強度が決まっているものと推察される。

次に、ラップジョイント試験片の1/2対称モデルを使用してCAE解析を行ったところ、破断時の荷重を与えたときの応力分布は図9のようになった。幅1mm以下の接着端部に大きな応力が集中しており、ラップ長が長くなっても破断荷重に大きく寄与しない、応力の低い中央部分が多くなるだけであることが分かった。なお、この応力集中は、せん断力だけではなく、引張り力も混在した強度となっていると考えられる。そこで、CAE解析から得られたミーゼス^(注4)応力と実験で得られた接着界面強度を比較したところ、よく一致していることが分かった（図10）。このように、製品不具合である界面剥離に至る接着界面強度がCAE解析で推定できるようになった。

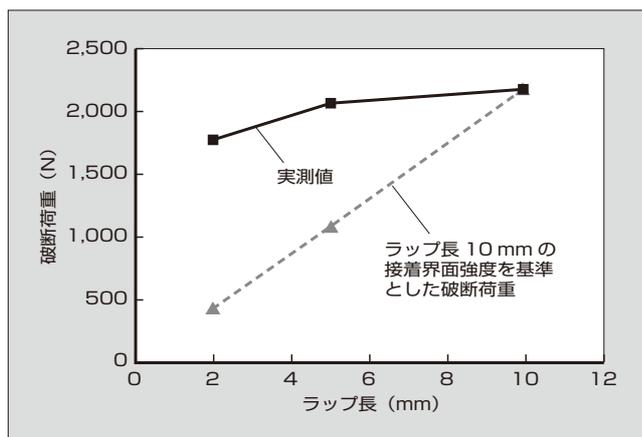


図8 破断荷重のラップ長に対する依存性

〈注4〉ミーゼス応力：せん断ひずみエネルギー説に基づく相当応力である。この応力が降伏応力を超えると塑性変形が起きる。1900年代に科学者フォン・ミーゼスによって提唱された。

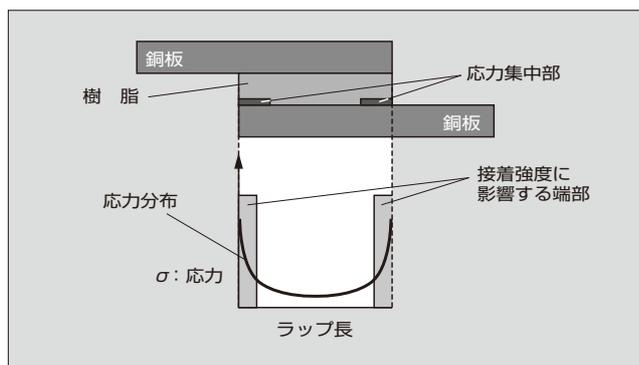


図9 ラップジョイント試験片の接着部の応力分布

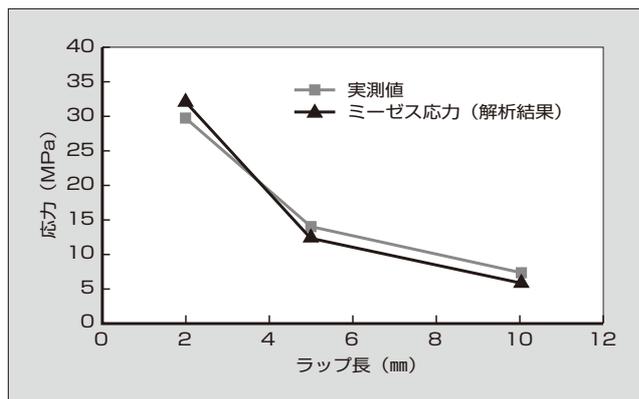


図10 ラップ長を変更した接着界面強度の評価結果

6 今後の課題

熱硬化性樹脂による封止では、実際の樹脂挙動を把握することが重要であるため、残留応力分布を三次元熱流体解析により把握する技術を構築した。また、樹脂剥離についてもその判定値となる接着界面強度を求める評価技術確立した。

今後は、残留応力を考慮した熱応力解析のツール化を推進するとともに、熱硬化性樹脂の物性および熱硬化性樹脂と各種構成部材との接着界面強度についてデータベースを拡充していく。

7 あとがき

熱硬化性樹脂成形品の残留応力分布および接着界面強度解析について述べた。新製品開発や系列拡大、機器の小型化に伴う製品構造の複雑化など、熱硬化性樹脂による封止が必要な製品が多い。熱硬化樹脂による封止に対応した構造設計システムの構築により、半導体製品などのタイムリーな供給と信頼性向上に貢献していく所存である。

参考文献

- (1) 渡邊裕彦ほか. 電子部品と実装技術における現状および今後の展望. エレクトロニクス実装学会誌. 2016, vol.19, no.1, p.22-26.
- (2) 西村芳孝. パワーエレクトロニクスにおける実装技術の展望と現状. エレクトロニクス実装学会誌. 2016, vol.19, no.1, p.72-75.



雁部 竜也

半導体製品の封止材や絶縁材の研究開発に従事。現在、富士電機株式会社技術開発本部先端技術研究所基礎技術研究センター材料基盤技術研究部。



浅井 竜彦

パワー半導体など電子機器に関する実装技術開発に従事。現在、富士電機株式会社技術開発本部先端技術研究所基礎技術研究センター材料基盤技術研究部主査。エレクトロニクス実装学会会員。



岡本 健次

樹脂材料および絶縁技術の研究開発に従事。現在、富士電機株式会社技術開発本部先端技術研究所基礎技術研究センター材料基盤技術研究部マネージャー。博士（工学）。電気学会会員，エレクトロニクス実装学会会員。



パワーエレクトロニクス機器の電磁ノイズシミュレーション技術

Electromagnetic Noise Simulation Technology for Power Electronics Equipment

玉手 道雄 TAMATE, Michio

林 美和子 HAYASHI, Miwako

市瀬 彩子 ICHINOSE, Ayako

省エネルギーや創エネルギーの核となる製品としてパワーエレクトロニクス（パワエレ）機器が広く利用されている。しかし、パワエレ機器は通信障害や電子機器の誤動作や破損などの電磁ノイズ障害を引き起こす恐れがある。富士電機は、伝導ノイズや放射ノイズによる電磁ノイズ障害を防ぐために、シミュレーションを用いたさまざまな技術開発に取り組んでいる。発生する電磁ノイズを机上で再現することにより、解析モデルの使い分けによる製品開発への適用、規制を満足するための高精度化の検討、パワエレシステムへの適用など、シミュレーションを幅広く活用している。

Power electronics have been becoming more widely used as core products for achieving energy savings and energy creation. However, power electronics equipment may cause electromagnetic noise interference, such as communication failure and malfunction and damage of electronic equipment. For preventing electromagnetic noise interference caused by conduction noise and radiation noise, Fuji Electric has been developing various simulation-based technologies, including the improvement of the analysis accuracy of electromagnetic noise generated by power electronics equipment to comply with relevant regulations, analysis models from which we can select a simplified or detailed one depending on applications, and applications for power electronics systems in addition to that for single equipment.

1 まえがき

エネルギーを効率良く使う省エネルギー（省エネ）や、太陽光発電、風力発電などの創エネルギー（創エネ）において、核となる製品として広く利用されているのがパワーエレクトロニクス（パワエレ）機器である。パワエレ機器は、IGBT（Insulated Gate Bipolar Transistor）、MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）といったパワー半導体の高速スイッチングにより、電気を使いやすい形に自由に変換できるため、さまざまな場面で活躍している。近年は、SiC（炭化けい素）やGaN（窒化ガリウム）を使用した次世代パワー半導体の量産が始まっており、さらなる低損失化により、効率改善や装置の小型化に向けた技術開発が盛んに行われている。

非常に便利なパワエレ機器ではあるが、動作時にノイズとなる電流や電磁波を周囲に放出し、通信障害や電子機器の誤動作や破損などの電磁ノイズ障害を引き起こす恐れがある。これらの電磁ノイズ障害を防ぐため、パワエレ機器には、周囲に放出する電磁ノイズが十分に低減されていることが求められる。パワエレ機器の損失を減らすためにスイッチングを速くすると、周囲に放出する電磁ノイズのエネルギーが大きくなるため、装置内に電磁ノイズを閉じ込めて周囲の環境を守る技術の開発が必要となってくる。

富士電機では、パワエレ機器に起因する電磁ノイズ障害を防止するためにシミュレーション技術を活用している。

2 電磁ノイズシミュレーション

近年、多くのメーカーがパワエレ機器の電磁ノイズシミュレーションに取り組んでおり、その成果が種々報告されている⁽¹⁾。富士電機では、いち早くパワエレ機器の電磁ノイズシミュレ-

シヨンの技術開発に取り組み、製品への適用を進めてきた。⁽²⁾

2.1 パワエレ機器に求められるノイズ低減

図1に、パワエレ機器が発生する電磁ノイズの模式図を示す。パワエレ機器は、パワー半導体の高速スイッチング（数kHz～数百kHz）により、入出力のケーブルを伝わって外部へ流出すれば伝導ノイズとして、各所から電波として放出されれば放射ノイズとして、大きな電磁ノイズを発生する。

これらの電磁ノイズによる障害を防止するため、パワエレ機器を含む電気機器にはさまざまな規制に基づき電磁ノイズを低減することが求められている。特に、1996年から欧州（EU域内）でEMC指令^(注)によりCEマークの付与が義務付けられたことをきっかけに、さまざまな電磁ノイズ低減手法が提案されてきている。しかしながら、パワエレ機器においては、発生する電磁ノイズの低減と性能向上（損失低減）はトレードオフの関係にあるため、製品開発のたびに試行錯誤を繰り返して電磁ノ-

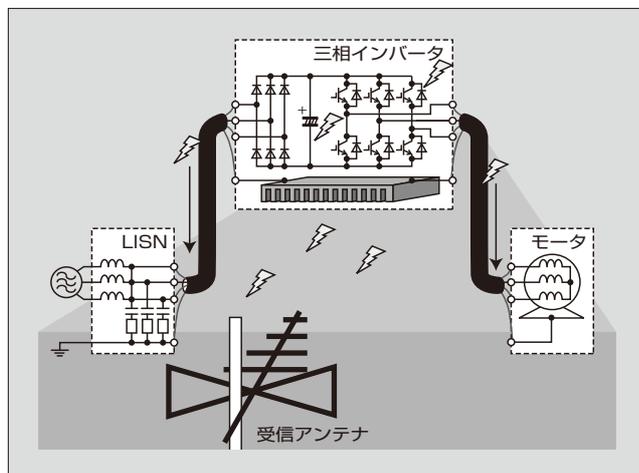


図1 パワエレ機器が発生する電磁ノイズの模式図

イズ対策をしなければならず、多くの時間と労力を費やしている。

富士電機では、試行錯誤を行うことなく EMC 指令に適合することを目的として、パワエレ機器の電磁ノイズシミュレーションの技術開発を始めた。

2.2 伝導ノイズのシミュレーション

EMC 指令に適合するためには、ケーブルを伝わり外部へ流出する伝導ノイズの大きさ（レベル）を、システムを模擬する疑似電源回路網（LISN：Line Impedance Stabilization Network）に到達したノイズ電圧（雑音端子電圧）として 150 kHz ～ 30 MHz にわたって測定・評価を行い、全ての相を規制値以下に低減しなければならない。

規制対象であるパワエレ機器の雑音端子電圧を導出する伝導ノイズシミュレーションを図 2 に示す。伝導ノイズシミュレーションは、図 2 (a)に示すように、①装置のインピーダンスを再現する詳細な装置のモデル化、②回路動作を模擬した回路解析、③回路解析結果のデータ処理、の三段階に大きく分けられる。装置のモデル化においては、インピーダンスを測定できる回路部品では測定結果に基づいて LCR の回路素子を組み合わせ

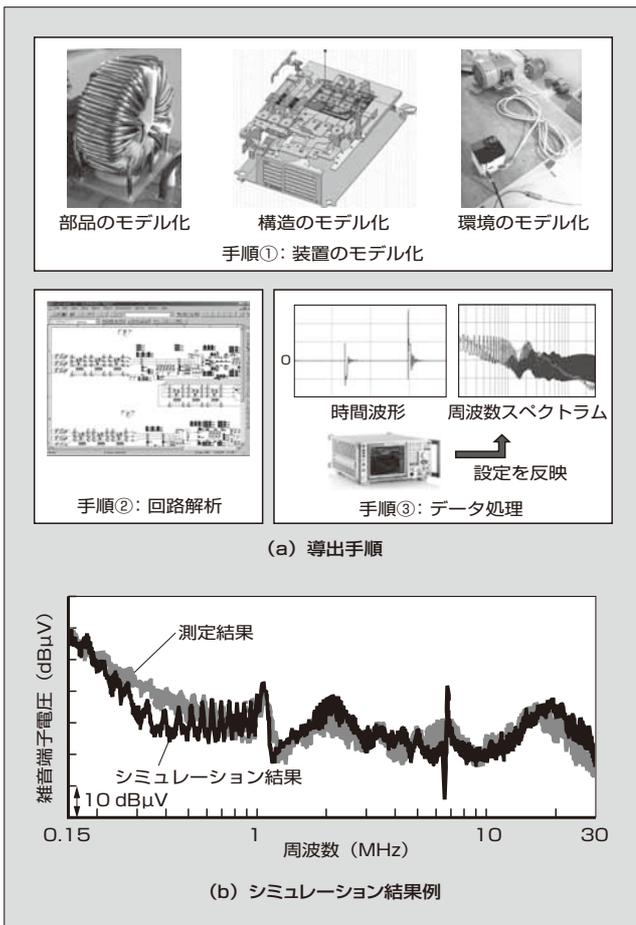


図 2 伝導ノイズシミュレーション

〈注〉 EMC 指令：CE マークを付与するために適合しなければならない技術的要求項目の一つで、電磁両立性（EMC）に関する要求をいう。

せ、測定が困難なプリント板や構造部品では電磁界解析を用い、等価回路モデルを構築する。また、入出力ケーブルなどは測定時の長さや配置の影響も回路解析に反映する。さらに、回路解析によって得られた結果と雑音端子電圧として測定された結果を一致させるためには、時間波形から周波数スペクトラムへの変換の際に、スペクトラムアナライザの帯域幅などを再現するデータ処理が必要となる。

雑音端子電圧の推定精度は、装置のモデル化を詳細に行うほど向上し、最も複雑なモデルを構築した条件では、図 2 (b)に示すように雑音端子電圧で規制される 150 kHz ～ 30 MHz の全領域でほぼ一致した結果が得られている。

2.3 放射ノイズのシミュレーション

放射ノイズの大きさ（レベル）は、パワエレ機器から 10 m 離れた場所に配置した受信アンテナにより、放射電界強度として測定する。このとき、パワエレ機器を 360 度回転させるとともに、受信アンテナの高さや角度（水平、垂直）を変化させたときの最大値を規制値以下に低減しなければならない。

放射ノイズのシミュレーションは、伝導ノイズに比べて非常に難易度が高い。図 1 に示したように、伝導ノイズが LISN に到達した電圧のみで評価されるのに対し、放射ノイズは装置に意図せず形成される無数の放射源から空間へ放射されるためである。図 3 に、富士電機で取り組んでいる放射ノイズの測定例とシミュレーションを示す。ここでは伝導ノイズシミュレーションとの相違点を中心に述べる。

パワエレ機器のスイッチング周波数に比べ、放射ノイズの評価周波数が 30 ～ 300 MHz と高いため、この周波数成分を含むスイッチング波形を回路解析で正確に求めることは難しい。そこで、10 MHz 以上の電磁ノイズシミュレーションを行う場合には、図 3 (a)に示すような IGBT 周辺回路を模擬した状態で測定したスイッチング波形を回路解析に反映している。

次に、電磁波解析が必要となる。簡単な回路動作の場合に

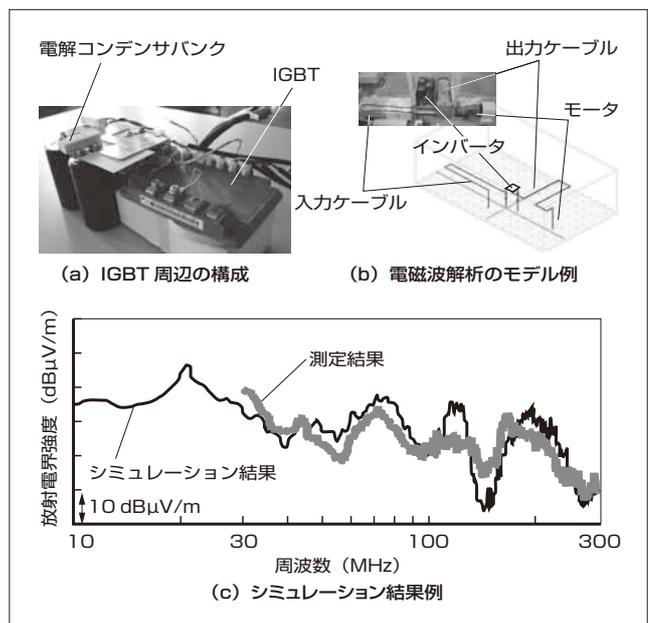


図 3 放射ノイズシミュレーション

は回路解析と電磁波解析は一度に求められるが、パワエレ機器の複雑な回路動作の解析と電磁波解析を連携することは難しい。放射ノイズシミュレーションは、主にモデル化、回路解析、電磁波解析に分けられ、それぞれで異なる解析ソフトウェアを使用しているため、これらの手順をつなぐためのデータの受渡ししが要点になる。まず、インピーダンスのモデル化に関しては、LCRの回路素子を組み合わせた集中定数回路ではなく、分布定数回路を模擬しなければならない。特にプリントパターンや部品の配置が大きな影響を与えるため、電磁界解析を活用して分布定数回路によるモデル化を行い、回路解析に反映する。回路解析では、各所に形成されるアンテナに流れる電流を求める。アンテナは装置の至る所に予期せず形成されるが、支配的となるアンテナを抽出し電磁波解析に反映する。電磁波解析では、主要なアンテナの形状だけをモデル化し、流れる電流に基づき10m離れた放射電界を導出する。

図3(b)には、インバータからの放射ノイズを解析するためのモデル例を示している。インバータはIGBT周辺の構造をループアンテナで、入出力ケーブルはダイポールアンテナで模擬した。ここで、ループアンテナの実効面積と、ダイポールアンテナの実効長は解析精度に大きく寄与するため、これらを正確に模擬したアンテナ形状としなければならない。また、位相差によって生じるアンテナ間の干渉については、アンテナごとの電磁波解析結果を基にデータ処理で求める。

これらの手順で求めた放射電界強度のシミュレーション結果の例を図3(c)に示す。パワエレ機器で大きな電磁ノイズを生じる30～300MHzの範囲で、おおよその傾向が一致していることが確認できる。ただし、精度の改善に加え、支配的な放射源となるアンテナを事前に把握する方法など、多くの課題がある。

3 電磁ノイズシミュレーション技術の活用事例

3.1 製品開発への適用

2章で述べたように、パワエレ機器の電磁ノイズシミュレーションは、高精度に装置や測定環境を再現することで、良好な精度を得ている。しかし、煩雑な手順に加え、解析時間が長いなど、このままでは製品開発に活用しにくい。そこで、伝導ノイズシミュレーションについては、製品の開発工程に応じて、簡単な解析モデルと詳細な解析モデルを使い分けて適用している⁽³⁾。

放射ノイズシミュレーションは、結果を得るには伝導ノイズシミュレーション以上に多くの手間と時間を要するため、より有効な対象に絞って適用を検討している。ここでは、パワエレ機器の筐体(きょうたい)の設計に活用した事例について述べる。

図4に、筐体部の解析事例を示す。図4(a)に示すようにインバータの筐体は、冷却フィンや板金を組み合わせる場合やアルミダイカストで一体成型する場合があり、前者の方が、放射ノイズが大きくなる傾向がある。筐体は接地されているので理想的には全て同じ0Vであるが、大きな面積を持つため微小な電位変動が生じる。この微小な電位変動に起因して大きな放射ノイズが発生することが判明したため、微小電位変

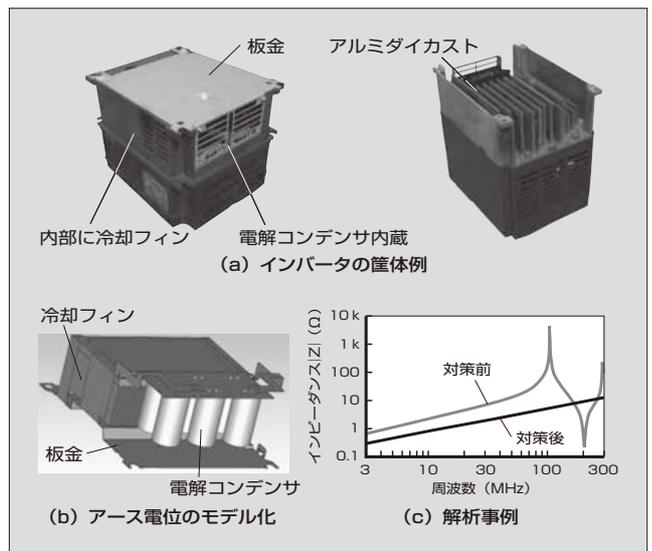


図4 筐体部の解析事例

動を抑制する筐体の設計にシミュレーションを活用している。図4(b)は、接地電位となる冷却フィン、板金と電解コンデンサを抽出した解析モデルである。このような部分モデルを使ったシミュレーション結果を基に、微小な電位変動を抑制したい接続点間のインピーダンスを低くし、かつ図4(c)に示すように不要な共振ピークが生じない構成になるように設計する。これにより、放射ノイズの低減に効果がある。

このように、装置の一部を抽出したシミュレーションの場合、モデル化が簡単で解析時間が短いため、解析を繰り返しながら、より良い構成を探ることができる。

3.2 高精度化の検討

製品固有の回路・構造に起因して、発生メカニズムが判然とせず、対策が難しい電磁ノイズが生じる場合には、より詳細なモデルを構築し、さらに解析精度を高めることで発生メカニズムを把握し、対策法の立案へとつなげている。

(1) モード転化

伝導ノイズでは、モード転化と呼ばれる現象がある。アース線を伝わるコモンモード成分と、電力供給線を伝わるディファレンシャルモード成分が、各部を伝わる途中で流れる経路が変わることをモード転化と呼ぶ。このモード転化によるノイズは一般的に低減が難しい。実測ではモード転化の発生を把握することすら難しいが、シミュレーションを用いると比較的簡単にモード転化の経路やメカニズムをつかめる。また、モード転化によるノイズを低減するために、モード転化の経路を消す、共振周波数をずらすなど、実測だけでは見つけにくい対策を立案できる。

(2) スイッチング特性のモデル化

電磁ノイズのシミュレーション精度を改善するために、発生源であるパワー半導体のスイッチング特性を正確にモデル化する技術も開発している。パワー半導体の開発では、単発のスイッチング特性を精度よく再現するデバイスシミュレータが活用されてきたが、スイッチングを繰り返すパワエレ機器の回路動作と組み合わせることは難しかった。このため、電磁ノイズ

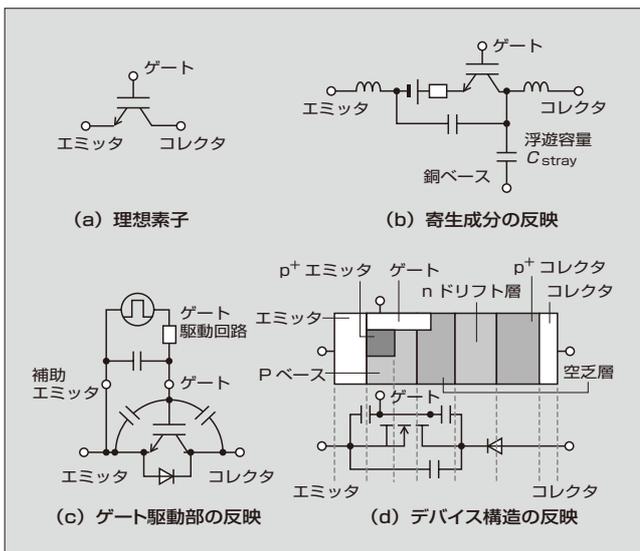


図5 IGBTのデバイスモデルの変遷

シミュレーションの回路解析に適用するパワー半導体のデバイスモデルには多くの課題があった。

図5は、IGBTのデバイスモデルの変遷を示している。図5(a)の理想素子に対し、当初のノイズ解析では、図5(b)に示すように周囲の寄生成分（インダクタンス、キャパシタンス）をモデルに追加していた。浮遊容量 C_{stray} を加えることで、ノイズ経路を漏れなく模擬できるようになった。図5(c)では、さらにゲート駆動部の特性を加え、スイッチング特性をより詳細にモデル化している。ただし、スイッチング特性は測定データにフィッティングさせて再現しているため、周辺回路やデバイス温度が大きく変わると、誤差が大きくなる課題があった。近年は、図5(d)に示すように、デバイス内部構造に基づくモデルを構築し、より高精度にスイッチング特性が模擬できるようになってきた。このモデルを適用することで、実測データを用いなくても、電磁ノイズシミュレーションにおいて高い推定精度が得られるようになった。

3.3 パワーエレクトロニクスシステムへの適用

規格に適合するためだけではなく、現地での電磁ノイズ障害を未然に防ぐことを狙いとして、パワエレ機器、制御装置、検出器などから構成されるパワエレシステムを対象としたシミュレーションの検討も進めている。

モータドライブシステムの構成例を図6に示す。モータドライブシステムは、数十m四方に及ぶ広大な範囲に、大型のトランスやインバータ盤、モータなどを配置する。このようなパワエレシステムでは、接地の取り方によって周囲に放出される電磁ノイズ、ならびにインバータ盤内に配置される制御機器や検出器に流れ込む伝導ノイズが大きく変わる。

従来、モータドライブシステムの各機器は、各機器の電圧や目的に応じて接地抵抗値が規定されたA種～D種の接地極にそれぞれ接続される。しかし、平成23年度の「電気設備の技術基準の解釈」の改正により国際標準規格（IEC）に示される等電位ボンディングによる施工が認められるなど、接地施工の選択肢が増えた。さまざまな接地条件の優劣を事前検証により

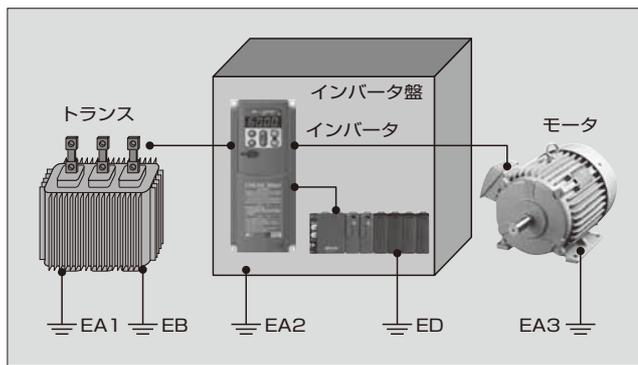


図6 モータドライブシステムの構成例

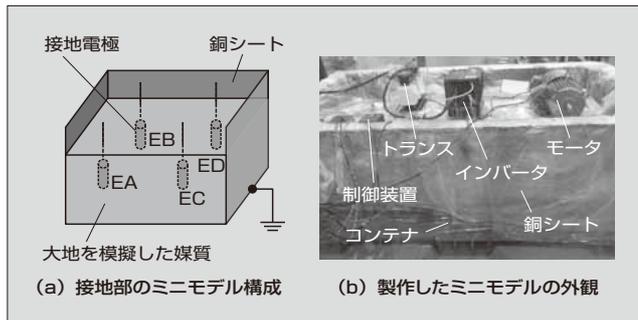


図7 接地部の影響を評価するミニモデルの構成

把握できれば電磁ノイズの抑制に効果的である。

そこで、接地部が電磁ノイズに与える影響を把握するため、接地部の影響を評価するミニモデルを構築した(図7)。このミニモデルは、図7(a)に示すように、大地を模擬した媒質をコンテナ内に敷き詰め、接地極を模擬した電極を埋め込んでいる。その上で図7(b)に示すように、各接地電極に接続されたトランス、インバータ、モータ、制御機器を組み合わせることで、2m×1mほどの面積でパワエレシステムのミニモデルを構築した。このモデルの検証結果を活用し、接地部の挙動を模擬した等価回路を構築した。前述の伝導ノイズシミュレーションと組み合わせることで、パワエレシステムの接地を介する電磁ノイズの挙動を把握できるようになった。これにより、現地で施工できる各種機器の接地方法の最善な組み合わせを事前に把握できるようになった。

4 あとがき

富士電機のパワーエレクトロニクス機器の電磁ノイズシミュレーション技術について述べた。パワーエレクトロニクス機器が発生する電磁ノイズを机上で再現することから始めた検討は、解析精度の改善にとどまらず、簡素化による製品開発への適用、パワーエレクトロニクスシステムへの適用など、現在は幅広く活用している。

今後も、電磁ノイズシミュレーションの適用範囲を広げ、電磁ノイズ障害を未然に防ぐ技術の確立に向けて取り組んでいく所存である。

参考文献

- (1) パワーエレクトロニクス機器のEMC解析・抑制技術共同研究委員会編. パワーエレクトロニクス機器のEMC. 電気学会, オーム社.
- (2) 玉手道雄ほか. シミュレーションによるパワーエレクトロニクス機器のEMCフロントローディング設計. 富士時報. 2009, vol.82, no.3, p.165-169.
- (3) 望月昌人. 産業用モータ駆動インバータにおける機能安全とEMC. 月刊EMC. 2013, no.304, p.52-61.
- (4) 松本寛之ほか. パワーエレクトロニクス機器のシミュレーション技術. 富士電機技報. 2015, vol.88, no.1, p.66-70.
- (5) 市瀬彩子ほか. 電力変換システムの接地極間ノイズ干渉を模擬する接地ミニモデルの構築. 平成27年電気学会産業応用部門大会, 1-111.



玉手 道雄

パワーエレクトロニクス機器の研究開発に従事。現在、富士電機株式会社技術開発本部製品技術研究所パワエレ技術開発センター電機制御技術開発部主査。博士（工学）。電気学会会員。



林 美和子

パワーエレクトロニクス機器の研究開発に従事。現在、富士電機株式会社技術開発本部製品技術研究所パワエレ技術開発センター電機制御技術開発部主任。電気学会会員。



市瀬 彩子

パワーエレクトロニクス機器の研究開発に従事。現在、富士電機株式会社技術開発本部製品技術研究所パワエレ技術開発センター電機制御技術開発部主任。電気学会会員。



製品の低騒音化を実現する流体騒音シミュレーション技術

Aerodynamic Noise Simulation Technology for Developing Low Noise Products

金子 公寿 KANEKO, Kimihisa

松本 悟史 MATSUMOTO, Satoshi

山本 勉 YAMAMOTO, Tsutomu

電気機器は、近年、小型化による発熱密度の上昇に伴い、冷却のための送風量が増加して流体騒音が問題となることがある。現象の解明や対策のための計測は困難なことが多く、シミュレーションによって多くの物理情報を得ることが課題の解決に有効である。機器の低騒音化を目指し、空冷機器の主要な騒音源となるファンに着目して流体騒音の発生メカニズムを解明するとともに、冷却構造の違いによる騒音の変化を推定した。その結果、音圧レベルやピーク周波数などにおいてシミュレーションと実測がおおむね一致した。今後、各種製品の低騒音化に向けたメカニズムの把握や構造設計への展開が可能である。

The size reduction trend of electric power equipment causes increased heat generation density along with an accompanying need for increased airflow for cooling. In this situation, aerodynamic noise can be the dominant noise source for air-cooled electric equipment. Grasping the noise generation mechanism and the noise reduction by measurements are often difficult, getting physical information through simulation can be an effective approach. In order to achieve noise reduction of equipment, we elucidated the aerodynamic noise generating mechanism by focusing the fan, the main source of noise in air cooling equipment, and estimated noise change caused by cooling structure differences. Simulated sound pressure level and peak frequencies are in good agreement with the measurement. This technology can be applied to understand the noise generation mechanism, and can also be used to structure design.

① まえがき

電気機器においては、製品の小型化により、発熱密度が増加する傾向となっている。放熱を促すために、空気冷却方式では、一般的に送風量を増やす対策が取られているが、風量の増加に伴い、冷却風から発生する流体騒音が問題となることがある。流体騒音は、流れの乱れにより生じる圧力変動が要因となっている。この現象の解明や対策のため、従来は主に計測による手法が用いられてきたが、計測対象が回転や移動をする場合、測定対象の空間が広い場合など、計測が困難なことも多い。この課題を解決するために、シミュレーションは、対象空間において多くの物理情報を得ることが可能であるため有効である。ただし、流体騒音シミュレーションには、乱流現象の高精度な再現が求められ、膨大な計算時間が必要となっていた。

これに対して近年、計算機速度の向上に加え、複数のCPUを利用した並列計算により計算時間の短縮が図られてきている。1秒間の浮動小数点演算を例にとると、“地球シミュレータ”が2002年に35兆回の計算(35 Tflops)を、“京”が2011年に1京回の計算(10 Pflops)を達成した。約10年間で100倍の計算速度を達成したことになる。これに追従するように、民間企業で保有する科学技術用の計算機の高速度化や一般利用が可能なクラウド環境の整備普及により、大規模な並列計算の実行が可能となってきており、研究開発にて実施する計算の実行速度も格段に向上してきている。

本稿では、空気冷却構造のパワーエレクトロニクス(パワエレ)機器を対象とした流体騒音シミュレーション技術について述べる。

② 製品と騒音

2.1 騒音の種類と関連製品

主な騒音源の種類と関連する富士電機の製品を図1に示す。騒音源は、機械振動によるもの、電磁振動によるものおよび流体の圧力変動によるものに大別される。機械振動による騒音は、主に回転機械など、機械構造物が回転・移動を伴う製品で生じる。電磁振動による騒音は、主に電磁力が作用する変圧器などの製品で生じる。流体の圧力変動による騒音は、主に空気冷却機器やパワエレ装置などの製品で生じる。特に、発熱部品をファンで冷却する製品は多いため、技術構築による製品への波及効果が期待される。

2.2 流体騒音の解析における課題

流れに起因する騒音を低減するためには、音源となる非定常乱流現象を把握した上で適切な対策を行う必要がある。このとき、流れ解析は、測定に比べて広範囲な流れの現象を捉えることができるため、有効なツールとなりつつある。

乱流現象の流れ解析に一般的に用いられているRANS(Reynolds Averaged Navier Stokes)モデルは、特定の流れの条件を対象に統計的に時間平均された流れを基本にしているため、流体解析手法として十分に現象を再現できているとは言えない。一方、流れの時間変動の原因となる渦の挙動を直接解くことが可能なLES(Large Eddy Simulation)がある。ただし、LESはRANSに比べて100倍以上の計算時間が必要であり、計算時間の短縮が課題となっていた。しかしながら、最近のCPUの計算機速度の向上に加え、数百から数千のCPUを使った大規模並列計算によって、LESの計算も実用可能な段階となつてきている。^{(1)~(5)}

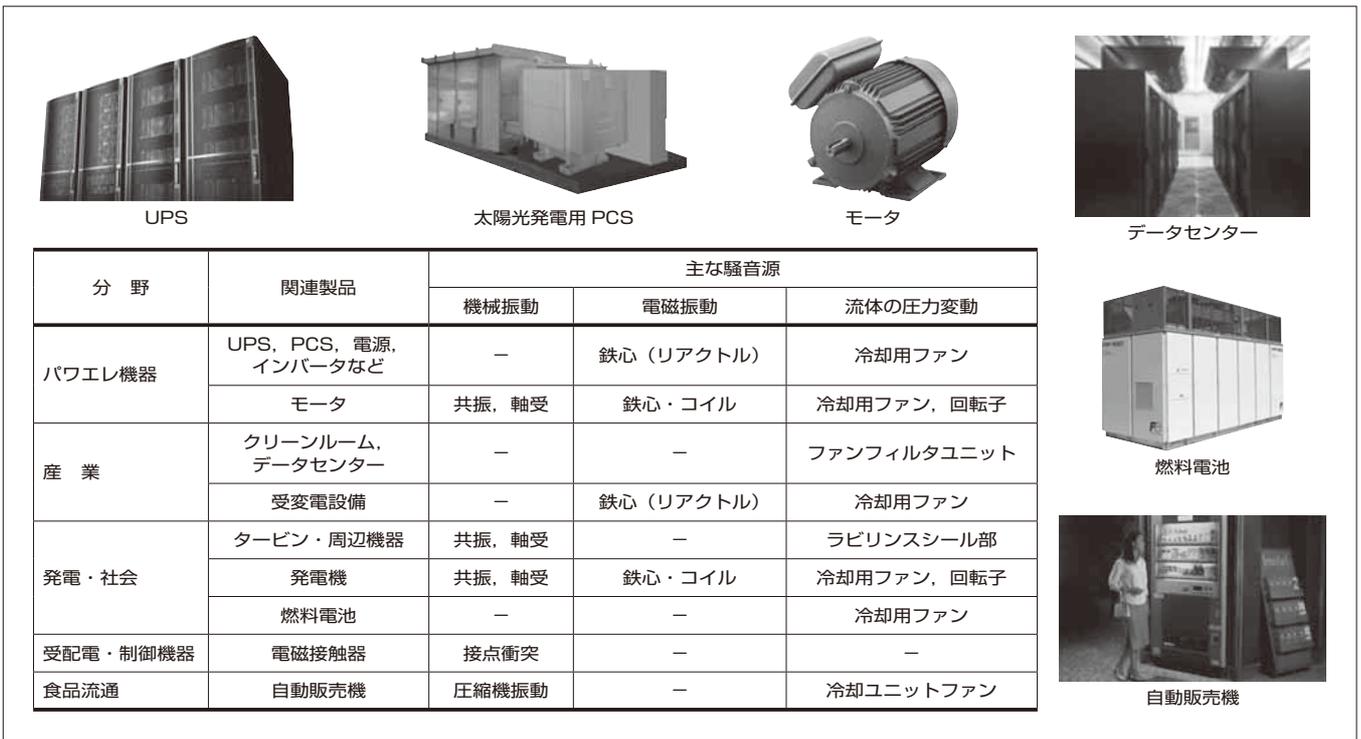


図1 騒音発生源の種類と関連製品

3 流体騒音解析技術の適用

3.1 流体騒音の発生原理

円柱を例とした流体騒音の発生の仕組みを図2に示す。流体騒音は二つの音源から観測点に伝播(でんぱ)する。一つは渦によって発生した固体表面の圧力変動が音源となるものであり、もう一つは空間中の乱流渦(カルマン渦)による運動量の変動が音源となるものである。前者の騒音の大きさは流速の6乗に比例し、後者は8乗に比例する。流速の低い低マッハ数領域では、前者が支配的になる⁽⁶⁾。本稿で対象としている空冷用のファンによる流速は20~30m/s程度の低マッハ数流れであり、固体表面の圧力変動による騒音が支配的となる。

3.2 解析手法

流体騒音の解析手法は、直接解法と分離解法に大別され

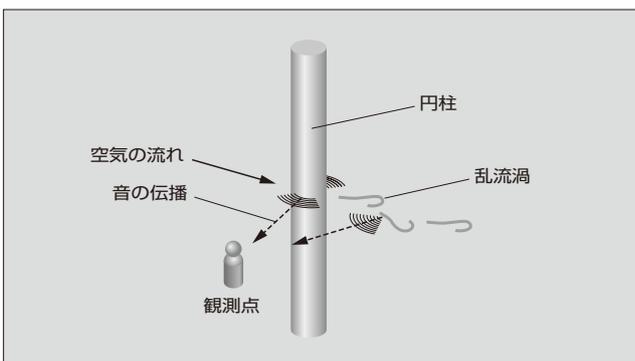


図2 円柱を例とした騒音の発生の仕組み

る。両手法の主な特徴を表1に示す。計算時間や得られる情報に違いがあり、目的に応じて手法を選定することとなる。

直接解法では、流れと音の伝播を同時に求める。流体の密度が圧力により変化する圧縮性を考慮することで、音の圧力変動も同時に解析できる。この手法では、音源近傍の流れ場で乱流渦を再現するためのメッシュに加え、観測点までの音の波長を解析するためのメッシュが必要である。このため、メッシュの数が多くなり計算時間のかかる手法である。

分離解法では、流れと音を独立して求める。流れの解析で固体壁面での圧力変動を求めた後、観測点における音を推定する。流体の圧縮性を考慮する必要はなく、音源となる乱流渦を再現できるメッシュに着目すればよく、直接解法よりも計算時間を短縮できる手法である。

表1 流体騒音解析手法の主な特徴

項目	直接解法	分離解法
計算手法	○圧縮+非定常 ○直接音圧を計算	○非圧縮+非定常 ○壁面圧力から音響計算
流体解析	圧縮性の非定常 LES 解析	非圧縮性の非定常 LES 乱流解析
騒音解析		FW-H, Curle の式* など
手法の利点	○厳密な手法であり高精度 ○物体と音場の干渉も再現可能	○比較的扱いが容易。精度も良い ○実用に手の届く計算時間(既存マシンで数日レベル)
課題	高い空間分解能を要し、超大規模計算になる	反射や吸音の考慮には音場解析との連成が必要

* FW-H, Curle の式: 固体表面の圧力変動から観測点までの距離を考慮した騒音推定の代表的な計算手法

流れの解析では、時間とともに変化する乱流渦の再現が重要である。現時点では、この再現に LES を用いることが最も有効である。今回の検証対象において、LES の計算を数日で完了させるために数百から数千の並列計算を社内の計算機設備を使って行うのは現実的ではない。そこで、スーパーコンピュータ“京”を利用して計算を行った。今回、冷却ファン単体からの騒音および冷却構造を想定した冷却ファンと障害物の騒音について検討した。

冷却ファン単体では、回転翼およびケーシング表面に作用する流体の圧力変動が音源となり、観測点に直接到達することが考えられる。このため、比較的取扱いが簡単な分離解法で検討した。一方、冷却ファンと障害物のある構造では、冷却ファンと障害物からの音源およびその干渉が考えられる。このため、直接解法で検討した。

3.3 解析結果

図 3 に示すように、冷却ファン単体の場合とファンを冷却ユニットに組み込んだ場合の 2 種類の構成について、発生する騒音を検討した。

JIS B 8330 に準拠した風洞にてファン単体による騒音の測定と同時にファン特性（流量と圧力差、流量と騒音）を取得した。流れを阻害する電子部品や冷却体をブロックに模擬した障害物として流路に設置し、冷却ユニットを組み

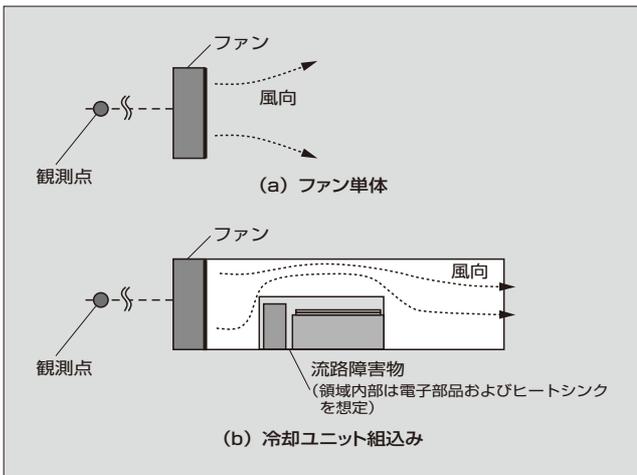


図 3 検討対象構造

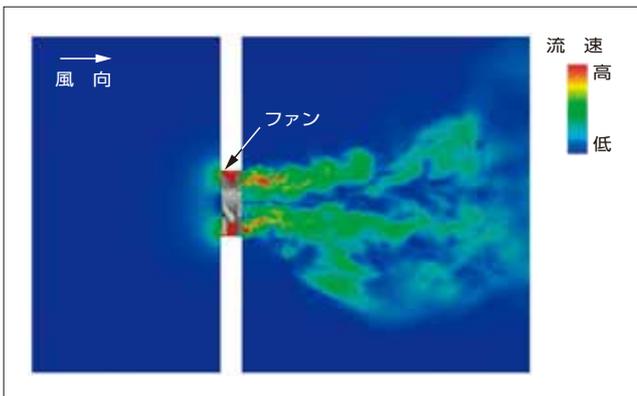


図 4 最大効率点における LES による流速分布（瞬時値）

込んだ実機に近いモデル構造を用いた。

(1) ファン単体

分離解法を用いて、騒音を測定したときと同一の配置と条件で計算を行った。図 4 に最大効率点における LES による流速分布を示す。従来の RANS での解析では再現が不可能であったファン後流部の渦変動の細部まで再現できるようになった。

観測点での音圧スペクトルの解析結果と実験結果を図 5 に示す。横軸は周波数を、縦軸は音圧レベルを示す。観測されたスペクトルは、ピーク音と広帯域音からなることが分かる。ピーク音は、翼回転周波数を N としたとき、ケーシングの形状に起因する $4N$ 、翼枚数（5 枚）に起因する翼通過周波数（BPF : Blade Passing Frequency） $5N$ 、およびそれらの高調波成分から成る。ピーク音でない部分は、乱流に起因し、広帯域音と呼ばれている。解析では、ピーク周波数のうち、基本波となる $4N$ と BPF のピーク音および広帯域音が再現できている。加えて、解析結果と実測結果とのオーバーオール値（各周波数の音圧レベルを合計した音圧の全体値）の差異は 5 dB 以下であった。周波数の低い領域（約 300 Hz 以下）で実測値のレベルの方が高いのは、測定風洞の音響的な影響が原因であり、解析対象に風洞構造を含めることでより精度よく再現できると考える。

(2) 冷却ユニット組み込み

パワーエレ機器の実機を想定し、騒音を検討した。流路内の障害物をブロックとしてモデル化して、直接解法で騒音を解析した。

直接解法では、流れと同時に音圧の非定常変動も解くことが可能である。図 6 に最大効率における LES による圧力分布を示す。音源となるファンを中心に風上の空間へ圧力が伝播していく様子が見られる。翼による回転方向の圧力変化により、圧力等値面も三次元的な構造となる。このとき、観測点における圧力変動が音になる。図 7 に解析と実測の音圧スペクトルを示す。解析では BPF などのピーク周波数、乱流による広帯域周波数に分散する広帯域騒音および数百 Hz の幅でピークを持つ共鳴騒音などの特徴をおおむね再現できている。一部、200 Hz 以下で解析値が過大に評価された結果となるのは、構造物壁面での音の減

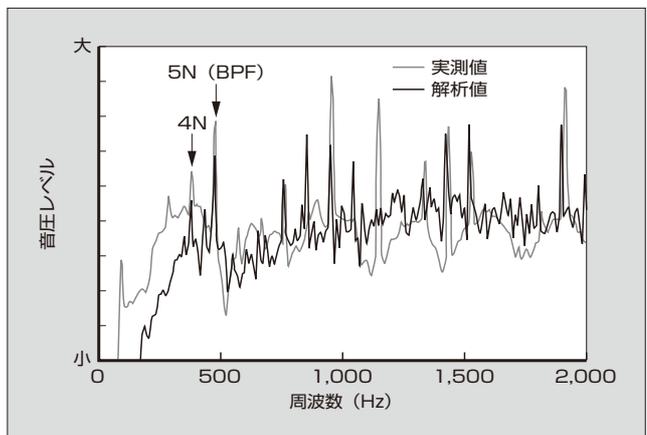


図 5 ファン単体における音圧スペクトル

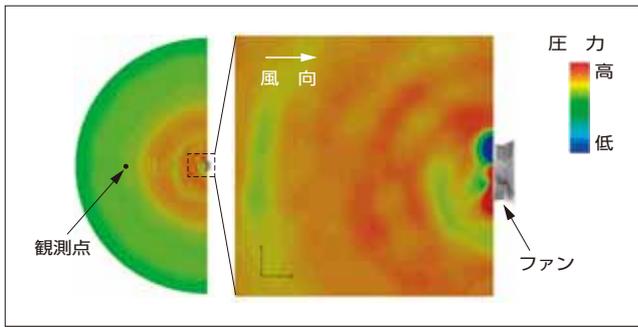


図6 最大効率点における圧力分布（瞬時値）

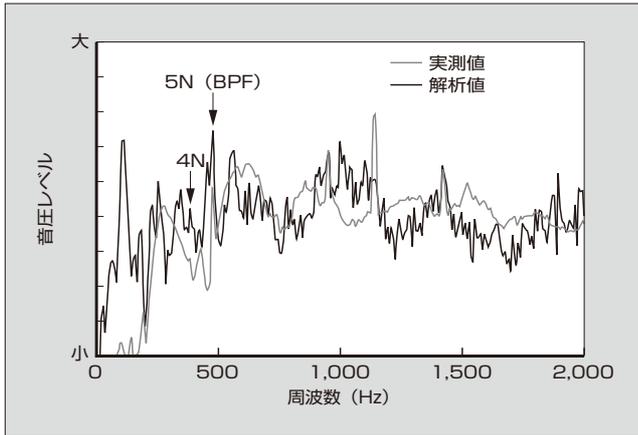


図7 冷却ユニット組込みにおける音圧スペクトル

衰などの影響が考慮されていないことが要因の一つと考えられる。

製品の冷却構造を検討する際、図3(b)に示すファンと障害物との距離が低騒音化する上で重要な設計因子の一つとなる。そこで、本手法を用いて、この距離を変化させたときの音圧レベルの変化を検証した(図8)。距離の増加に伴い、音圧レベルが低くなる。これは、ファン出口の流れが障害物に衝突することで生じる圧力変動が減少した結果と考えられる。

(3) 解析結果の展開

ファン単体および冷却ユニットの検討で得られた知見を基に、無停電電源装置やパワーコンディショナなどの電力

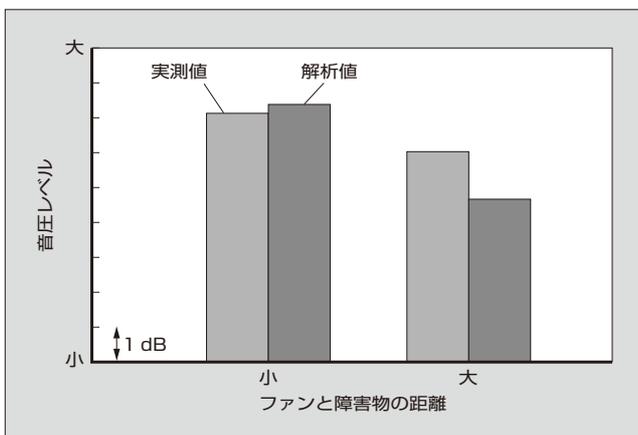


図8 ファンと障害物の距離と音圧レベル

変換装置の構造設計に、流体騒音解析の展開を順次進めている。

4 あとがき

本稿では、製品の低騒音化を実現する流体騒音シミュレーション技術について述べた。

流体騒音のシミュレーションにより、騒音源となる流れや圧力の変化の可視化が可能となり、低騒音化に向けたメカニズムの把握や構造設計への展開が可能となった。今後、これまでの製品性能の向上に加え、環境面も考慮した製品開発に貢献する所存である。

本論文の結果の一部は、次に示す各機関の協力により得られたものである。関係各位に謝意を表す。

計算の実行においては、国立研究開発法人 理化学研究所のスーパーコンピュータ“京”の産業利用(課題番号: hp140072, hp150143)にて実施した。

ファン単体の解析は、一部、一般社団法人 ターボ機械協会“ターボ機械 HPC プロジェクト ファン性能と騒音の予測 WG3”の下で行われた。

WG3には、国立大学法人 東京大学、学校法人 早稲田大学、株式会社 日立製作所、株式会社 電業社機械製作所、株式会社 荏原製作所、みずほ情報総研 株式会社、株式会社 先端力学シミュレーションの各機関が参加している。

参考文献

- (1) Kato, C. et al. “An overset finite-element large-eddy simulation method with application to turbomachinery and aeroacoustics”, Trans. ASME, Journal of Applied Mechanics, 70 (2003), p. 32-43.
- (2) Takayama, T.; Kato, C. “Numerical Prediction of Aerodynamic Noise Radiated from Propeller Fan”, Institute of Industrial Science The University of Tokyo. 2011, vol.63, no.1, p.61-64.
- (3) Iwase, T. et al. “Prediction of aerodynamic noise for centrifugal fan of air-conditioner”, FAN 2015, Lyon (France), 15-17 April 2015.
- (4) 岩瀬拓. ファンの性能と騒音の予測. ターボ機械. 2015, vol.43 (9).
- (5) Kaneko, K. et al. The 13th Asian International Conference on Fluid Machinery (AICFM13), 2015, AICFM13-097.
- (6) Curle, N. “The influence of solid boundaries upon aerodynamic sound”, Proceedings of the Royal Society, Series A, 231 (1955), 504.
- (7) Powell, A. “The Theory of Vortex Sound”, J. of Acoust. Soc. Am., 33, (1964).
- (8) Howe, M. S. “The Generation of Sound by Aerodynamic Sources in an Inhomogeneous Steady Flow”, J. Fluid Mech., 67-3 (1975), p. 597-610.



金子 公寿

パワーエレクトロニクス関連の熱・流体解析技術評価に従事。現在、富士電機株式会社技術開発本部先端技術研究所応用技術研究センター熱応用システム研究部主査。技術士（機械部門）。日本機械学会会員、日本技術士会会員。



山本 勉

熱流体解析技術の開発、装置の冷却設計に従事。現在、富士電機株式会社技術開発本部先端技術研究所応用技術研究センター熱応用システム研究部主査。日本機械学会会員、日本伝熱学会会員。



松本 悟史

熱流体数値解析業務に従事。現在、富士電機株式会社技術開発本部先端技術研究所応用技術研究センター熱応用システム研究部。工学博士。

特集
製品開発を支えるシミュレーション技術



配電盤の内部アーク故障における圧力上昇の解析

Analysis of Pressure Rise During Internal Arc Faults in Switchgear

浅沼 岳 ASANUMA, Gaku

恩地 俊行 ONCHI, Toshiyuki

外山 健太郎 TOYAMA, Kentaro

配電盤には、電路の開閉、電力の計測・監視などを担う重要な機器が収められており、IEC 規格では、配電盤内部でアーク放電（内部アーク故障）が発生した場合の安全性能を規定している。富士電機は、安全な配電盤を設計するために内部アーク故障時の圧力上昇と放圧性能を予測する解析技術を開発した。実機試験の結果から導出したアークモデルと放圧装置近傍の圧力損失モデルを取り込んだことで、精度の高い解析が可能になった。この解析技術を用いて IEC 規格に対応した配電盤を開発した。

Switchgear include devices that play an important role in operations such as electric circuit switching and power measuring and monitoring, and IEC standards stipulate safety performance criteria regarding arc discharge (internal arc faults) in switchgear. Fuji Electric has developed an analysis technology for predicting pressure rise and pressure discharge performance during internal arc faults in order to design safe switchgear. By incorporating a pressure loss model in the vicinity of devices that discharge pressure and an arc model derived from the results of actual device testing, we have been able to implement highly accurate analysis. We have developed IEC standard compliant switchgear based on this analysis technology.

1 まえがき

電力系統と電力機器を結ぶ受配電設備において、配電盤には電路の開閉、電力の計測・監視などを担う重要な機器が収められている。海外向けの配電盤には IEC 規格（IEC 62271-200）が適用される。この規格では、故障時や保守時における周囲の人の保護に関する分類など、安全な構造に対する考え方が強化されている。この中で、配電盤の内部でアーク放電（内部アーク故障）が発生した場合の安全性能が規定されている。内部アーク故障が発生するとアークからのエネルギー供給によって配電盤内部の雰囲気ガスが加熱され、ガスの温度上昇に伴って内圧が上昇する。配電盤の筐体（きょうたい）が圧力上昇に耐えられない場合には、漏れ出た高温ガスが周囲の人に吹き掛かり重大な事故に発展してしまう。そのため、配電盤において内部アーク故障を予防するインタロック技術とともに、万一、内部アーク故障が発生した場合でも配電盤内部の高温ガスを安全に盤外に放出する技術が重要である。

本稿では、安全な配電盤を設計する技術として、内部アーク故障時の圧力上昇と放圧性能を予測する解析技術について述べる。

2 解析手法

内部アーク故障が発生すると、次のように動作して配電盤の筐体の破損が防止される。

- アークエネルギー（加熱エネルギー）による内部圧力の上昇
- 規定圧力での放圧装置の動作
- 放圧装置を介した高温ガスの放出
- 配電盤内部の圧力の低下

このため、筐体や放圧装置の設計に際しては、内部アーク故障時の圧力上昇値を予測しなければならない。具体的には、発生するアークエネルギーと内部の圧力上昇との相関性、および放圧装置の動作性能を予測することが必要である。

アークエネルギーを予測するためには、系統電圧とインピーダンスの関係、および短絡電流と発生するアーク電圧の関係を考慮した回路解析を行う。アーク電圧は、アークの両端に発生する電位差であり、配電盤内部の圧力上昇を引き起こす一方で、系統電圧に対して逆起電力となることから故障時に系統を流れる電流を制限する作用がある。このアーク電圧は、アーク長、電極材料およびアークに流れ込む電流によって時々刻々と変化するため、精度良く推定することが重要である。

一方、配電盤内部の放圧性能を予測するためには、噴出する高温ガスの質量流量を熱流体方程式で解いて求める必要がある。ただし、内部アーク故障によってアーク周囲のガスは数百 K～数千 K の高温になり、その過程で電離や解離を生じるため、ガス密度や比熱は非線形的に変化する。特にガス圧力はガス密度に大きく依存する。そのため、ガスの物性値の非線形的な振る舞いも考慮しなければならない。また、図 1 に示すように、放圧装置は放圧時に回転動作を伴い、その周囲に高温ガスが流れて周囲に圧力損失の一因となる非定常な渦を発生させる。このため、放圧装置周囲の圧力損失を予測するのは難しい。

今回、実機試験の結果から導出したアークモデルと放圧装置近傍の圧力損失モデルを数値解析に組み込むことで、内部アーク故障時の圧力上昇に対する精度の高い解析手法を構築した。

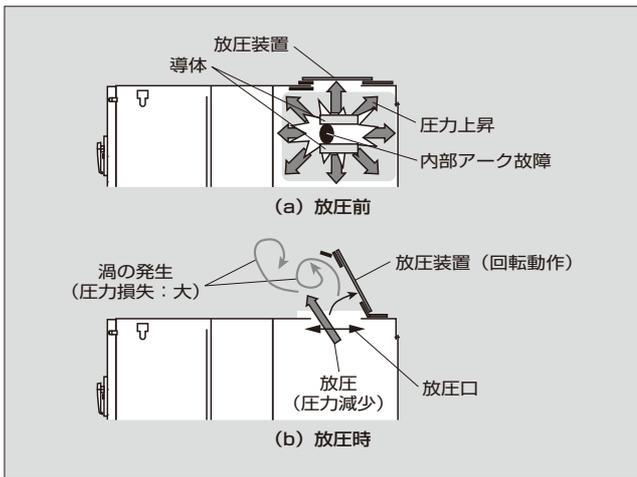


図1 放圧装置の動作

2.1 アークモデルの構築

アーク電圧は、式(1)の第1項に示す陽光柱電圧と第2項に示す電極降下電圧の和で表すことができる。陽光柱とは、電極間で強い発光状態が観測される部分である。

$$V_{arc} = E_{arc} L_{arc} + V_{con} \dots\dots\dots(1)$$

$$E_{arc} = f(I_{arc}) \dots\dots\dots(2)$$

- V_{arc} : アーク電圧 (V)
- E_{arc} : アーク電界 (V/m)
- L_{arc} : アーク長 (m)
- V_{con} : 電極降下電圧 (V)
- I_{arc} : アークに流れ込む電流 (A)

電極降下電圧は、電子やイオンが電極に衝突して発生する電極近傍の電圧であり、電極材料に固有の値である。配電盤の電力線やブスバーで使用されている銅の場合、電極降下電圧は16.5V⁽¹⁾である。一方、式(2)で示すように、陽光柱電圧を構成するアーク電界はアークに流れ込む電流（通電電流）に依存する。そのため、アーク長（電極間距離）、通電電流、アーク電圧を定義することにより、式(1)と式(2)を用いてアーク電界を実験的に求めることができる。そこで、図2に示すように、アーク電界評価用の基礎試験によ

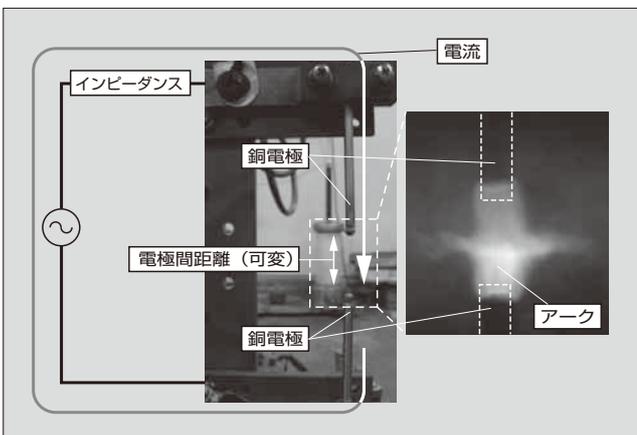


図2 アーク電界評価用の基礎試験の様子

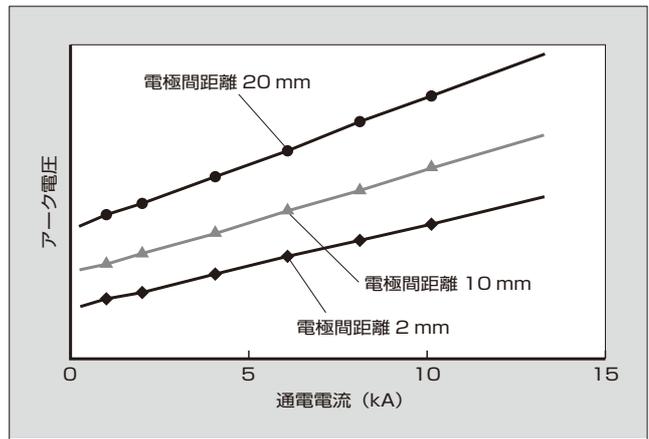


図3 通電電流とアーク電圧の関係

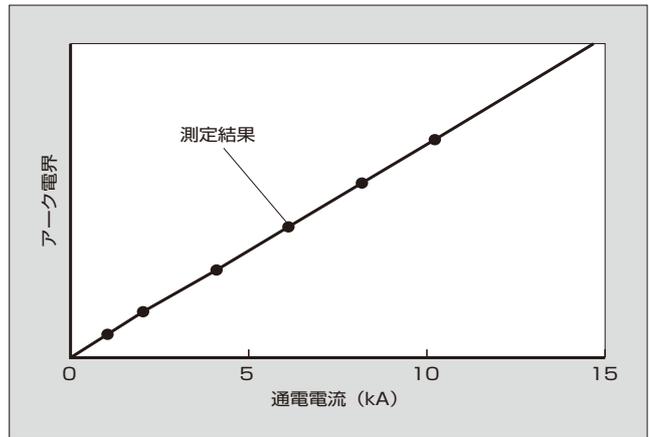


図4 通電電流とアーク電界の関係

りアーク電界の電流依存性について評価・取得を行った。試験パラメータは次の二つとした。

- 電極間距離 L_{arc} : 2 ~ 20 mm
- 通電電流 I_{arc} : 1 ~ 10 kA

図3に、各電極間距離における通電電流に対するアーク電圧を測定した結果を示す。今回取得した電流範囲においては、アーク電圧と通電電流は線形関係にあることが分かる。さらに、式(1)と式(2)を用いて算出した通電電流に対するアーク電界の関係を図4に示す。アーク電界と通電電流も線形関係にあることが分かる。これを受けて、線形近似によって通電電流に対するアーク電界を定式化し、回路解析のために構築したアークモデルに取り込んだ。

2.2 簡易熱流体解析手法

熱流体の解析では、一般的に有限体積法が使用されている。配電盤内の雰囲気ガスは空気（圧縮性の粘性流体）であり、放圧動作時において放圧装置近傍には粘性による渦の発生と、開口部の流路断面積の変化（急縮小急拡大）によって圧力損失が発生する。また、放圧装置は回転動作によって時間経過とともに角度が変化する。そのため、圧力損失も非定常である。この圧力損失の変化を予測するためには、時間とともに変化する放圧装置の形状を考慮した流体方程式を解く必要がある。形状変化を伴った構造にお

ける流体の非定常連成解析では、計算時間が増加してしまい、個別設計となる配電盤の実設計に適用するのは困難であった。

今回開発した簡易熱流体解析手法は、計算時間の短縮と解析精度の担保の両立を目指し、計算負荷の高い放圧動作時の挙動を実測して解析に反映することで、内部アーク故障時の圧力上昇予測に特化した有限体積放熱流体解析手法として構築した。この手法の特徴は次に示す三つである。

(1) 直方体メッシュによる要素分割

矩形で構成されている一般的な配電盤の三次元形状を模擬するために、直方体のメッシュを使用して要素分割を行った。

(2) 物性値の非線形性への対応

内部アーク故障時は、ガスの電離・解離によって圧力・温度に関わる物性値（密度，比熱，熱伝導率）に非線形性が生じる。構築した手法はこの非線形性に対応しており、電離・解離による圧力の急激な変化などを精度良く解くことができる。

(3) 精度を担保した放圧部の解析

放圧装置近傍の粘性による圧力損失を考慮するため、基礎試験で放圧装置の開口面積，回転角度，圧力損失と，放圧口を通過するガス流速との関係を実測し，解析に取り込んだ。これによって，計算負荷を抑えた上で精度を担保した放圧部の解析を可能にした。

2.3 放圧装置近傍の圧力損失特性の取得

放圧装置近傍の圧力損失特性を取得するため，放圧装置を持つ压力容器を用いて基礎試験を実施した（図5）。試験は，压力容器に高圧ボンベから加圧空気を充填した後，可動レバーを引き抜いて放圧を行った。放圧時の放圧装置近傍の圧力損失を圧力センサで測定するとともに，圧力の変化から容器外に排気されたガスの流出速度を推定した。また，放圧装置の回転角度の変化をハイスピードカメラで取得した。

試験パラメータは，放圧口の開口面積，放圧装置の最大回転角度，压力容器への充填圧力とし，圧力損失との関係

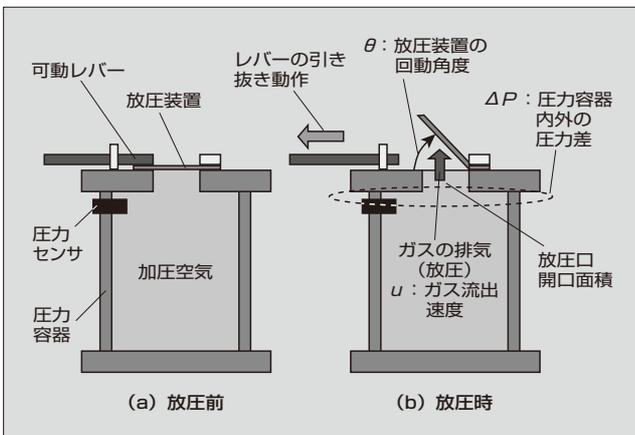


図5 放圧装置近傍の圧力損失特性を取得するための基礎試験の概要

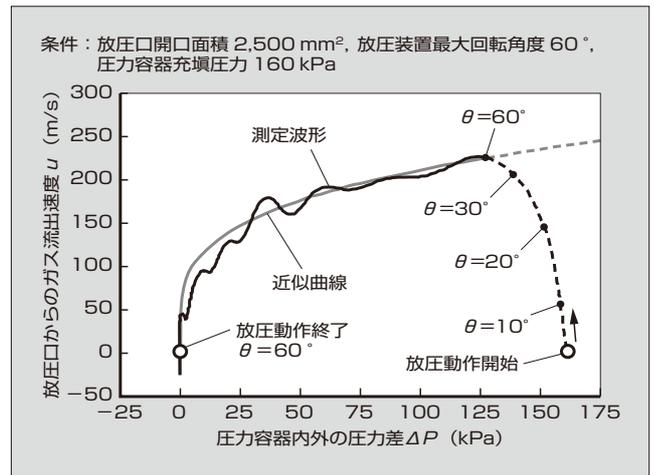


図6 放圧装置近傍の圧力損失特性の例

を評価した。

試験結果から得られた圧力損失特性の例を図6に示す。放圧口から流出するガスの流速は，放圧装置の回転とともに増加し，最大回転角度（図6の場合は60°）で最大となる。その後，容器内の圧力が減少するとともに，流速も減少していく。このガス流速の減少過程は非線形形であるが，放圧口近傍の圧力損失，放圧装置の最大回転角度，放圧口の開口面積から導出した近似曲線で模擬することで解析に取り込んだ。

③ 解析結果

開発した解析手法の妥当性を評価するため，二つの試験を実施し，解析との比較を行った。

(1) 放圧時の圧力減少過程

放圧時の圧力の減少過程における解析精度の妥当性を確認するために，前述の压力容器を用いた放圧試験との比較を行った。表1に試験条件を示す。この試験は，アークによるガスの加熱（圧力上昇）がないため，解析に取り込んだ放圧装置近傍の圧力損失モデルの妥当性のみ評価できる。図7に，放圧時の圧力減少過程における実測結果と解析結果の比較を示す。実測結果と解析結果の圧力波形はよく一致しており，放圧時の現象を模擬できている。また，放圧口の開口面積が大きく，放圧装置の最大回転角度が大きい場合，放圧口を通過するガス量が多く，ガス流の慣性力によって0 kPa付近でダンピング現象が発生しており，解析でもこの現象を模擬できていることを確認した。

(2) アーク発生時の圧力上昇過程

アーク発生時の圧力上昇過程における解析精度の妥当性

表1 压力容器を用いた放圧試験の試験条件

条件番号	放圧口寸法	压力容器 充填圧力	放圧装置 最大回転角度
テストケース 1	50 × 50 (mm)	200 kPa	30°
テストケース 2	70 × 70 (mm)	200 kPa	60°
テストケース 3	100 × 100 (mm)	75 kPa	90°

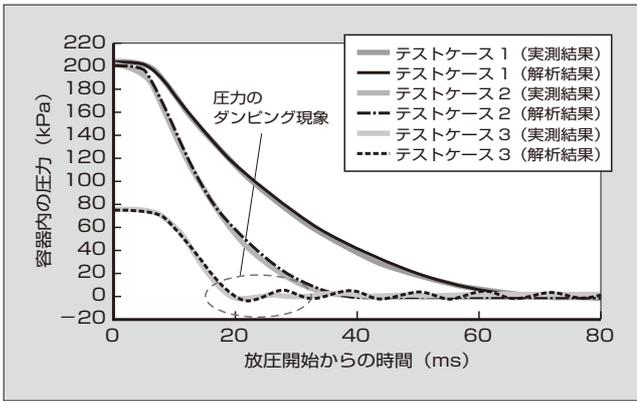


図7 放圧時の圧力減少過程における実測結果と解析結果の比較

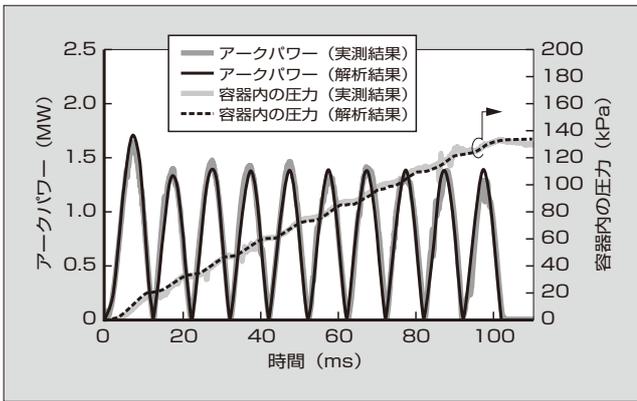


図8 アーク発生時の圧力上昇過程における実測結果と解析結果の比較

を確認するために、圧力容器を密閉し、容器内部でアークを発生させた際の圧力上昇値の実測結果と解析結果を比較した。アークパワーについての回路解析の算出結果、ならびに算出したアークパワーを入力とした簡易熱流体解析の算出結果について、それぞれの実測結果との比較を図8に示す。アークパワー波形、圧力波形とも実測とよく一致しており、この解析手法が圧力上昇時の現象を模擬できることを示している。

4 IEC規格対応配電盤への適用

開発した内部アーク故障時における圧力上昇の解析手法を用いて、IEC規格に対応した配電盤について検討した。解析条件は、国際規格のIEC 62271-200に準拠した内部アーク試験の試験条件と同様とし、表2に記載の内容とした。図9に回路解析によって導出した相間のアークパワー波形を示す。解析の結果、アークパワーは内部アーク故障発生直後に最大値を迎え、その後減少していくことが分かる。

次に、回路解析で得られたアークパワー波形を入力とした圧力解析の結果を示す。図10は、解析を行った配電盤の形状と発弧直後の圧力分布の解析結果である。同図に示すように、アーク部を中心に圧力波が配電盤内を伝搬していく結果が得られた。

表2 IEC規格対応配電盤の内部アーク試験条件

項目	条件
系統電圧 (実効値)	11 kV
短絡電流	18 kA
系統周波数	50 Hz
短絡モード	三相短絡

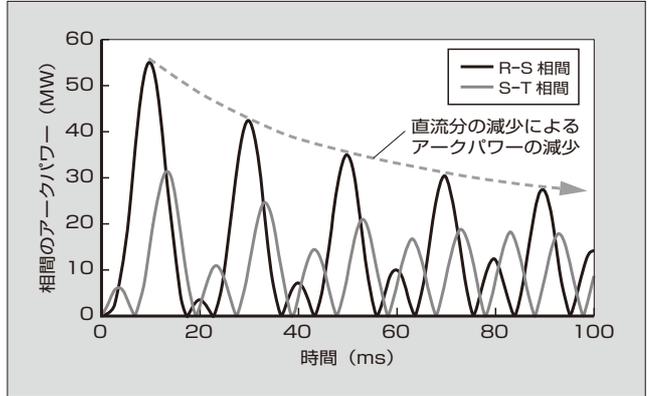


図9 相間に発生するアークパワーの解析結果

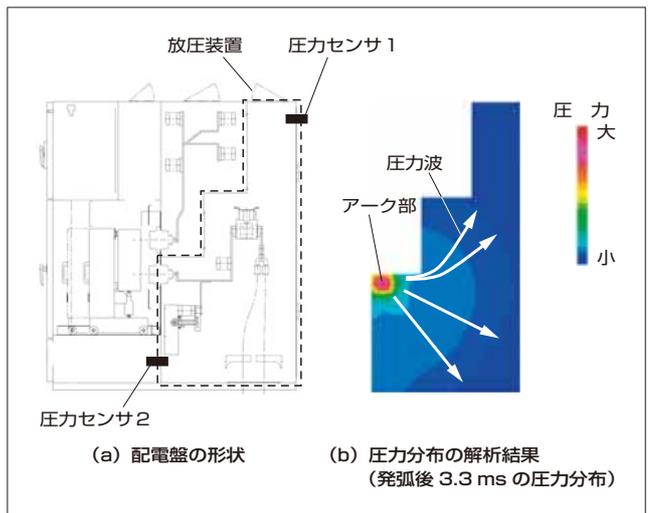


図10 配電盤の形状と圧力分布の解析結果

さらに、解析結果の妥当性を評価するため実測結果と比較した。放圧装置近傍とアーク部近傍にそれぞれ配置した圧力センサによる実測結果と各センサ位置における圧力の解析結果を図11に示す。

内部アーク故障時の圧力は、放圧装置が動作した後も増加していることが分かる。これは、放圧装置が回転動作を開始してから最大開放状態になるまでに数msかかるためである。図11に示すように、実測結果と解析結果はよく一致しており、解析手法の妥当性を確認できた。さらに、本手法は汎用熱流体解析手法に比べて解析時間が短縮され、実設計に適用できるようになった。

図12に示す配電盤の開発において、前述の解析結果を入力データとした構造解析を実施することで、強度を補強する箇所の推定と構造設計へのフィードバックを行った。これにより、IEC規格に対応した製品の開発を完了した。

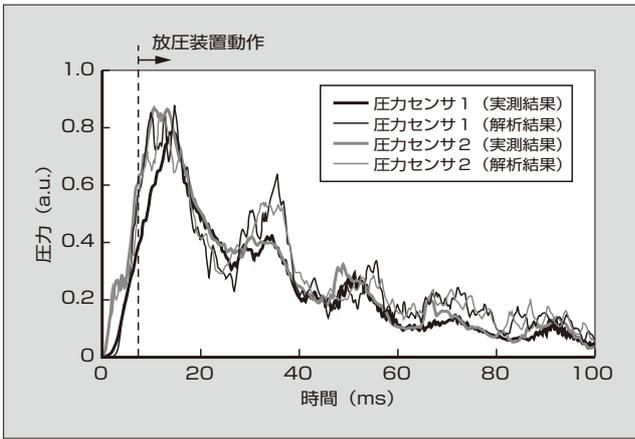


図 11 圧力センサ取付位置における圧力波形の比較



図 12 IEC 規格適合 7.2 kV スイッチギヤ (配電盤)

5 今後の展開

本稿で述べた解析手法を適用することで、配電盤の内部アーク故障時の圧力上昇を予測することができた。この手法は放圧装置から流出する高温ガスの流速や密度、温度を予測することもできるため、今後は、放圧装置を通過した高温ガスの配電盤の外での拡散について検討していく。

6 あとがき

配電盤の内部アーク故障における圧力上昇の解析について述べた。今後も海外、とりわけアジアを中心に電力需要の拡大が見込まれ、それに伴い配電盤の増設や設備更新が予想されている。安全な受配電設備の設計には、解析技術(予測技術)が必要であり、解析精度を確保した上で、実設計で使用できる計算速度を満足するための工夫が必要である。今後も、機器の実設計を見越した解析技術の構築に取り組んでいく所存である。

参考文献

- (1) Yokomizu, Y. et al. Total voltage drops in electrode fall regions of SF₆, argon and air arcs in current range from 10 to 20000 A, Journal of Physics D : Applied Physics, 1996, vol.29, no.5, p.1260-1267.



浅沼 岳

遮断器およびアーク関連機器の研究開発に従事。現在、富士電機株式会社技術開発本部先端技術研究所応用技術研究センター電機技術研究部。電気学会会員。



恩地 俊行

低圧遮断器の研究開発に従事。現在、富士電機株式会社技術開発本部先端技術研究所応用技術研究センター電機技術研究部マネージャー。博士(工学)。電気学会会員。



外山 健太郎

電磁気応用製品の研究開発に従事。現在、富士電機株式会社技術開発本部先端技術研究所応用技術研究センター電機技術研究部長。日本機械学会会員、日本 AEM 学会会員。

オープンショーケースの省エネルギーを実現する熱流体シミュレーション技術

Thermo-Fluid Simulation Technique for Achieving Energy Saving in Open Showcases

中島 正登 NAKAJIMA, Masato

浅田 規 ASADA, Tadashi

スーパーマーケットやコンビニエンスストアなどの店舗で使われるオープンショーケースでは、前面開口部からの侵入熱が負荷の大半を占めており、省エネルギー化のためには、この熱侵入を抑えるエアカーテンの性能の向上が重要である。エアカーテンの性能は、蒸発器の着霜の影響により時間とともに変化する。富士電機は、この現象を明らかにするための熱流体シミュレーション技術を開発するとともに、この技術を用いて新エアカーテン方式を開発した。実証機により評価した結果、従来方式に比べて30%以上の省エネルギー化が実現できた。

More than half of the electric power load in open showcases used in stores such as supermarkets and convenience stores is heat invasion that comes from the front opening of the displays. In order to save energy on the showcases, it is necessary to improve the performance of air curtains that suppress this heat invasion. Air curtain performance changes over time based on the impact of frost formation on the evaporator. Fuji Electric has developed a thermal-fluid simulation technique for elucidating this phenomenon, and based on this technique, we have developed a new air curtain system. Demonstration results achieved improved energy saving of more than 30% compared with conventional systems.

① まえがき

スーパーマーケットやコンビニエンスストアなどの店舗では、「エネルギーの使用の合理化等に関する法律」（省エネ法）の改正・施行に伴い省エネルギー（省エネ）化が求められている。富士電機では、エネルギーを有効に活用して店舗全体を省エネ化する“スマート店舗”を提供している。店舗の中で最も電力を消費する機器は、オープンショーケースなどの冷凍冷蔵機器である。オープンショーケースでは、熱負荷の約8割がエアカーテンからの侵入熱であり、このエアカーテンの性能の向上が重要である。エアカーテンの性能は、蒸発器における霜の付着（着霜）の影響で時間とともに変化する。富士電機は、このエアカーテンの経時変化を明らかにするための熱流体シミュレーション技術を開発した。また、この技術を用いて省エネ化のための新エアカーテン方式を開発した。

② オープンショーケースの構成

オープンショーケースの構造を図1に示す。オープンショーケースには扉がないため、前面開口部から侵入する暖かい空気をエアカーテンで遮断して商品を保冷している。ダクト内に設置した蒸発器で冷気を生成し、冷気をファンによりエアカーテン吹出口と背面パネルに設けた背面吹出口から吹き出し、吸込口から吸い込むことでエアカーテンを形成する。冷気を生成する蒸発器は、エアカーテンから湿気を含んだ暖かい空気が侵入するため、図2のように時間の経過とともに着霜する。付着した霜は風路抵抗となって循環風量を低下させるのでエアカーテンの性能が低下し、前面開口部からの空気の侵入が増える。したがって、オープンショーケースの開発においては、霜の経時変化を考慮

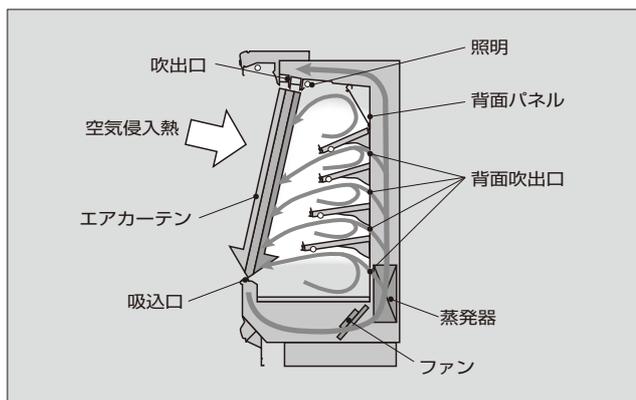


図1 オープンショーケースの構造

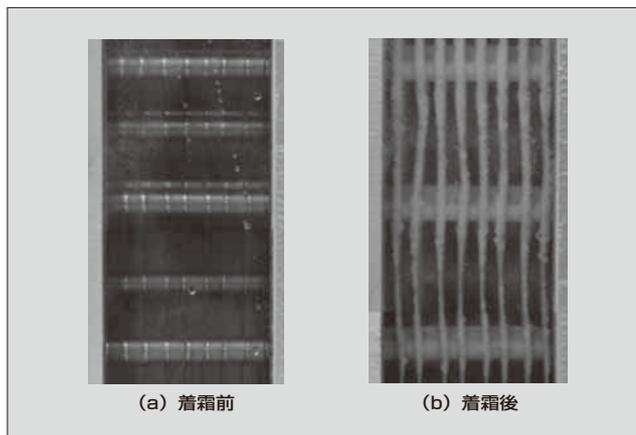


図2 蒸発器の着霜現象

したエアカーテンの気流制御が重要である。

3 シミュレーション技術

3.1 着霜の影響の組込み

開発したシミュレーションのフローを図3に示す。従来のように熱流体シミュレーションだけでは霜の経時変化の影響が考慮できないため、霜の成長を予測する着霜シミュレータを独自に開発し、導入した。まず初めに無着霜状態の初期条件で熱流体シミュレーションを行い、蒸発器への吸込み風の温湿度と風速を求める。その温湿度と風速を基に、着霜シミュレータ内で霜の厚さに応じた風速、霜の表面温度および蒸発器からの吹出し風の湿度を計算し、熱流体シミュレーションの境界条件として再設定する。この操作を繰り返し、蒸発器の吸込み風の温湿度変化が収束した状態で次の時間の計算へと進み、規定時間を経過した時点で計算終了とした。

着霜シミュレータにおける霜計算モデルを図4に示す。霜の成長は、冷却面の温度および蒸発器を通過する空気(1)の温湿度と風速の影響が大きく、それらをパラメータとした霜計算モデルを構築した。着霜時は冷却面の温度に代わり

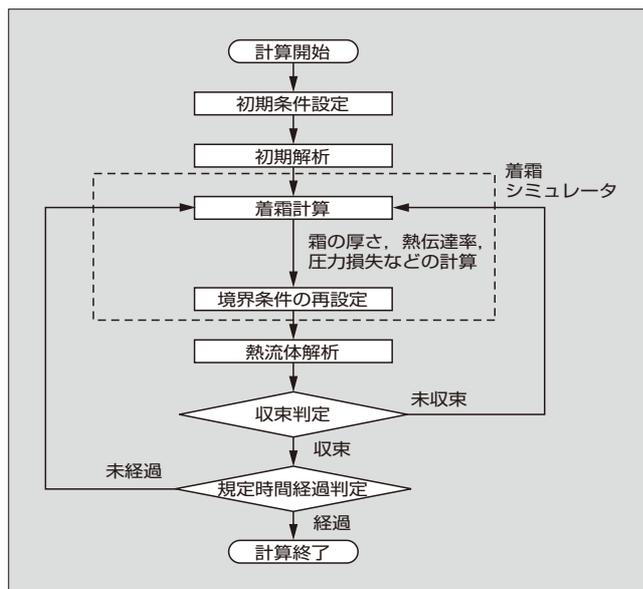


図3 シミュレーションのフロー

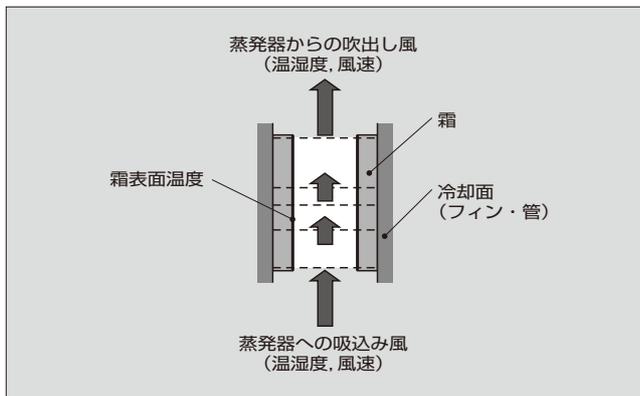


図4 霜計算モデル

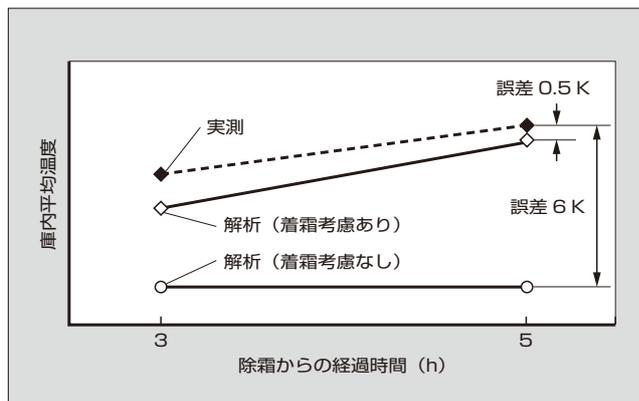


図5 庫内平均温度の経時変化の例

霜表面温度を用いる。着霜は蒸発器の流れ方向に分布して生じる。空気が最も高温多湿となる入口側に、特に多く付着する。このため、着霜の予測精度の向上には蒸発器の流れ方向における霜の分布を模擬する必要がある。そこで、蒸発器を流れ方向にいくつかの区間に分割したモデルとし、それぞれの区間で吸込み風の温湿度を基に霜の厚さや熱伝達率を予測した。その霜の厚さから蒸発器の圧力損失と除湿後の湿度を計算し、算出した空気の温湿度を次の区間に受け渡し、全区間において計算を実施するモデルとした。

着霜を考慮した庫内平均温度の経時変化をシミュレーションにより算出し、実測結果との比較検証を行った(図5)。着霜を考慮しない場合は庫内温度に変化はないが、着霜を考慮することにより、経過時間とともに庫内温度が上昇することが分かり、実測の傾向と一致した。庫内温度の上昇は、着霜により蒸発器と循環空気の熱交換量が低下したことに加え、エアカーテンの風速が低下して前面開口部からの空気の侵入が増加したことによる。

3.2 最適化設計技術

図6に示すように、オープンショーケースのエアカーテン気流制御に関わる因子は多数あり、それらのバランスを取るための最適化設計技術を開発した。図7に本技術を用いた設計フローを示す。オープンショーケースは機種数が多く機種ごとに因子数が異なること、および多因子に対応するため、因子数を自由に決定できるラテン超立方格法(LHD: Latin Hypercube Design)に基づき計算サンプルのパラメータを決定した。次に、配置した計算サンプルに基づき、3.1節で述べた熱流体シミュレーション技術を用いたショーケース設計ツール(図8)で解析モデルの作成と解析を実行する。そして、解析結果(特性値)を用いて放射基底関数(RBF: Radical Basis Function)ネットワークを用いた応答曲面近似を実施し、粒子群最適化法(PSO: Particle Swarm Optimization)により最適解を求めた。例えば、図6に示した因子数が12個のオープンショーケースの設計では、最適解を得るのに66種類の条件のサンプルを計算した。

多数のサンプルのモデル作成と解析時間の短縮を狙って開発したショーケース設計ツールは、図8に示すよう

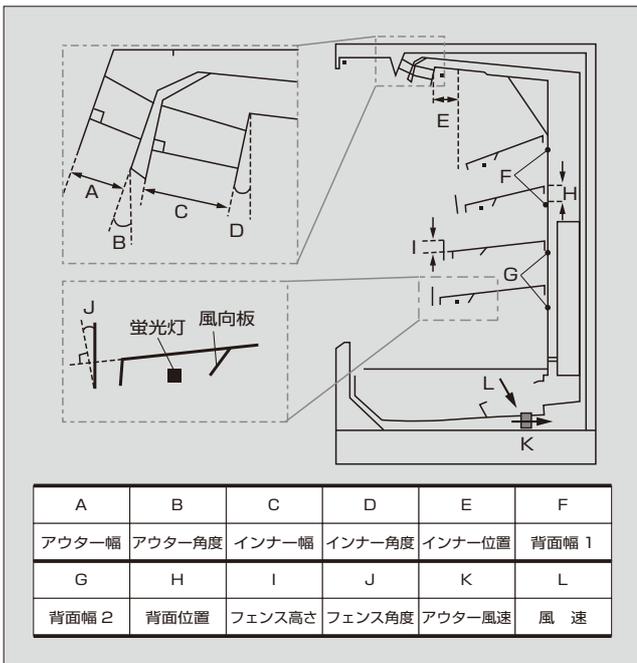


図6 オープンショーケースのエアカーテン気流制御に関わる因子

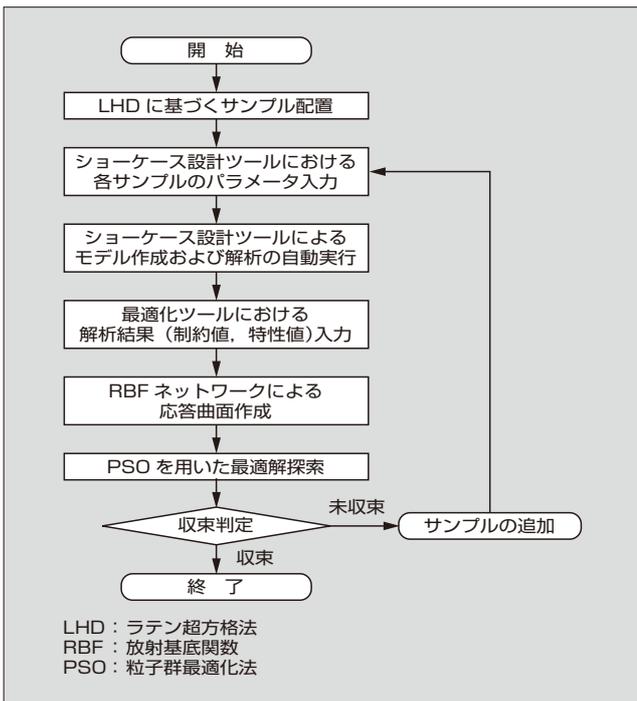


図7 最適化設計技術による設計フロー

に、汎用ソフトウェア (Excel) を用いて各サンプルのパラメータを入力するだけで、メッシュ作成や解析実行、結果表示まで行うことができる。

〈注〉 Excel: 米国 Microsoft Corporation の商標または登録商標

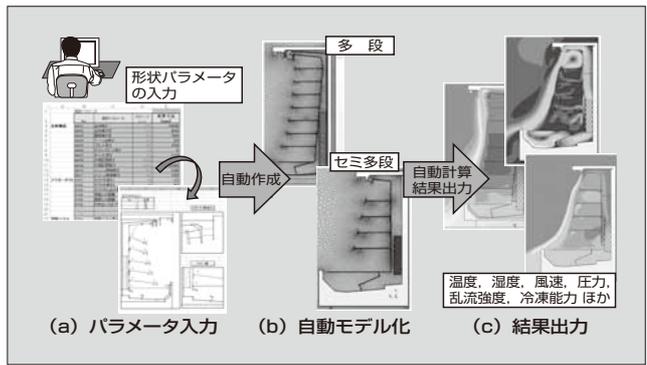


図8 ショーケース設計ツール

4 シミュレーション技術の適用効果

最適化設計技術を用いて開発した新エアカーテン方式と従来方式について、風速分布と乱流エネルギー分布のシミュレーションを行った (図9, 図10)。従来方式は、エアカーテン吹出口から吸込口まで外気遮断性能を維持するために風速が大きい。これに伴い乱流エネルギーも高くなり、前面開口部での暖かい空気の巻込み量が多くなっている。一方、新エアカーテン方式では、背面吹出口からの冷気をエアカーテンに徐々に合流させているためエアカーテン吹出し風速が小さくなり、乱流エネルギーも小さくなって暖かい空気の巻込み量が減少した。

このシミュレーション結果を基に実証機を製作し、評価を行った結果、従来方式に比べて30%以上の省エネ化が

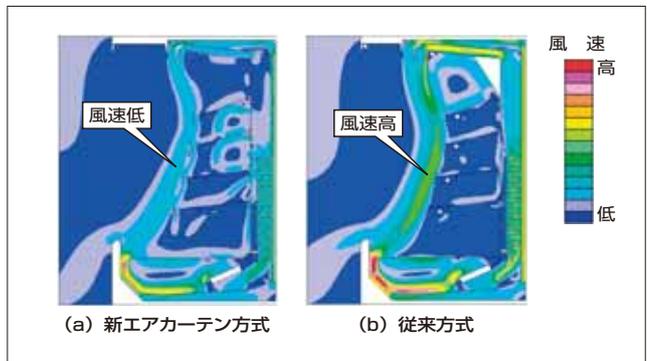


図9 風速分布のシミュレーション結果

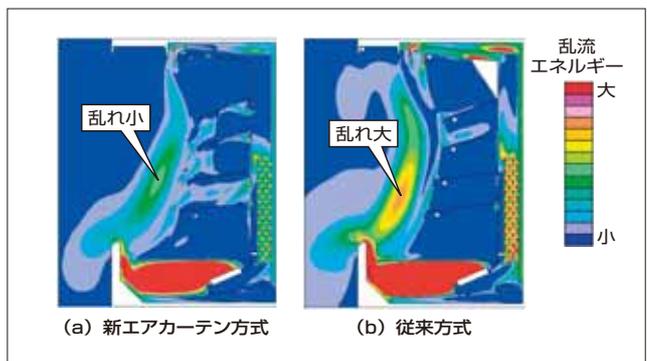


図10 乱流エネルギー分布のシミュレーション結果

実現できた。また、前面開口部からの空気の侵入が減ったことに伴って冷媒の蒸発温度を約4K上昇させることができ、着霜量が少なくなったことも省エネ化に寄与したと考えられる。

⑤ シミュレーション技術の今後の展開

富士電機は、オープンショーケースについて、さらなる省エネ化や、二次元断面では模擬できないショーケースの設計を目指し、三次元熱流体シミュレーション技術を開発している。図11に三次元熱流体シミュレーションによる気流解析の例を示す。三次元のシミュレーションにより、エアカーテンの長手方向の風速分布が均一となるような構造を開発している。このように、エアカーテンやダクト内の三次元方向の気流を検証する技術を今後確立し、オープンショーケースのさらなる省エネ化を行う。

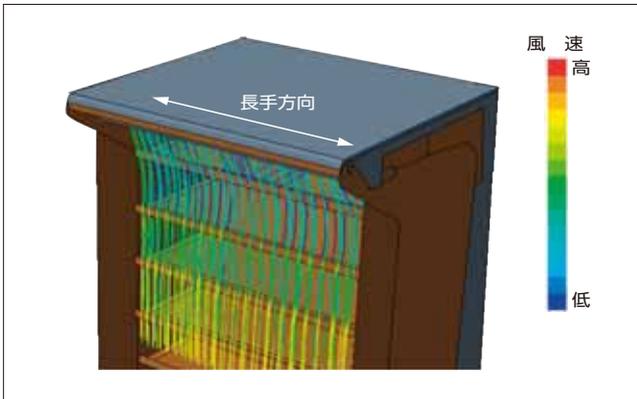


図11 三次元シミュレーションによる気流解析の例

⑥ あとがき

オープンショーケースにおいて、着霜を考慮した熱流体シミュレーション技術を開発し、最適化設計技術を用いた新エアカーテン方式により省エネルギー化を実現した。今後は、このシミュレーション技術の開発設計への活用をさらに進め、よりいっそう地球環境にやさしい省エネルギー対応のオープンショーケースを提供していく所存である。

参考文献

- (1) 浅田規. オープンショーケースにおけるエアカーテンの熱流体解析. 冷凍. 2009, 4 (981), p.43-48.
- (2) 北山哲士ほか. BFネットワークによる逐次近似最適化(サンプル関数の基礎的検討). 日本機械学会論文集C編. 2010, vol.76, no.768, p.1978-1987.



中島 正登

ショーケース、要冷倉庫などの冷熱関係の研究開発に従事。富士電機株式会社技術開発本部先端技術研究所応用技術研究センター熱応用システム研究部主任。



浅田 規

ショーケース、要冷倉庫などの冷熱関係の研究開発に従事。富士電機株式会社技術開発本部先端技術研究所応用技術研究センター熱応用システム研究部マネージャー。

射出成形の品質向上を支えるシミュレーション技術

Simulation Technologies Supporting Quality Improvement in Injection Molding

矢島 あす香 YAJIMA, Asuka

菅田 好信 SUGATA, Yoshinobu

横森 則晴 YOKOMORI, Noriharu

電気絶縁性に優れたプラスチックは、その力学的特性や性質を生かしてさまざまな製品で使用されている。富士電機では、プラスチック部品の高品質化のため、樹脂流動解析により開発の初期段階で品質や生産性に関わる問題を顕在化させ、製品・金型設計に反映している。解析結果と三次元プリンタの活用により、反りを考慮した組立性を検証し、自動組立に適した部品を短時間で開発した。非定常伝熱解析では、金型温度調節回路を最適化し、成形サイクルを大幅に短縮した。また、繊維強化プラスチックの繊維長予測に取り組み、部品の強度に影響する繊維長分布傾向を把握できるようにした。

Plastic has excellent electrical insulation properties and is often utilized in various products due to its mechanical properties and characteristics. In order to improve the quality of plastic parts, Fuji Electric has utilized resin flow analysis to elucidate the quality and productivity issues that exist during the early stages of development. Furthermore, we have been reflecting our findings into the design of our products and molds. We have verified ease of assembly in consideration of warping by using the analysis results and a 3D printer, and as a result, we developed parts suitable for automated assembly in a short time. We have also utilized unsteady heat transfer analysis to optimize the temperature control circuit for molds and have significantly reduced the molding cycle. Furthermore, we have been working to estimate the fiber length of fiber-reinforced plastic, and are now able to determine the distribution trends of the fiber length that affects the strength of parts.

① まえがき

プラスチックは電気絶縁性に優れ、かつ工業部品に使用できる力学的特性や撻動（しゅうどう）性、耐溶剤性などを持つものが多数ある。富士電機では、パワーエレクトロニクス（パワエレ）機器、食品流通機器、電子デバイスなど、多くの製品で使用している。

近年、生産拠点のグローバル化が加速するとともに、世界同一品質が要求されている。これに応えるため、プラスチック部品の成形においては、製品形状や金型構造の自由度が高く、修正コストが低い開発の初期段階で、製品・金型設計に起因するさまざまな問題を確実に顕在化させ、品質を作りこむことが重要である。

樹脂流動解析をはじめとするシミュレーション技術は、寸法や外観不良の予測だけでなく、組立性の検証や金型温度調節回路の最適化など、生産性を考慮した製品・金型設計にも有効なツールである。

本稿では、シミュレーション技術を活用した射出成形部品の品質向上への取組みについて述べる。

② 射出成形におけるシミュレーション技術

射出成形において、プラスチック材料は射出工程で金型内に充填され、保圧、冷却工程を経て金型から取り出される。この過程で、プラスチック材料の主成分である樹脂は金型と熱交換しながら流動状態から固体へと変化し、離型後に温度平衡状態となるまで収縮する。また、繊維強化プラスチック材料の強化繊維は金型内の樹脂の流れに沿って配向し、収縮や強度に異方性を生じる。樹脂流動解析はこの間の樹脂の挙動・状態のシミュレーションを行う技術である。

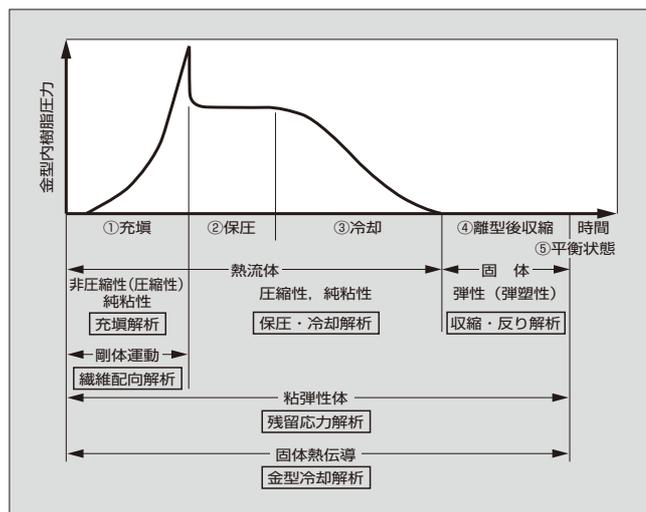


図1 射出成形プロセスと樹脂流動解析の関係

図1に射出成形プロセスと樹脂流動解析の関係を示す。樹脂流動解析では、充填圧力や未充填部の有無から成形ができるか否かの判断ができる。また、反り、インサート部品の变形、ウェルドの発生位置など、さまざまな成形品質の予測ができる。さらに、繊維強化プラスチックの強度を左右する繊維配向の予測も可能である。

充填圧力により、射出成形機の型締力（金型が開かないように金型に加える力）の算出だけでなく、構造解析と連携することで金型の発生応力や変形の予測ができる。金型製作前に金型部品の強度確認や無駄のない最適な形状を検討することで、金型をより高度に設計し、信頼性の高い製

〈注〉ウェルド：溶融樹脂の合流部に発生する細い線状の成形不良をいう。

品が供給できる。

樹脂流動解析で予測した繊維配向やウェルド発生位置、反りを解析モデルに組み込んで構造解析を実施することで、成形品の強度を予測することが可能である。近年では繊維配向だけではなく、成形機シリンダ内も含めた樹脂の流動中の繊維折損状況を解析し、成形品内の繊維長分布を予測することも可能となってきており、より高い精度で強度を予測し、製品・金型設計に反映できるようになってきた。

金型温度は成形性や成形品質はもとより、生産性にも大きく影響する因子である。従来の金型冷却解析は、成形サイクル内で温度が変動するが平均値は一定とする定常解析であった。最近では非定常金型冷却解析により、成形開始から金型温度が安定するまでの金型各部温度の経時変化、および安定後の熱溜り部の有無を確認することができる。

③ 樹脂流動解析

3.1 反り解析の活用

樹脂の収縮に起因して発生する成形品の反りは部品機能を阻害するだけでなく、他部品とのはめ合いや自働組立の可否などにも影響する。

これまでも、はめ合い性の検討に反り解析結果を活用してきた⁽¹⁾(図2)。しかし、組立性に関しては図面寸法に基づき切削や三次元プリンタなどで作製した試作品で確認するが、反りの影響は試作型での成形品による検証が主体

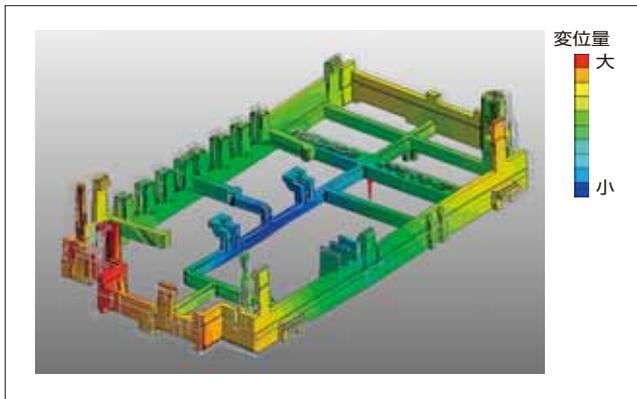


図2 パワエレ機器部品の反り解析の例

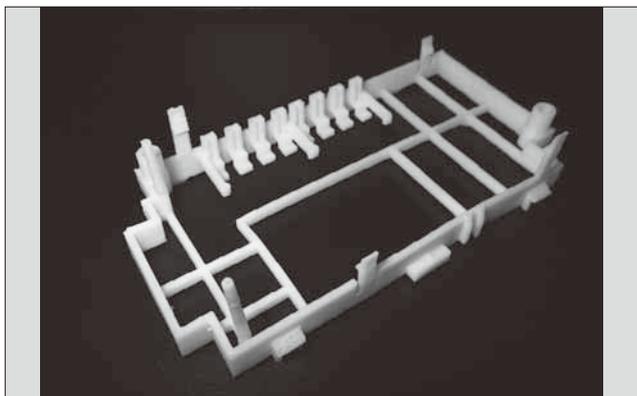


図3 パワエレ機器部品の三次元プリンタ出力の例

であった。近年では、反り解析で得られる変形後の形状を三次元プリンタで出力し、組立性の確認に活用している(図3)。このような取組みにより、設計段階で自働組立が可能寸法となるように部品形状や金型構造の最適化が得意、金型改造の抑制と開発期間の短縮が可能となる。

3.2 ウェルド回避

ウェルドは外観不良となるだけでなく、特に強化繊維を配合したプラスチック材料では、ウェルド部分において強度が著しく低下し破壊の起点となることが知られている⁽²⁾。

富士電機が扱うプラスチック部品には、高い機械的特性が求められる製品筐体(きょうたい)や機構部品が多く、複雑な形状や開口部を持つためウェルドの発生は避けられない。そこで、充填解析でウェルド発生位置を予測し、成形の可能性(充填圧力、未充填部の有無)や繊維配向、反り量なども考慮してゲート位置や製品形状の最適化により、高応力部でのウェルド発生を回避している。

図4に、ウェルド発生位置の予測の例を示す。前述のパワエレ機器部品において、ゲート位置を最適化することで高い応力が発生するスナップフィットの根元に生じるウェルドを回避している。

3.3 金型腐食抑制

射出成形において、プラスチック材料を充填する前に金型内に存在する空気や、金型内に流入するプラスチック材料の分解ガスは、ショートショット(未充填)やヤケ(成形品表面に焦げた跡が残る現象)などのさまざまな成形不良の原因となる。特に難燃グレードのプラスチック材料から発生するガスには腐食性があり、金型の最終充填部で断熱圧縮されて高温となり、金型を腐食して生産性や品質を阻害する可能性があるため、効率よく金型の外に排出する必要がある。

充填解析は、最終充填位置やエアトラップ(樹脂によるガスの囲い込み)位置の予測が可能のため、ゲート位置やガスベント(型内のガスを排出するための隙間)設置箇所、製品形状の最適化に活用している。

図5に、低圧遮断器の筐体における充填解析の例を示す。

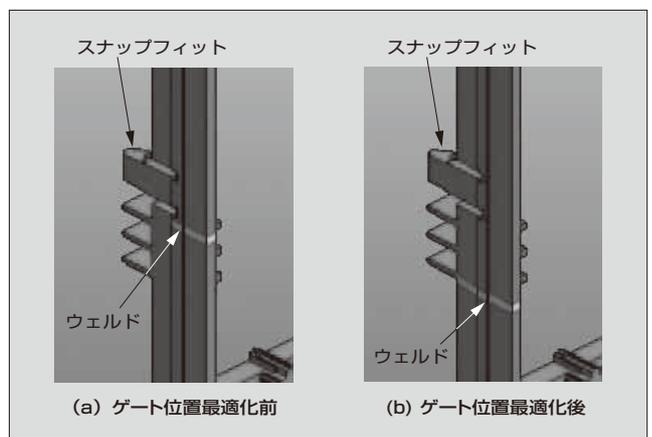


図4 ウェルド発生位置の予測の例

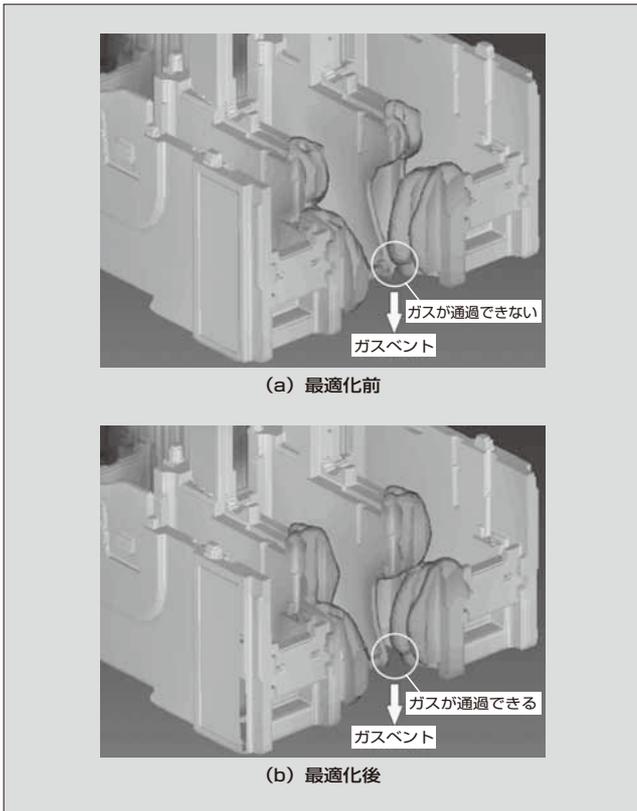


図5 低圧遮断器の筐体における充填解析の例（充填率 90%）

これは、製品形状を最適化することで金型腐食を抑制した例である。最適化前は、ガスベント側の方が早く樹脂の充填が完了してガスの排出を阻害しているのに対し、最適化後は、ガスベント側の樹脂の充填が遅くなり、ガスの排出が容易になったことが分かる。

4 品質向上に向けた新たな取組み

4.1 高速成形用金型における温度調節回路の最適化

射出成形では冷却時間が成形サイクルの大半を占め、大型の成形品ほどその割合が高くなる傾向にある。したがって、生産性を向上する手段として、金型温度を低くして射出成形部品の冷却時間を短縮することが考えられる。しかし、金型温度を低くすることは充填不良や転写不良などを引き起こす可能性がある。

そこで富士電機では、成形サイクル中に金型温度を積極的に制御することで高い品質を確保しながら、成形サイクルを大幅に短縮する高速成形技術を確立した。図6に、高速成形技術における金型温度プロファイルを示す。具体的には、金型のプラスチック材料との接触面の近傍に配置した加熱用ヒータで前ショットの成形品取出しから射出開始までの間に金型を急速に加熱し、充填完了後は冷却水により材料の冷却を促進するよう制御している。

本技術には、金型を早く均一に加熱・冷却できる温度調節回路が不可欠である。樹脂流動解析にて樹脂温度分布を予測して積極的に加熱あるいは冷却すべき部位を決定し、高速成形用金型の設計に反映している。高温になりやすい

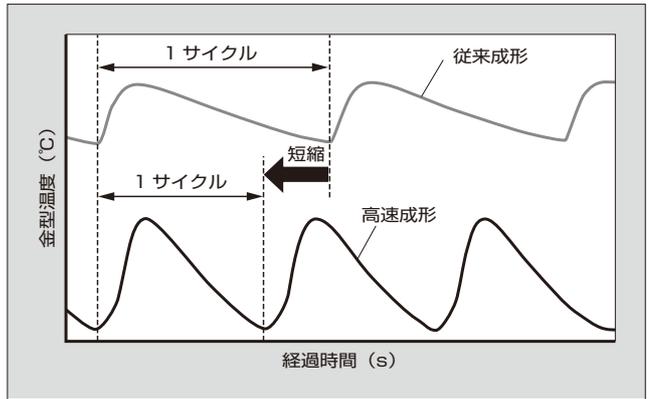


図6 金型温度プロファイル

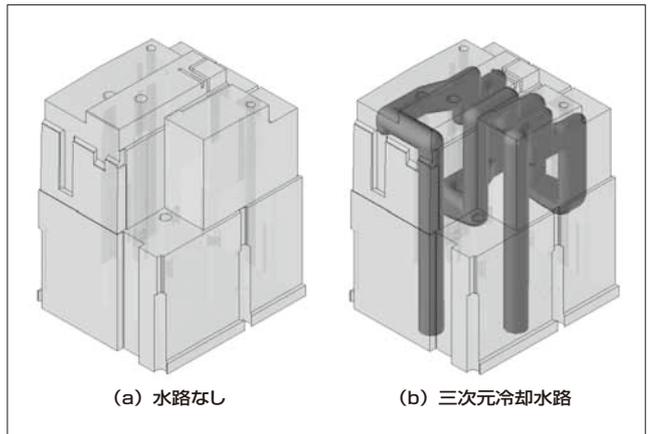


図7 金型部品における三次元冷却水路

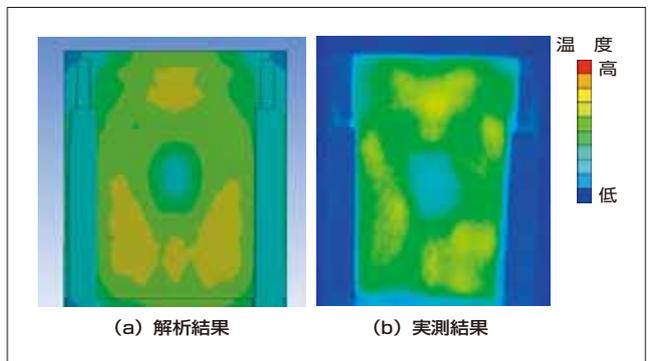


図8 金型の温度分布の比較

金型部品については積極的に冷却するため、図7に示すように、三次元プリンタにより内部に三次元冷却水路を形成することで、金型の冷却効果と均熱化を実現した。

加熱用ヒータは、非定常伝熱解析にて加熱面の昇温速度と温度分布を確認しながらレイアウトを最適化している。熱効率の良いヒータの設置方法や、小さく複雑な構造を持つ可動部品へのヒータの設置を行った。図8に金型の温度分布の解析値と実測値の比較を、図9に金型昇温速度のヒーター電流依存性の解析値と実測値の比較を示す。金型の温度分布と昇温速度の実測値は解析結果とよい一致を示している。

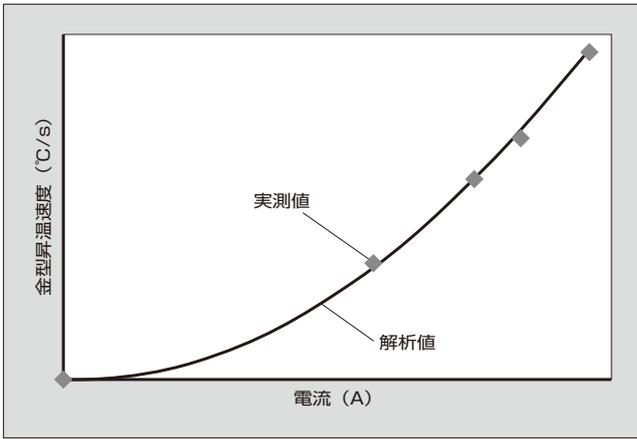


図9 金型昇温速度の解析値と実測値の関係

4.2 ガラス繊維長予測

繊維強化プラスチックの強度は、成形品中の強化繊維の長さおよび配向に依存し、繊維長は流動中に折損して短くなり、強度が低下する。強化繊維が長いほど折損しやすくなるため、金属材料に匹敵する強度を持つ長繊維ガラス強化プラスチックの適用においては、成形品内のガラス繊維長を予測する技術を確認し、製品や金型の設計に反映することが重要である。

これまでに、モデル化の範囲、ならびに成形機のシリンダ内での折損の考慮（解析条件へのスクリュ形状の取込み）の有無が、ガラス繊維長の解析結果に影響を及ぼすことを明らかにした。さらに、ガラス繊維が折損する確率、樹脂の流動に伴う圧縮力が繊維折損に寄与する度合いなどの解析パラメータの検討に取り組んできた。

図10は、高い強度が要求される機構部品を模擬した形状におけるガラス繊維長の解析結果である。図11は、同部品の成形過程におけるガラス繊維長の変化を実成形品と比較したものである。成形の進行に伴って、ガラス繊維が短くなっており、成形機シリンダ内からゲート通過直後までのガラス繊維長は実測値とよく一致している。

今後、要素分割やガラス繊維物性、繊維長分散パラメータなどの最適化により、ゲート通過以降の解析精度を向上

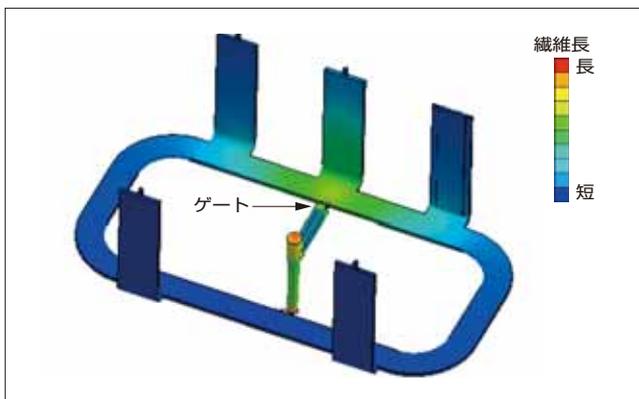


図10 ガラス繊維長解析結果

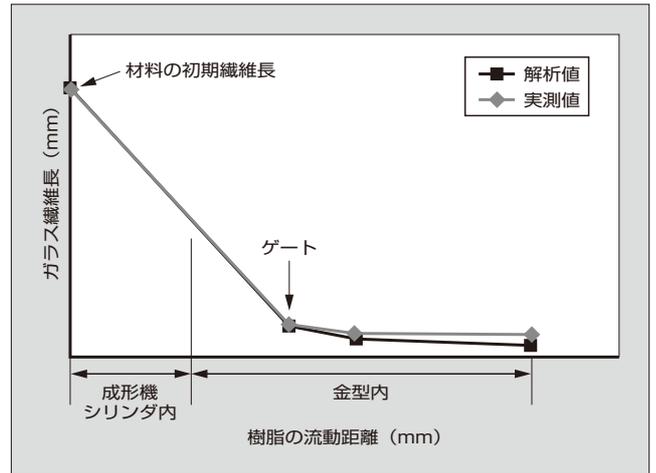


図11 成形過程のガラス繊維長変化

させ、長繊維ガラス強化プラスチック成形品の製品・金型設計に活用していく。

5 あとがき

本稿では、シミュレーション技術を活用した射出成形部品の品質向上への取組みについて述べた。

今後も、解析技術のさらなる高度化と精度向上に努め、より高品質な製品をお客さまに提供できるように貢献する所存である。

参考文献

- (1) 石川和幸, 坂田昌良. 受配電・制御機器への樹脂流動解析による品質の向上. 富士時報. 2009, vol.82, no.3, p.206-210.
- (2) 高野菊雄. “ウエルド不良の未然防止のための成形技術”. プラスチック成形技術の要点. 初版, 工業調査会, 2009, p.157-159.



矢島 あす香

プラスチック成形技術開発, 材料開発, 樹脂流動解析に従事。現在, 富士電機株式会社生産・調達本部生産技術センター設備技術部主任。プラスチック成形加工学会会員。



菅田 好信

有機材料デバイス開発, プラスチック成形技術の開発に従事。現在, 富士電機株式会社生産・調達本部生産技術センター設備技術部主任。応用物理学会会員。



横森 則晴

プラスチック成形用金型の設計, 樹脂流動解析に従事。現在, 富士電機株式会社生産・調達本部生産技術センター設備技術部主任。型技術協会会員。

解説 1 SiC の結晶の種類・結晶面

p.4, 12

SiC 結晶はいくつかの積層構造をとることができ、図 1 に示す結晶多形（ポリタイプ）がある。各ポリタイプにおいて材料物性が異なる。パワーデバイス用途では 4H-SiC と 6H-SiC のウェーハが市販されており、バンドギャップが大きい 4H-SiC が主流である。また、SiC は結晶面が同じ {0001} 面でも炭素で終端する C 面（炭素）とシリコンで終端する Si 面（シリコン面）が存在し、MOSFET ゲートを作成した際に電気伝導度が異なる。他にもデバイス用途として、m 面 ($1\bar{1}00$)、a 面 ($11\bar{2}0$)、($0\bar{3}3\bar{8}$) 面などが検討されており、それぞれ特性が異なり用途に応じて使い分けられている（図 2）。

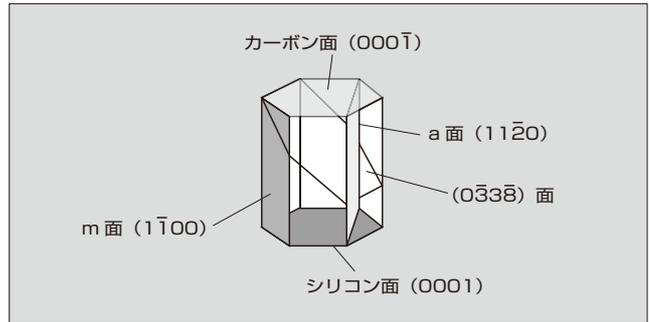


図 2 デバイスに使われる主な 4H-SiC の結晶面とその面方位

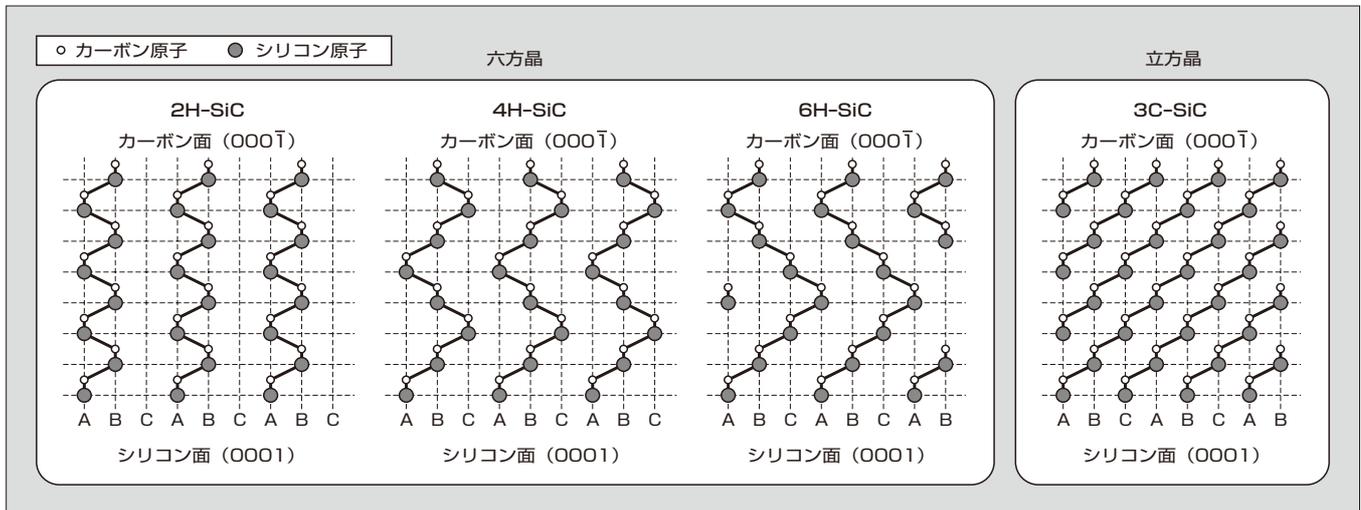


図 1 SiC 結晶の種類

解説 2 MOSFET におけるキャリアの散乱

p.4, 12, 21

MOSFET ではゲートに大きな電圧をかけることで半導体表面にポテンシャルのへこみをつくり、移動電荷（キャリア、例えば電子）の通り道（チャンネル）とする。チャンネルは非常に薄い層であるため、さまざまな要因でキャリアがまっすぐ走れない状態（散乱）が起きる。主な散乱として、クーロン散乱、フォノン散乱、表面ラフネス散乱がある。

(1) クーロン散乱

キャリアは電荷を持つため、チャンネル内部や近傍にある固定電荷やイオンなどの影響を受けながら移動している。同極性では反発し異極性では引き付け合うクーロン力によって、キャリアの走行に影響が出る。主に低温で起きる

散乱である。

(2) フォノン散乱

キャリアは、規則正しく並んだ原子の状態（格子）のポテンシャルの影響を受けながら移動している。特に高温になると原子の振動が激しくなることにより、格子振動によってキャリアの走行に影響が出る。主に高温で起きる散乱である。

(3) 表面ラフネス散乱

キャリアは半導体と絶縁物の界面付近にできるチャンネルを移動している。界面付近に原子層オーダーの凹凸が存在することによって、キャリアの走行に影響が出る。主に高電界で起きる散乱である。

静音電磁接触器「SL シリーズ」

Silent Magnetic Contactor "SL Series"

代島 英樹* DAIJIMA, Hideki

中国や東南アジアを中心とする海外市場では、経済発展に伴うさまざまな分野における工業化により、電磁接触器の使用が拡大している。富士電機は、中国のエレベータ市場向けに、標準品よりも動作音が静かな静音電磁接触器「SL シリーズ」を発売した。

1 特徴

(a) 動作音

富士電機の標準品比で 10 ~ 15 dB 低騒音化
(電磁接触器の取付け面から 1 m にて測定)

(b) 制御コイル電圧

交流・直流ともに同じ電圧で使用可能

(c) コイルサージ吸収機能

制御コイルからのサージの発生を抑制

(d) 補助接点

接触信頼性の高い双接点構造の採用

(e) 規格

IEC 規格準拠および GB 規格準拠 (CCC 認証取得)

2 仕様

SL シリーズの外観を図 1 に、形式・定格を表 1 に、性能を表 2 に示す。

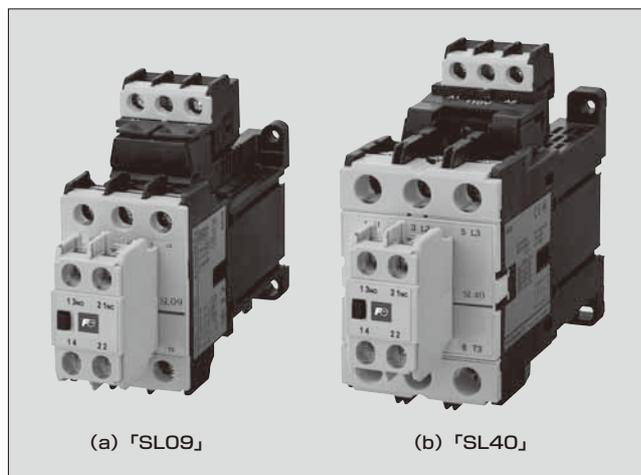


図 1 「SL シリーズ」

表 1 「SL シリーズ」の形式・定格

形式	定格絶縁電圧 (V)	三相かご形モータ (AC-3)								開放熱電流 (A)
		定格容量 (kW)				定格使用電流 (A)				
		240V	440V	550V	690V	240V	440V	550V	690V	
SL09	690	2.2	4	4	4	9	9	7	5	20
SL25		5.5	11	11	7.5	25	25	17	9	32
SL40	1,000	11	18.5	18.5	15	40	40	29	19	60

表 2 「SL シリーズ」の性能

形式	定格使用電圧 (V)	定格使用電流 (A)	開閉頻度 (回/時)	耐久性 (万回以上)		閉路・遮断電流 (A)	
				機械的	電氣的 (AC-3, 400V)	閉路	遮断
SL09	240	9	1,800	1,000	200	90	72
	440						
SL25	240	25	1,200	1,000	150	250	200
	440						
SL40	240	40	1,200	1,000	150	400	320
	440						

3 背景となる技術

一般に、電磁接触器には、交流操作電源によって駆動する交流操作型電磁接触器と、直流操作電源によって駆動する直流操作型電磁接触器の 2 種類がある。

交流操作型電磁接触器の交流電磁石は、コアギャップが大きく、投入時は磁気抵抗が大きいため大きな駆動電流が流れる。動作が速く開閉時の衝撃が大きいため衝撃音も大きい。動作時の衝撃音は、投入時は固定コアと可動コアの衝突により発生し、解放時は可動コアと本体フレームの衝突により発生する。エレベータ業界では、近年、マシンルームレス化が進み、かご自体の近傍に制御盤が設置されることから、使用する機器の静音化が求められている。しかし、エレベータなどの産業用機器に広く使用されている交流操作型電磁接触器は、衝撃音が大きいという欠点があった。

一方、直流操作型電磁接触器の直流電磁石は、コアギャップが狭く、コアギャップとコイルに流れる電流に関係なくコイル抵抗による時定数で電流が流れる。この

* 富士電機機器制御株式会社開発本部開閉制御開発部

場合、交流電磁石よりも動作が緩やかとなり、静音化できるという利点がある。しかし、中国市場は交流電源なので交流電源を直流電源に変換する必要があった。

3.1 静音化

図2にSLシリーズの構造を示す。SLシリーズは、交流を直流に変換する整流器ユニットと、静音性が高い直流操作型電磁接触器とで構成している。交流操作においても、整流回路によって操作電源を直流に変換して直流電磁石を動作できるようになり、静音性能が向上している。

3.2 整流ダイオードの電流ディレイ効果の利用

整流器ユニットには、図3に示すように整流用の四つのダイオードD1～D4をブリッジ状に接続した全波整流ダイオードブリッジ回路を内蔵している。

前述したように直流操作型電磁接触器では、電源オン時には緩やかにコイル電流が上昇する。電源オフ時には、ダイオードがない場合はコイルに蓄えられたエネルギーは瞬時に放出されるが、ダイオードを介して回生させることで自己消費して減衰する（電流ディレイ効果）。この

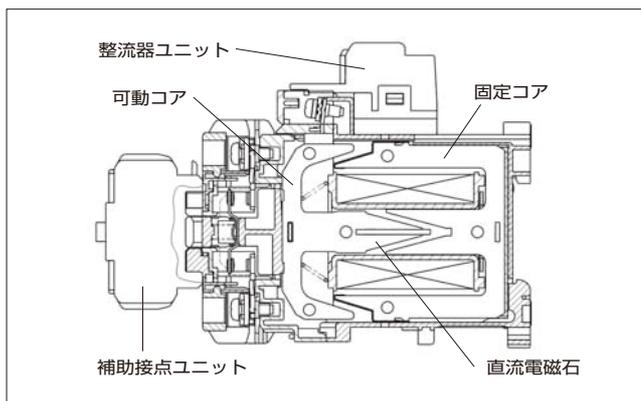


図2 「SLシリーズ」の構造

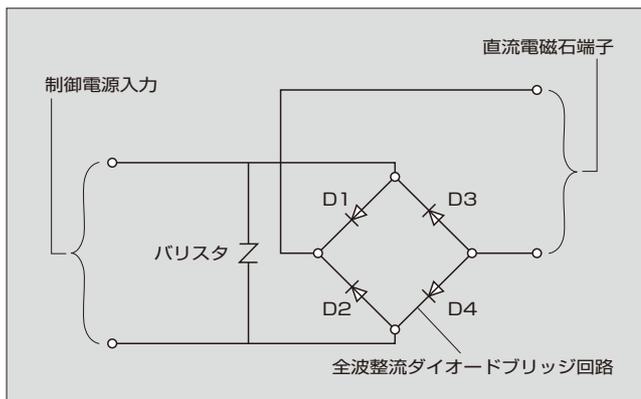


図3 整流器ユニット回路図

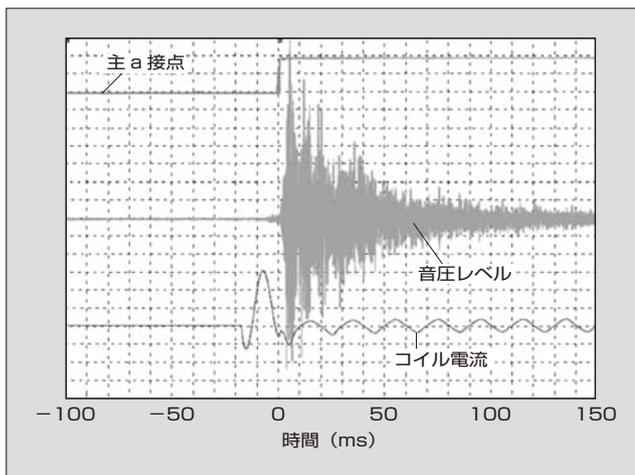


図4 交流操作型電磁接触器の動作音（閉路時）

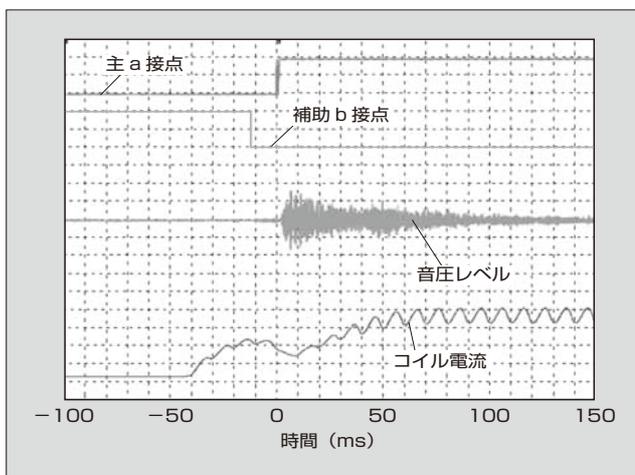


図5 静音電磁接触器の動作音（閉路時）

効果により、解放速度が低くなって衝撃音の発生が抑制される。同一通電仕様の交流操作型電磁接触器の衝撃音レベルが80 dB程度（図4）であるのに対して十分に低い70 dB程度（図5）まで低下させることができ、静音性能が向上している。

発売時期

2015年7月

お問い合わせ先

富士電機機器制御株式会社
事業企画本部業務部開閉機器課
電話 (03) 5847-8060

アジア向け空調用インバータ「FRENIC-eHVAC シリーズ」

Air Conditioning Inverter for Asian Market “FRENIC-eHVAC Series”

河野 博之* KONO, Hiroyuki

世界的なエネルギー需要の拡大が進むとともに省エネルギー（省エネ）への関心が深まり、省エネ製品の導入が急速に進んでいる。例えば、オフィスビルにおいては、全消費エネルギーの約4割が熱源および熱搬送として使用されることから、空調設備に対する省エネ化の要求が大きくなってきている⁽¹⁾。一方、経済発展が著しく、今後の成長も期待されるアジアでは、いかにして省エネを図りながら経済発展を続けるかが大きな課題となっている。

この課題に応えるため、富士電機は空調用インバータを世界に展開している。今回、特にアジア市場が要求する仕様および価格に応えた「FRENIC-eHVAC シリーズ」を製品化した（図1）。

1 空調用途で要求される機能

1.1 PID 制御

PID 制御のためのPID モジュールを二つ標準で搭載した。一つはインバータの出力周波数制御に使用し、もう一つは外部システムに使用することができる。これにより、今までPID 制御が必要なアプリケーションにおいて外部にPID モジュールを追加する必要があったが、標準で搭載されているので追加が不要である。

1.2 カスケード運転

FRENIC-eHVAC シリーズを使うことにより、ヘッド管で結合された複数台のポンプから成る送水系システム



図1 「FRENIC-eHVAC シリーズ」

において、カスケード運転を行って最適な電力で運転することができる。

このカスケード運転のために次の五つの方式を用意しており、さまざまなシステムに柔軟に対応することができる。

- インバータ駆動固定方式
- インバータ駆動循環方式
- インバータ駆動循環 + 他商用方式
- ロータリー運転通信リンクインバータ循環方式
- ロータリー運転通信リンク全数同時PID 制御方式

1.3 強制運転 (Fire Mode)

緊急時などに指定の速度で強制的に運転を継続させる強制運転機能を標準で搭載した。強制運転においては、インバータのアラームが発生するような状態になっても運転を継続する。また、瞬時過電流保護などが発生しても、リトライ機能により運転継続を行うことができる。この機能により、異常検出による停止を防ぐトリップレス運転が可能である。

1.4 その他の機能

FRENIC-eHVAC シリーズに標準で搭載しているその他の機能を次に示す。

(1) EMC フィルタ

EMC (Electromagnetic Compatibility) フィルタ (C2/C3) を標準で内蔵し、設置環境を選ばない。

(2) PM (Permanent Magnet) モータ駆動

PM センサレスベクトルを搭載し、さらなる省エネへの要求に対応する。

(3) パスワード設定

2レベルの設定を可能とし、設定データを確実に保護する。

2 カスタマイズロジック

従来、14ステップであったプログラム編集を200ステップに拡張した。この拡張により強化したカスタマイズロジックを標準で搭載し、エンドユーザの求める専用機能への柔軟な対応を可能とした。「FRENIC-Ace シリーズ」の機能を踏襲して論理演算、カウンタ、タイマなど50種類以上の豊富なロジックシンボルを使い、新たに外部のリレー、タイマなど制御機器の機能をインバータ内

* 富士電機株式会社パワエレ機器事業本部ドライブ事業部技術部

に取り込むことが可能となり、簡易 PLC としての役割を担うことができる。

カスタマイズロジックのプログラミングの際は、無償で提供するプログラミングツールソフトウェア「FRENIC Visual Customizer」を使って、簡単に編集ができるようになっている。

このカスタマイズロジックを使用することで、测温抵抗体オプションカードと組み合わせることによる温度差一定制御や推定末端圧制御など、さまざまな省エネ制御が可能である。

3 通信機能

空調設備の通信プロトコルとして多く採用されている BACnet を標準で搭載するとともに、METASYS N2、MODBUS RTU に対応している。

通信系オプションとして、DeviceNet、CC-Link、PROFIBUS-DP、LonWorks に対応している。制御系オプションとして、アナログ入出力カード、リレー出力カード、测温抵抗体カードを用意しており、システム対応が容易である。

4 多言語対応

ユーザが機能コードなどのインバータ情報を自国の言語で確認できることは、単に見やすいだけでなく、設定ミスや誤った理解に伴う事故を減らすことにつながる。そこで、さまざまな国で使用できるようにするために、FRENIC-eHVAC シリーズでは 19 言語対応の多機能タッチパネルをオプションで用意している。

この 19 言語は、日本語、英語、ドイツ語、フランス語、スペイン語、イタリア語、中国語、ロシア語、ギリシャ語、トルコ語、ポーランド語、チェコ語、スウェーデン語、ポルトガル語、オランダ語、マレー語、ベトナム語、タ

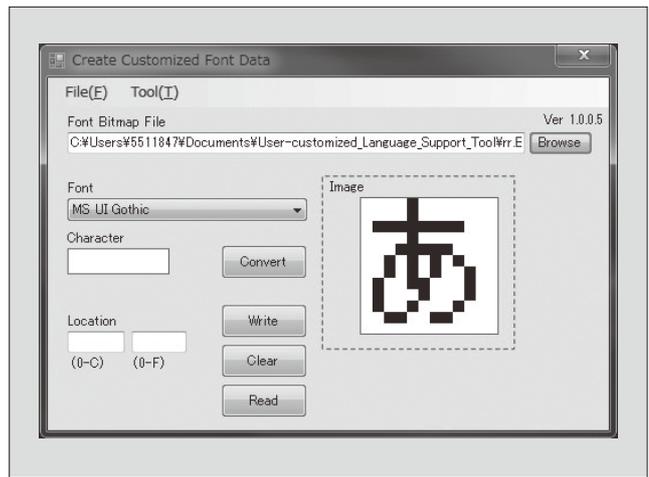


図2 文字編集画面

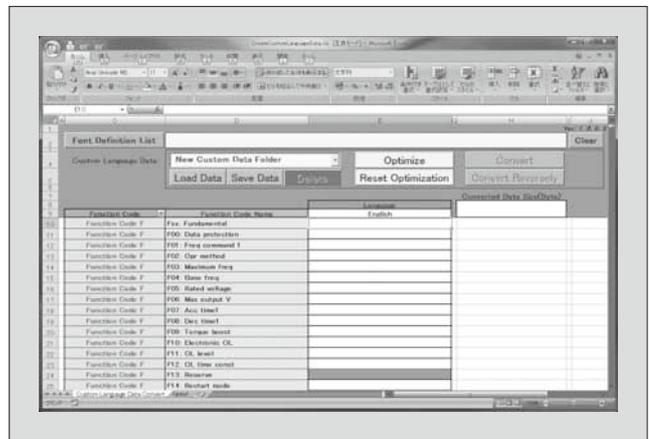


図3 データ作成画面

イ語、インドネシア語である。

また、19 言語以外にも独特な文字を必要とする言語が多くある。さらに、同じ英語圏であっても国によって使用される用語が異なる場合があり、富士電機が通常使用している表記ではユーザにとって理解が難しい場合がある。そこで、標準で搭載している文字種類以外の文字を作成するために、図2に示す文字編集画面を用意している。作成したデータは、文字データとして保存でき、表示器に表示させる文字を任意に変更することが可能となる。また、あらゆる文字に対応できるようにユーザカスタマイズ言語（UCL）作成ツールを開発した。このツールを使用することにより、図3に示すデータ作成画面から微かな言語表現（言い回し）を設定・変更することができる。

参考文献

- 一般財団法人省エネルギーセンター. “1. オフィスビルのエネルギー消費の特徴”. オフィスビルの省エネルギー. http://www.eccj.or.jp/office_bldg/01.html. (参照 2016-02-10).

〈注1〉 通信プロトコル：

BACnet：American Society of Heating, Refrigerating and Air-Conditioning Engineers (ASHRAE) の商標または登録商標

METASYS：ジョンソンコントロールズの商標または登録商標

MODBUS：フランス Schneider Automation, Inc. の商標または登録商標

〈注2〉 通信系オプション：

DeviceNet：ODVA (Open DeviceNet Vendor Association, Inc.) の商標または登録商標

CC-Link：CC-Link 協会の商標または登録商標

PROFIBUS-DP：PROFIBUS User Organization の商標または登録商標

LonWorks：米国 Echelon Corporation の商標または登録商標

発売時期

2015年6月

お問い合わせ先

富士電機株式会社
パワエレ機器事業本部ドライブ事業部企画部
電話 (03) 5435-7190



略語（本号で使った主な略語）

AFM	Atomic Force Microscope	原子間力顕微鏡
BPF	Blade Passing Frequency	翼通過周波数
BSD	Boot-Strap-Diode	
CAE	Computer Aided Engineering	コンピュータ支援解析システム
CFD	Computational Fluid Dynamics	数値流体力学
DB	Dangling Bond	未結合手
DIBL	Drain Induced Barrier Lowering	
EMC	Electromagnetic Compatibility	電磁両立性
FDM	Finite Difference Method	有限差分法
FWD	Free Wheeling Diode	
IEMOS	Implantation and Epitaxial Metal Oxide Semiconductor	
IGBT	Insulated Gate Bipolar Transistor	絶縁ゲート型バイポーラトランジスタ
IPM	Intelligent Power Module	
JFET	Junction Field-Effect Transistor	接合形電界効果トランジスタ
JTE	Junction Termination Extension	
LES	Large Eddy Simulation	
LHD	Latin Hypercube Design	ラテン超方格法
LISN	Line Impedance Stabilization Network	疑似電源回路網
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor	
PCS	Power Conditioning Sub-system	パワーコンディショナ
PiN	P-intrinsic-N	
PM モータ	Permanent Magnet Motor	永久磁石形同期電動機
PSO	Particle Swarm Optimization	粒子群最適化法
RANS	Reynolds Averaged Navier Stokes	
RBF	Radical Basis Function	放射基底関数
SBD	Schottky Barrier Diode	
TEM	Transmission Electron Microscope	透過型電子顕微鏡
TLM	Transfer Length Method	伝送長法
UPS	Uninterruptible Power System	無停電電源装置
XPS	X-ray Photoelectron Spectroscopy	X線光電子分光法

商標（本号に記載した主な商標または登録商標）

BACnet	American Society of Heating, Refrigerating and Air-Conditioning Engineers (ASHRAE) の商標または登録商標
CC-Link	CC-Link 協会の商標または登録商標
DeviceNet	ODVA (Open DeviceNet Vendor Association, Inc.) の商標または登録商標
Excel	米国 Microsoft Corporation の商標または登録商標
FLOW-3D	米国 Flow Science Inc. の商標または登録商標
LonWorks	米国 Echelon Corporation の商標または登録商標
Materials Studio	ダッソー・システムズ株式会社の商標または登録商標
METASYS	ジョンソンコントロールズの商標または登録商標
MODBUS	フランス Schneider Automation, Inc. の商標または登録商標
PROFIBUS-DP	PROFIBUS User Organization の商標または登録商標
SenTaurus	米国 Synopsys, Inc. の商標または登録商標

その他の会社名、製品名は、それぞれの会社の商標または登録商標である。

訂正：富士電機技報. 2015, vol.88, no.4, p.252, 左側 5 行目.

(正)

SiC-SBD は Si-FWD と比較して、ドリフト層が低抵抗であるため、過渡オン電圧が低い。

(誤)

SiC-SBD は SiC-FWD と比較して、ドリフト層が低抵抗であるため、過渡オン電圧が低い。

訂正：富士電機技報. 2015, vol.88, no.4, p.288.

(正)

図2 矢印の向き（中央やや上）
reset →, fb →

(誤)

図2 矢印の向き（中央やや上）
reset ←, fb ←

訂正：富士電機技報. 2015, vol.88, no.4, p.289.

(正) Rcs の接続

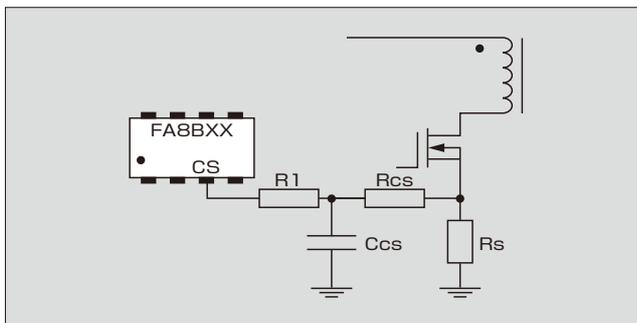


図6 CS 端子の回路構成例

(誤) Rcs の接続

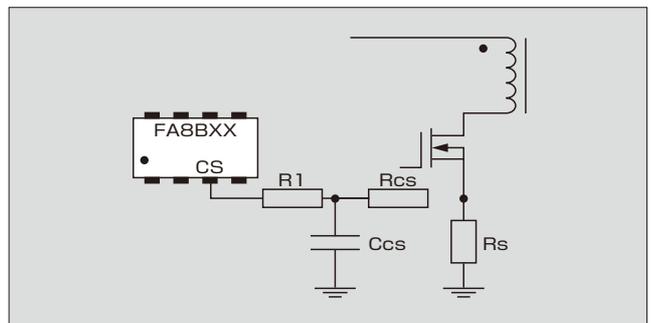


図6 CS 端子の回路構成例

訂正：富士電機技報. 2015, vol.88, no.4, p.295, 左側 18 行目.

(正)

このときの入出力条件は入力電圧 200 V, 出力 53.5 V, R_g は 2Ω である。

(誤)

このときの入出力条件は入力電圧 100 V, 出力 50 V, R_g は 2Ω である。

主要事業内容

発電・社会インフラ

環境にやさしい発電プラントとエネルギーマネジメントを融合させ、スマートコミュニティの実現に貢献します。

発電プラント

火力・地熱・水力発電設備、原子力関連機器、太陽光発電システム、燃料電池

社会システム

エネルギーマネジメントシステム、電力量計、スマートメーター

社会情報

情報システム

産業インフラ

産業分野のさまざまなお客様に、生産ライン・インフラ設備に関わる「省エネ化」「ライフサイクルサービス」を提供します。

変電

変電設備、産業電源設備

機電システム

産業用ドライブシステム、加熱・誘導炉設備、工場エネルギーマネジメントシステム、データセンター、クリーンルーム設備

計測制御システム

プラント制御システム、計測システム、放射線管理システム

設備工事

電気・空調設備工事

パワーエレクトロニクス

エネルギーの効率化や安定化に寄与するパワーエレクトロニクス応用製品を提供します。

ドライブ

インバータ・サーボ、モータ、EV（電気自動車）システム、輸送システム

パワーサプライ

無停電電源装置、パワーコンディショナ

器具

受配電・制御機器

電子デバイス

産業機器・自動車・情報機器および新エネルギー分野に欠かせないパワー半導体をはじめとする電子デバイスを提供します。

半導体

パワー半導体、感光体

ディスク媒体

ディスク媒体

食品流通

冷熱技術をコアに、メカトロニクス技術やITを融合し、お客様に最適な製品とソリューションを提供します。

自販機

飲料・食品自販機

店舗流通

流通システム、ショーケース、通貨機器

次号予定

富士電機技報 第89巻 第2号

特集 2015年度の技術成果と展望

富士電機技報企画委員会

企画委員長 江口 直也

企画委員幹事 瀬谷 彰利

企画委員 荻野 慎次 斎藤 哲哉 片桐 源一 根岸 久方

八ツ田 豊 尾崎 覚 鶴田 芳雄 久野 宏仁

須藤 晴彦 吉田 隆 橋本 親 真下 真弓

安納 俊之 大山 和則

特集委員 斎藤 哲哉

事務局 木村 基 小野 直樹 山本 亮太 柳下 修

富士電機技報 第89巻 第1号

平成28年3月20日印刷 平成28年3月30日発行

編集兼発行人 江口 直也

発行所 富士電機株式会社 技術開発本部
〒141-0032 東京都品川区大崎一丁目11番2号
(ゲートシティ大崎イーストタワー)

編集・印刷 富士オフィス&ライフサービス株式会社内
「富士電機技報」編集室
〒191-8502 東京都日野市富士町1番地
電話 (042) 585-6965
FAX (042) 585-6539

発売元 株式会社 オーム社
〒101-8460 東京都千代田区神田錦町三丁目1番地
電話 (03) 3233-0641
振替口座 東京 6-20018

定価 756円(本体700円・送料別)

*本誌に掲載されている論文を含め、創刊からのアーカイブスは下記URLで利用できます。

富士電機技報(和文) http://www.fujielectric.co.jp/about/company/contents_02_03.html

FUJI ELECTRIC REVIEW(英文) <http://www.fujielectric.com/company/tech/contents3.html>

*本誌に記載されている会社名および製品名は、それぞれの会社が所有する商標または登録商標である場合があります。

© 2016 Fuji Electric Co., Ltd. Printed in Japan (禁無断転載)

Innovating Energy Technology

エネルギー技術を、究める。



電気、熱エネルギー技術の革新の追求により、
エネルギーを最も効率的に利用できる製品を創り出し、
安全・安心で持続可能な社会の実現に貢献します。

FE 富士電機

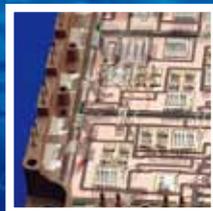
Innovating Energy Technology

エネルギー技術を、究める。

電気、熱エネルギー技術の革新の追求により、
エネルギーを最も効率的に利用できる製品を創り出し、
安全・安心で持続可能な社会の実現に貢献します。



耐食・材料・熱水利用技術
地熱発電プラント



デバイス技術
IGBTパワー半導体



パワーエレクトロニクス技術
メガソーラー向けPCS
(パワーコンディショナ)



パワーエレクトロニクス技術
インバータ



パワーエレクトロニクス技術
UPS(無停電電源装置)



熱交換・冷媒制御技術
ハイブリッドヒートポンプ式
自動販売機

FE 富士電機