

高効率電源用の臨界モード PFC 制御 IC 「FA1A60N」 と LLC 電流共振制御 IC 「FA6B20N」

Critical Mode PFC Control IC "FA1A60N" and LLC Current Resonant Control IC "FA6B20N" for High-Efficiency Power Supplies

園部 孝二 SONOBE, Koji

矢口 幸宏 YAGUCHI, Yukihiro

北條 公太 HOJO, Kota

電子機器に用いられる比較的大きな容量のスイッチング電源には、高調波電流を抑える力率改善（PFC）回路が必要であり、また、低ノイズ化に有効な LLC 共振電流回路が広く使用されている。富士電機は、これまでの技術を継承しつつ新たな機能を追加した、臨界モード PFC 制御 IC 「FA1A60N」と LLC 電流共振制御 IC 「FA6B20N」を開発した。これらの IC を組み合せて適用することで、電源システムにおける、軽負荷時の効率向上、低待機電力、および電源部品の削減によるシステムのコストダウンが可能になる。さらには、従来製品ではできなかった電源アダプタへの適用が可能である。

For the relatively large capacity switching power supplies for electronic equipment, a power factor correction (PFC) circuit is required to suppress harmonic current, and a LLC current resonant circuit is also widely used due to the effectiveness in low noise applications. Fuji Electric has developed the critical mode PFC control IC "FA1A60N" and LLC current resonant control IC "FA6B20N" adding new functionality while using our conventional technology. Using these ICs in combination allows power supply systems to improve the efficiency during light loads, achieve low standby power, and reduce the system cost by reducing the number of power supply components. Furthermore, as an enhancement over previous products, these ICs can be used in power supply adapters.

① まえがき

近年、スイッチング電源には効率向上とシステムのコストダウンが求められている。出力電力 75 W 以上の電源システムでは、国際規格 IEC 61000-3-2 により、機器の動作障害や力率低下による無効電力の増加などの問題を引き起こす高調波電流を抑制するための力率改善（PFC：Power Factor Correction）回路が必要である。また、電力変換部には、低ノイズ化に有効なソフトスイッチング制御を行う LLC 電流共振回路が広く使用されている。

富士電機はこれまでに、PFC 回路向けに電源のコストダウンと軽負荷時の効率を改善する臨界モード PFC 制御 IC 「FA1A00N シリーズ」を製品化した。また、LLC 電流共振回路向けには、AC85～264 V の幅広い入力電圧に対応し、小型の電源システムが構成できる LLC 電流共振制御 IC 「FA5760N」を、低待機電力化と保護機能を充実させた LLC 電流共振制御 IC 「FA6A00N」を製品化した。

今回、これまでの技術を継承しつつ、電源システムのさらなる軽負荷時の効率改善、低待機電力、電源部品削減を実現する臨界モード PFC 制御 IC 「FA1A60N」と LLC 電流共振制御 IC 「FA6B20N」を開発した（図 1）。

これらの IC を使用した電源の特徴は次のとおりである。

- (a) 電源の部品点数の大幅な削減
- (b) 軽負荷時の効率向上（出力電力 $P_o=5\text{ W}$ 時の効率 75%）
- (c) スタンバイ状態の消費電力の低減
- (d) 低入力電圧時の重負荷起動
- (e) ノーマル状態とスタンバイ状態の自動切替え

なお、(d), (e)を実現したことにより、電源アダプタへの適用も可能である。

本稿では、FA1A60N と FA6B20N の特徴と電源への適

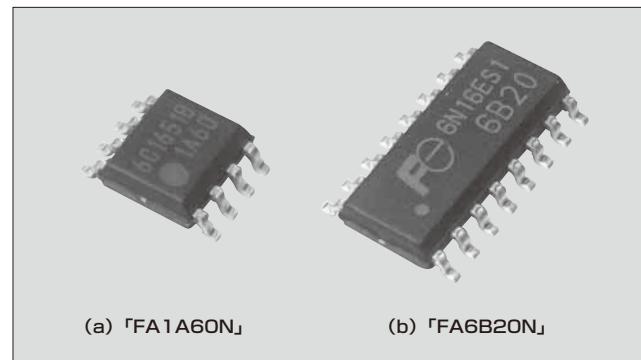


図 1 外観

用効果について述べる。

② 臨界モード PFC 制御 IC 「FA1A60N」の特徴

2.1 概要

図 2 に FA1A60N のブロック図を、表 1 に FA1A60N と従来製品の機能比較を示す。一般的に、臨界モード PFC 制御 IC は、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) のドレイン電圧の最低電圧 (ボトム) でターンオンする。従来製品は、軽負荷時にターンオン信号をスキップさせ、スイッチング周波数の上昇を抑えるボトムスキップ機能を内蔵している。これに対して FA1A60N は、軽負荷時の効率をさらに向上させるために、2.2 節で述べるように意図的にスイッチング停止期間を設けるバースト動作による消費電流の削減機能を内蔵している。

電子機器の状態は、主要な機能を動作させるノーマル状態と停止させるスタンバイ状態に分けられる。ノーマル状態ではスイッチング停止期間を設けず連続スイッ

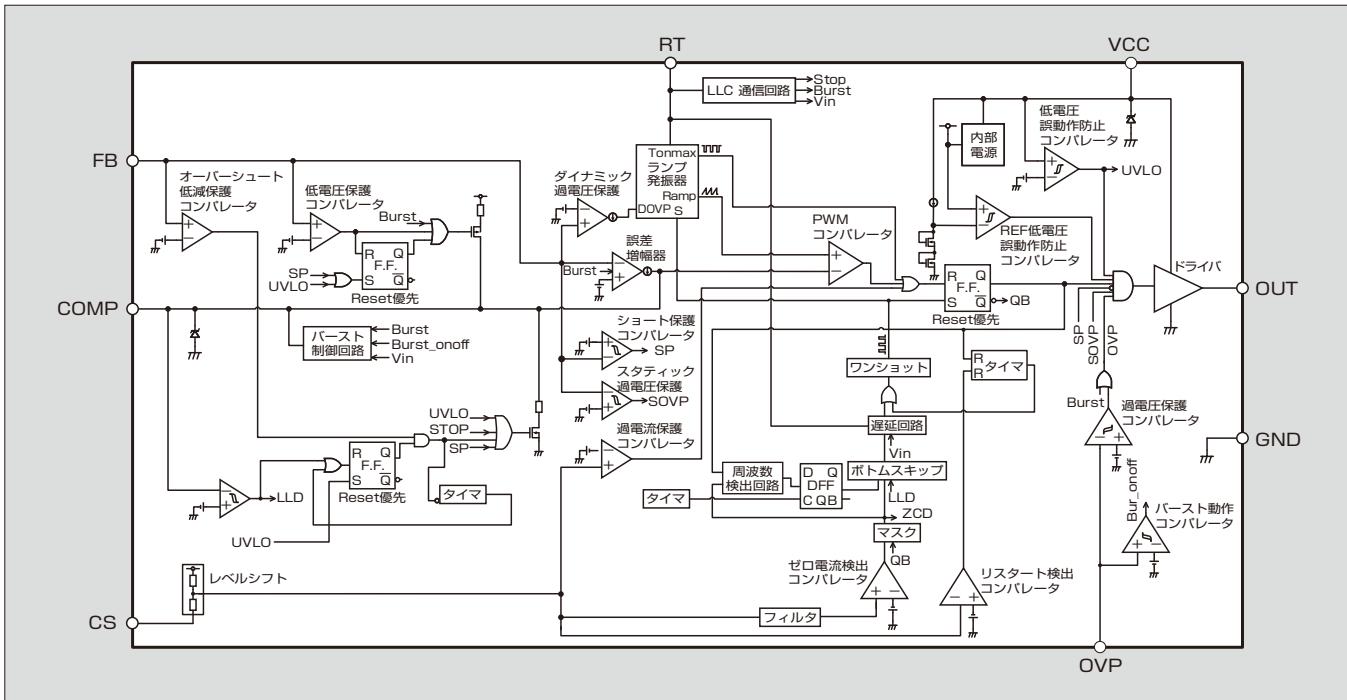


図2 「FA1A60N」のブロック図

表1 「FA1A60N」と従来製品の機能比較

項目	FA1A60N	従来製品
軽負荷時ボトムスキップ機能	あり	あり
スタンバイ状態のバースト動作	あり	なし
スタンバイ状態の消費電流	250 μA	500 μA
LLCとの連係機能	あり	なし

ング動作を行い、スタンバイ状態ではバースト動作を行う。FA1A60Nでは、ノーマル状態からスタンバイ状態に切り替わる信号は、LLC電流共振制御IC FA6B20NからFA1A60NのRT端子に送られる。FA6B20Nから送られる信号は、スタンバイ信号のほかに、入力電圧情報、PFC停止信号があり、FA1A60Nは高効率制御が可能となる。FA1A60NのパッケージはJEDEC準拠の8ピンSOP(Small Outline Package)を採用した。

2.2 高効率バースト制御

スタンバイ状態での低待機電力を実現するためには、PFC回路のスイッチングを停止することが有効である。しかし、この場合には、次のような問題がある。

- (a) PFC制御ICへの電源供給を遮断するスイッチ回路が必要になる。
- (b) PFC回路の出力電圧が低下するため重負荷への過渡応答で出力電圧が低下する。
- (c) LLC電流共振回路が広範囲の入力電圧に対応する必要があるため、トランジスタ設計の自由度が低い。

これらを解決するために、FA1A60Nは、スタンバイ状態時にバースト動作を導入した(図3)。FA1A60Nのバースト動作は、PFC出力電圧 V_{bulk} が上限値以上になるとス

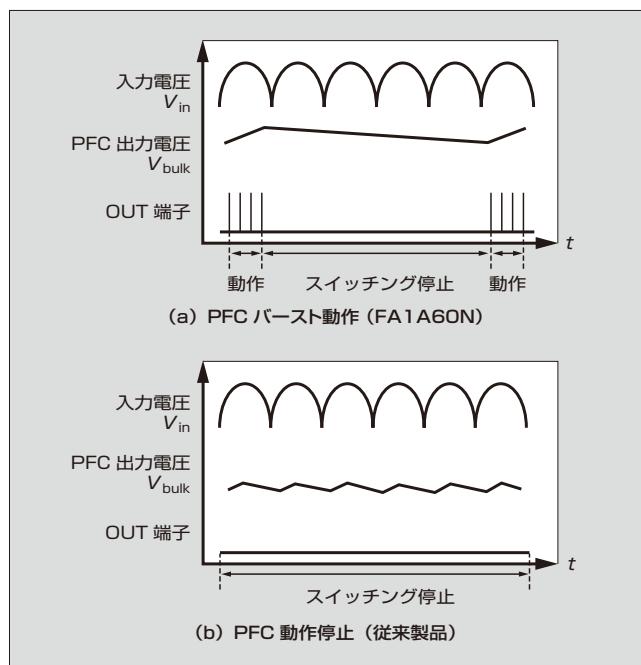


図3 PFCのスタンバイ時の動作

イッキングを停止し、下限値以下になるとスイッキングを再開する。このように、PFCの出力電圧を維持しながらスイッキング損失を小さくすることで、スタンバイ状態での高効率と低待機電力を実現した。

3 LLC電流共振制御IC「FA6B20N」の特徴

3.1 概要

図4にFA6B20Nのブロック図を、表2にFA6B20Nと従来製品の機能比較を示す。

FA6B20Nは、LLC電流共振回路を制御する制御回路、

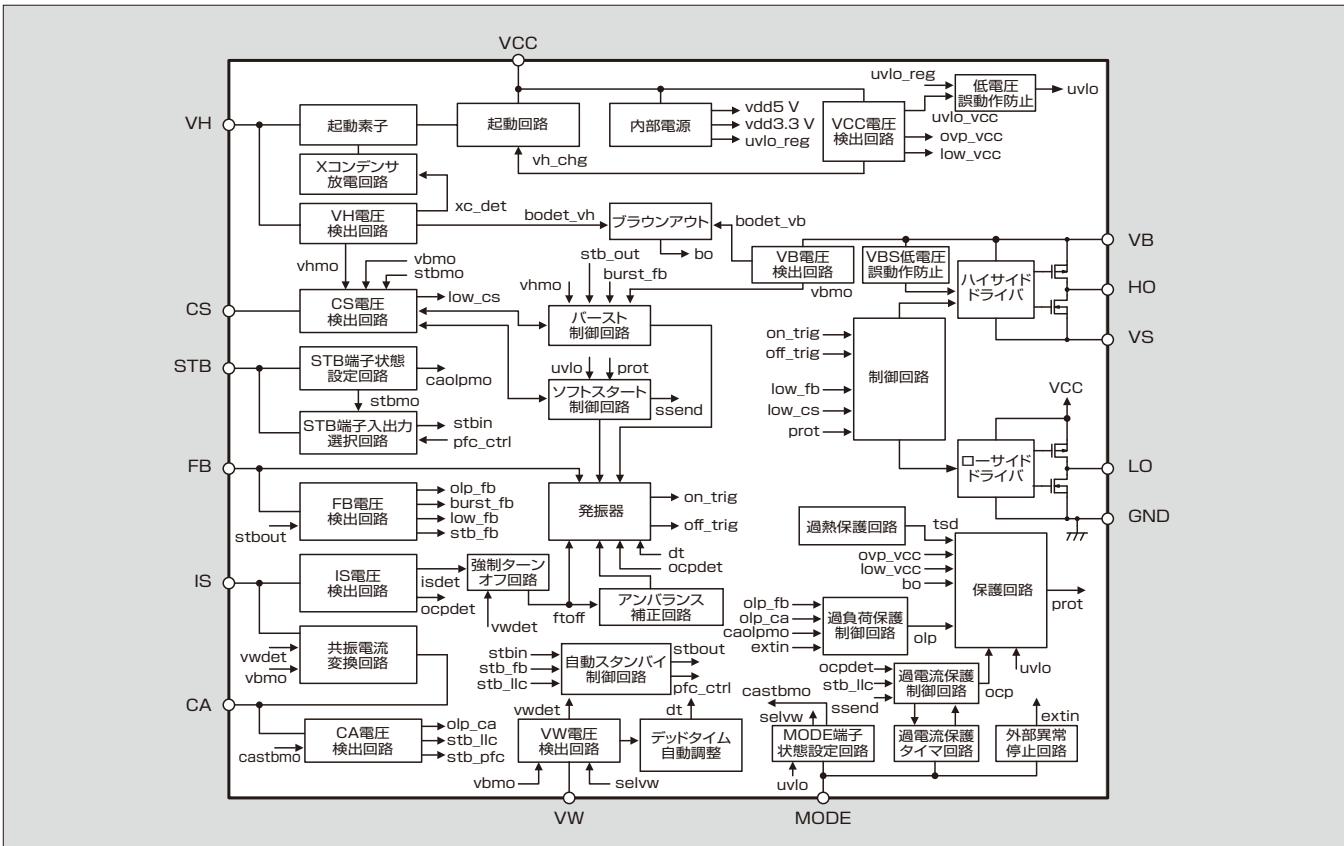


図4 「FA6B20N」のブロック図

表2 「FA6B20N」と従来製品の機能比較

項目	FA6B2ON	従来製品
自動スタンバイ機能	あり	なし
スタンバイ状態の PFC 動作	動作	停止
軽負荷時の効率 ($P_o=5\text{ W}$)	75%	60%
待機電力 ($V_{in}=230\text{ V}$, $P_o=125\text{ mW}$)	260 mW	270 mW
PFC との連係機能	あり	なし

ハーフブリッジ回路のハイサイドとローサイドのスイッチ素子を直接駆動可能な 630 V 耐圧ドライバ回路、および低消費電力で IC 起動を実現する 600 V 耐圧起動素子で構成している。

また、3.2節で詳述する自動スタンバイ機能の内蔵により、外部からのスタンバイ信号が不要になるため、従来製品では適用できなかった電源アダプタにも適用が可能である。さらに、スタンバイ状態でもPFC回路を動作させながら、高効率と低待機電力を実現している。これに加えて、LLC電流共振回路より先にPFC回路を動作させる連係動作により、低入力電圧での重負荷起動が可能になった。パッケージはJEDEC準拠の16ピンSOPを採用した。

3.2 自動スタンバイ機能

従来製品は、スタンバイ状態での待機電力を低減するためにバースト動作を行っていた。その際に、電源の二次側

からスタンバイ信号を受ける必要があるため、部品点数が増加してしまう、という問題があった。

FA6B20N は、一次側の LLC 電流共振回路の共振電流を IS 端子で検出し、CA 端子の電圧をコンデンサーで平滑化することで、二次側の負荷情報を検出する機能を内蔵した。図 5 に、FA6B20N の負荷 P_o と CA 端子電圧の関係を示す。FA6B20N は、IC の動作の連続スイッチングを行うノーマル状態と、意図的にスイッチング停止期間を設けてバースト動作を行うスタンバイ状態があり、これらが自動で切り替わる自動スタンバイ機能を持つ。この機能により、ノーマル状態で CA 端子電圧が 0.3 V より低くなるとスタンバイ状態に切り替わり、スタンバイ状態で CA 端子

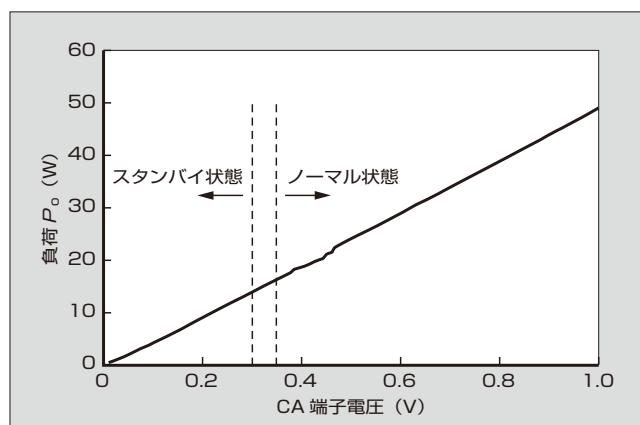


図5 「FA6B20N」の負荷 P_o と CA 端子電圧の関係

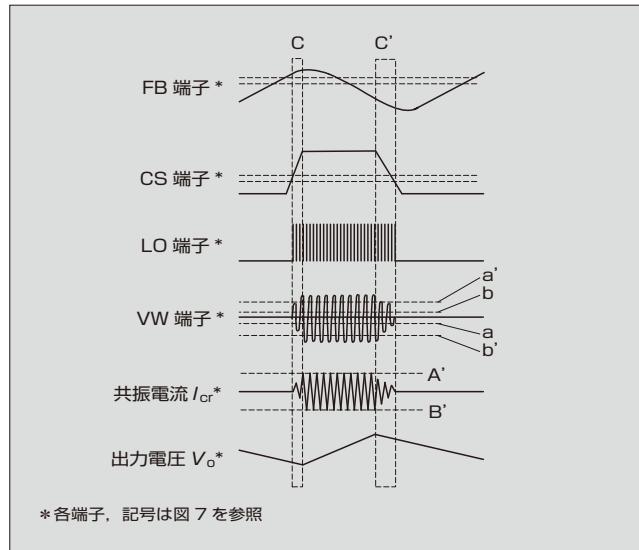


図6 「FA6B20N」バースト制御のシーケンス図

電圧が0.35V以上になるとノーマル状態に切り替わる。

FA6B20Nは、ユーザがMODE端子に接続する抵抗を3段階の中から選択することで、スタンバイ状態とノーマル状態が切り替わる電圧を設定できる。切り替わる電圧にヒステリシスを設けることにより、スタンバイ状態とノーマル状態の混在による不安定な状態が発生しないようにしている。

3.3 高効率バースト制御

富士電機のLLC電流共振制御ICは、スタンバイ状態では、バースト制御によりスイッチング回数の削減を行うことでスイッチング損失を低減し、効率を向上している。バースト制御では、出力電圧が低下してFB端子電

圧が高くなると、CS端子コンデンサを充電するソフトスタートでスイッチングを開始し、出力電圧が上昇する。出力電圧が上昇してFB端子電圧が低くなると、CS端子コンデンサを放電するソフトエンドでスイッチング停止する。図6に、FA6B20Nのバースト制御のシーケンス図を示す。VW端子の強制ターンオフ電圧レベルをノーマル状態(a-b)からスタンバイ状態(a'-b')に切り替え、共振電流のピーク(A'-B')を抑えることで、出力電圧リップルや音鳴り、共振電流による損失を抑制している。さらに、ソフトスタート(C)とソフトエンド(C')の区間を短縮することで、無効スイッチング領域を削減して効率向上を図っている。

3.4 静電破壊耐量の向上

従来、LLC電流共振制御ICのVH端子における、静電破壊耐量のHBM(Human Body Model)は+1kVであった。FA6B20Nでは、VCC端子に電流を供給するためにVH端子に内蔵している起動素子を改良することで、+2kVを達成した。

4 電源への適用効果

4.1 回路部品点数の削減

FA1A60NとFA6B20Nを搭載したアプリケーション回路例を図7に示す。PFC制御ICとLLC電流共振制御ICの連絡は、FA1A60NのRT端子とFA6B20NのSTB端子との間で行う(図7のA部)。表3に、同等の機能を持つ電源において、従来製品を搭載したものに対する電源部品の削減効果を示す。FA1A60NとFA6B20Nを搭載した電源では、外部からスタンバイ信号を伝達する回路および

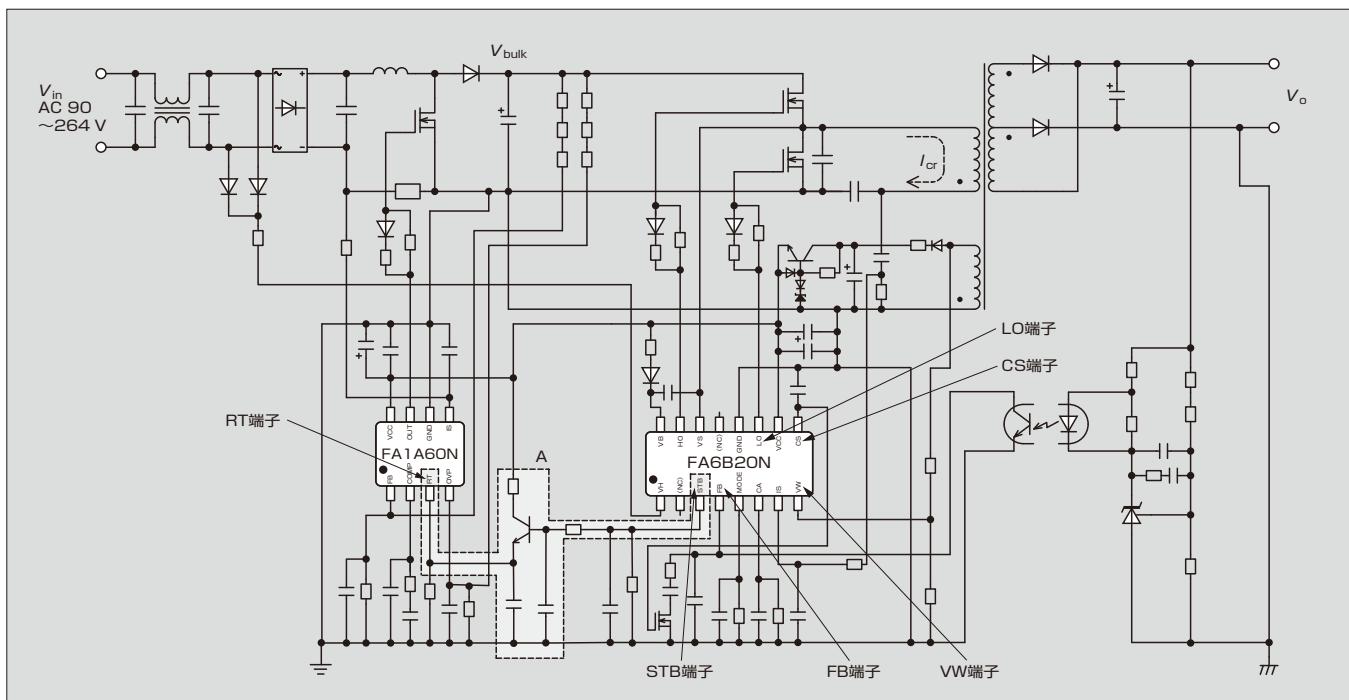


図7 「FA1A60N」と「FA6B20N」のアプリケーション回路例

表3 電源部品の削減例

機能	部品	点数
外部スタンバイ信号	フォトカプラ	-1
	MOSFET	-2
	抵抗	-3
PFCのVCC端子への電源供給用スイッチ	トランジスタ	-1
	ダイオード	-2
	ツエナーダイオード	-1
	抵抗	-2
PFCとLLCの連係	トランジスタ	1
	抵抗	2
	コンデンサ	2
合計		-7

PFC制御ICのVCC端子への電源供給用スイッチ回路が不要となり、RT端子とSTB端子の連係用の回路が追加になる。この結果、電源全体の部品点数は従来製品の102個から95個になり、7個の部品を削減できる。特に、故障しやすい部品であるフォトカプラの削減が可能となった。

4.2 軽負荷時の効率向上

図8に、入力電圧AC240Vの軽負荷時の効率を示す。FA1A60NとFA6B20Nを搭載した電源は、スタンバイ状態時にPFC制御ICを停止させる従来製品を搭載した電源と比べて、15W以下の効率が高く、負荷 P_o が5Wのときの効率は75%を達成した。

図9に、負荷 P_o が125mWのときの待機電力を示す。FA1A60NとFA6B20Nを搭載した電源は、従来製品を搭載した電源に比べて、AC入力電圧に対して待機電力の依存性が小さく、AC230V入力時の待機電力は260mW以下を実現した。

4.3 重負荷起動対応の起動シーケンス

図10に、FA1A60NとFA6B20Nを搭載した電源における低入力電圧時の重負荷起動波形を示す。評価条件は、入力電圧がAC90V、出力電圧 V_o が13V、出力電流 I_o が4.2Aである。FA1A60NとFA6B20Nを搭載した電源は、

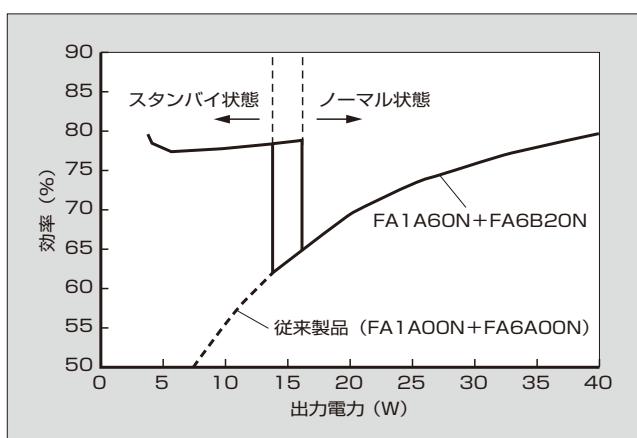


図8 軽負荷効率 (入力電圧 AC240 V)

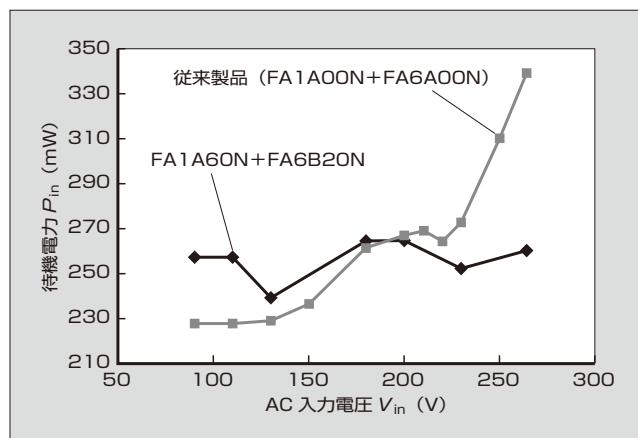


図9 待機電力

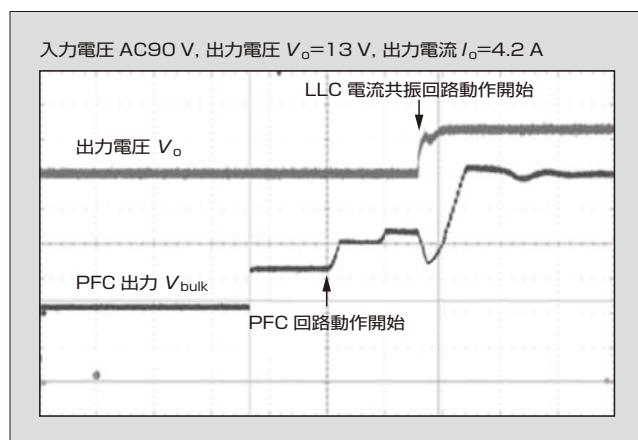


図10 低入力電圧時の重負荷起動波形

電源投入後にPFC回路が先に動作を開始する。PFC回路の出力電圧 V_{bulk} が上昇した後、LLC電流共振回路が動作を開始し出力電圧 V_o が上昇する。LLC電流共振回路が動作を開始するとき、 V_{bulk} が上昇しているため、過負荷保護で停止することなく V_o が上昇し、低入力電圧時の重負荷起動が可能となる。このような起動シーケンスにより、電源アダプタに適用が可能である。

5 あとがき

高効率電源用の臨界モードPFC制御IC「FA1A60N」とLLC電流共振制御IC「FA6B20N」の特徴と電源への適用効果について述べた。これらのICを搭載して電源を構成することで、電源の部品点数の削減、スタンバイ状態での高効率と低待機電力、電源アダプタへの適用が可能である。

富士電機では、今後もさらなる高効率化、低待機電力化、部品削減が可能な新技術の確立を図り、年々厳しくなる規格・市場要求に応える開発を行っていく所存である。

参考文献

- (1) 山田谷政幸ほか. LLC電流共振制御IC「FA5760N」. 富士電機技報. 2012, vol.85, no.6, p.445-451.

- (2) 陳建ほか. 第2世代LLC電流共振制御IC「FA6A00シリーズ」.
富士電機技報. 2013, vol.86, no.4, p.267-272.
- (3) 菅原敬人ほか. 第3世代臨界モードPFC制御IC「FA1A00シリーズ」. 富士電機技報. 2014, vol.87, no.4, p.263-267.
- (4) 川村一裕ほか. LLC電流共振電源の回路技術. 富士電機技報. 2014, vol.87, no.4, p.268-272.



矢口 幸宏

電源ICの開発に従事。現在、富士電機株式会社電子デバイス事業本部事業統括部ディスクリート・IC技術部。



北條 公太

パワー半導体のフィールドアプリケーションエンジニアリングに従事。現在、富士電機株式会社電子デバイス事業本部営業統括部応用技術部。



園部 孝二

電源ICの開発に従事。現在、富士電機株式会社電子デバイス事業本部事業統括部ディスクリート・IC技術部。





*本誌に記載されている会社名および製品名は、それぞれの会社が所有する商標または登録商標である場合があります。