

スイッチング電源用 DC-DC 変換技術

鷗頭 政和(げきのず まさかず)

西川 幸廣(にしかわ ゆきひろ)

野澤 武史(のざわ たけし)

1 まえがき

スイッチング電源は、コンピュータをはじめ各種端末機器、通信機器などほとんどの電子機器の電源として用いられている。スイッチング電源に求められる性能は、小型・軽量化、低価格化などに加えて低ノイズ、待機電力の低減など環境面への配慮が挙げられる。これらの要求を満足すべく、さまざまな変換方式が提案されている。

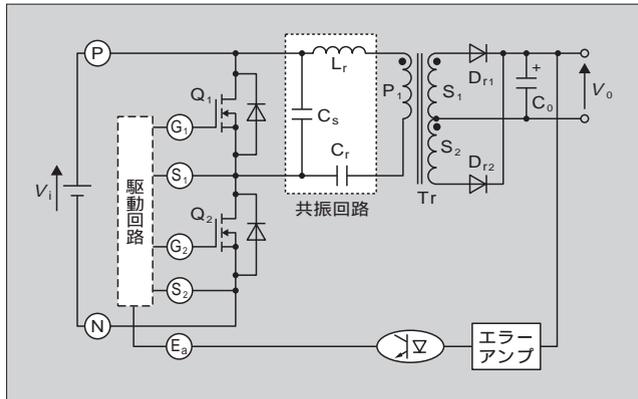
この中で、電流共振型の変換方式は高い変換効率と低ノイズの実現により実用化されている。本稿では、電流共振型 DC-DC 変換技術における回路方式、待機電力低減技術、および多出力時の制御技術について紹介する。

2 電流共振型 DC-DC 変換回路

2.1 主回路構成

図 1 に電流共振型 DC-DC 変換回路を示す。主回路は MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) Q_1 および Q_2 を主スイッチとしたハーフブリッジ構成である。共振用コンデンサ C_r 、 C_s と共振用リアクトル L_r とで共振回路を構成することにより、 Q_1 および Q_2 のスイッチング損失を低減できる。変圧器二次巻線はセンタータップ構成であり、整流ダイオード D_{r1} および D_{r2} に

図 1 電流共振型 DC-DC 変換回路



より高周波交流電圧を全波整流し、平滑コンデンサ C_o で整流電圧を平滑する。

出力定電圧制御は、エラーアンプの出力をホトカブラで絶縁し、ホトカブラの出力を駆動回路に入力することにより主スイッチの駆動信号を生成する。

この回路は、スイッチング電源の DC-DC コンバータとして適用事例が多いフライバックコンバータやフォワードコンバータと比較して以下の特徴がある。

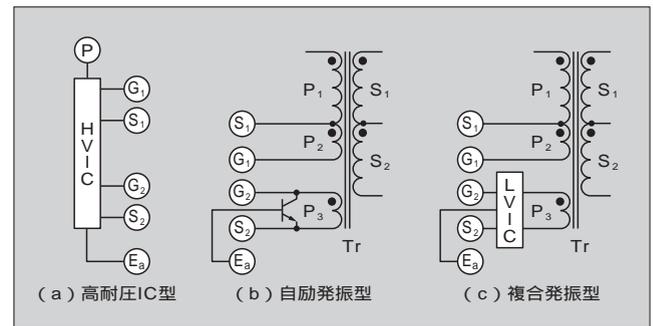
- (1) MOSFET がソフトスイッチングであり、この結果、低スイッチング損失および低ノイズである。
- (2) MOSFET の耐圧は直流入力電圧以上、整流ダイオードの耐圧は出力電圧の 2 倍以上でよい。
- (3) 変圧器を正負両方向に励磁し、変圧器の利用率がよい。
- (4) 共振リアクトルは変圧器漏れインダクタンスを利用することができ、共振動作させるための追加部品が少ない。

2.2 駆動方式

図 2 に各種駆動方式を示す。図 2(a) は高耐圧 IC による駆動方式である。この方式は、周波数変調方式による出力定電圧制御であり、現在一般的に使用されている。

図 2 b および c は富士電機独自の駆動方式である。b は変圧器 T_r に補助巻線 P_2 および P_3 を設け、 Q_1 および Q_2 を自動発振動作させ、 Q_2 をパルス幅変調 (PWM) 制御する方式である。また Q_2 を PWM 制御する結果、共振動作が変化し動作周波数も変化する。この方式は駆動回路の低

図 2 駆動方式



鷗頭 政和

パワーエレクトロニクス製品の開発に従事。現在、(株)富士電機総合研究所パワーエレクトロニクス研究所。電気学会会員、電子情報通信学会会員。



西川 幸廣

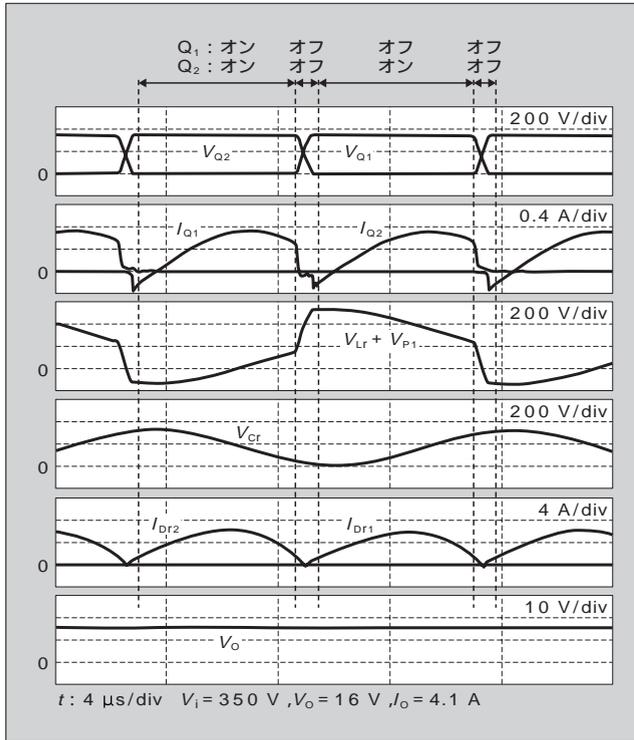
スイッチング電源技術の開発に従事。現在、(株)富士電機総合研究所パワーエレクトロニクス研究所。電気学会会員。



野澤 武史

パワーエレクトロニクス技術の開発に従事。現在、(株)富士電機総合研究所パワーエレクトロニクス研究所。電気学会会員。

図3 動作波形



耐压化と簡素化が可能となる。しかしながら待機電力低減、過電圧や過電流に対する保護などに対応するためには、追加部品が必要となる。

そこで定電圧制御、待機電力低減機能、保護機能などを低耐压 IC で構成し、 Q_1 を補助巻線による駆動、 Q_2 を低耐压 IC による駆動とすることで上記課題を解決した方式が図 2(c)である。この方式は Q_1 および Q_2 ならびに低耐压 IC をパッケージ化した F9221L (複合発振型電流共振コンバータ用パワーデバイス) として製品化している。

2.3 動作波形および電気特性

図 3 に入力電圧 DC 350 V, 出力 DC 16 V/65.6 W, 動作周波数 78 kHz, 自励発振型駆動における動作波形を示す。MOSFET Q_1 および Q_2 には正弦波状の電流が流れ、共振用コンデンサ電圧 V_{Cs} によりスイッチング時の電圧変化率が抑制される。共振用コンデンサ電圧 V_{Cr} は正弦波状に変化し、 $(L_r + P_1)$ に対する印加電圧は、 Q_2 オン時が $V_i - V_{Cr}$, Q_1 オン時が V_{Cr} である。整流ダイオード D_{r1} および D_{r2} には正弦波状の電流が流れ、出力電圧 V_o は平滑コンデンサ C_o により直流となる。

図 4 に効率特性を示す。入力電圧 DC 350 V, 定格負荷において最大効率 94.4%と高効率を達成している。入力電圧が高くなると効率が低下しているが、この原因はパルス幅変調制御の結果、変圧器二次巻線 S_1 およびダイオード D_{r1} を介する電力供給が大きくなり、これらの責務が増加するためである。

図 5 に雑音端子電圧 (467 ページの「解説」参照) 特性を示す。国際規格である CISPR Pub.22 Class B に対し 30 dB μ V 程度の余裕があり、低ノイズ化も達成している。

図4 効率特性

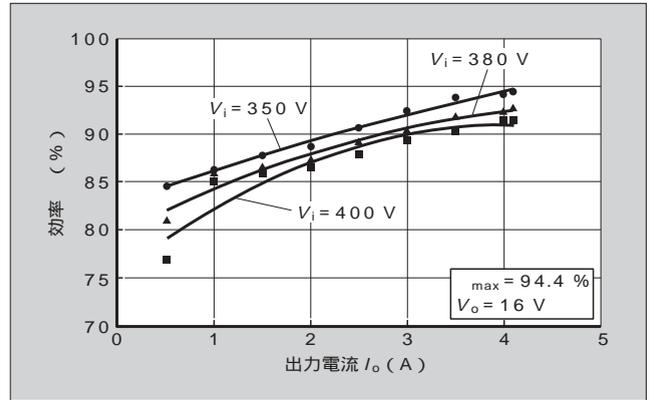
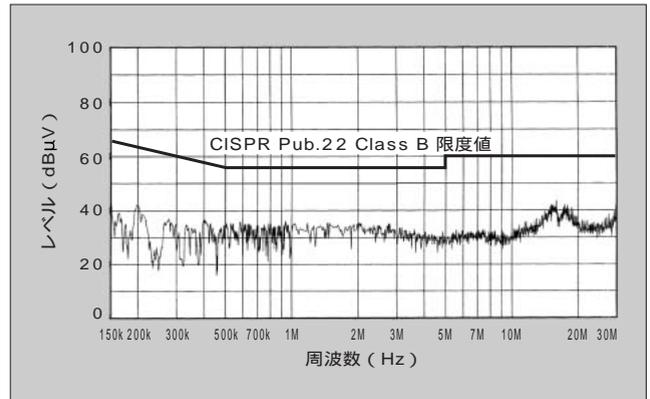


図5 雑音端子電圧特性



③ 待機電力の低減技術

近年、地球環境保護の観点から電子機器の通常運転時の省電力化に加え、主電源は投入したままでこれら電子機器の運転を停止させている場合 (待機) の省電力化が強く求められている。

一般的に待機電力低減機能を持つスイッチング電源は、通常運転用の電力変換回路に加え、待機専用の補助電源回路も搭載しており、装置体積の増加やコストパフォーマンスの悪化などの課題がある。この課題を解決するため、一つの電力変換回路で通常運転と待機時の省電力化に対応する富士電機独自の待機時制御方式を開発した。図 6 に F9221L の待機電力低減機能として採用している、PWM 間欠制御方式の回路ブロックを示す。図中の破線内がこの制御方式に関する回路である。この制御方式は、スイッチングの強制停止期間を設けて間欠発振動作をさせ、単位時間あたりのスイッチング回数を低減させることで省電力化を図るものである。

この方式の特徴は次のとおりである。

(1) 待機時における高精度な定電圧制御

スイッチング期間と強制停止期間を固定とした場合、負荷に供給される電力はスイッチング期間で制限されるため、入力電圧や負荷変動の範囲が広い条件において、定電圧制御は困難である。したがって、定電圧制御を高精度に行う

には、入力電圧が高い場合ではスイッチング期間を狭め、逆に低い場合ではスイッチング期間を広げる必要がある。そこでこの制御方式では、スイッチング期間と強制停止期間をホトカブラの出力信号 V_{FB} と間欠発振用三角波 V_B との比較演算によって決定することで、入力電圧や負荷変動の範囲が広い条件においても高精度な定電圧制御ができる。

(2) 変圧器からの音の低減

単純に間欠発振動作をさせると変圧器から耳障りな音が発生する。この音は、図7の動作波形に示すように、ス

図6 PWM 間欠制御方式の回路構成

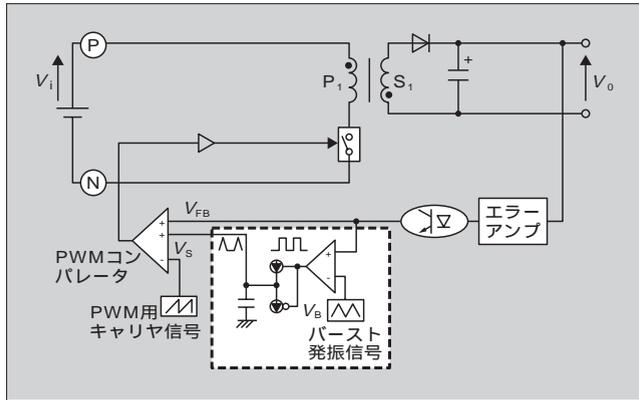


図7 待機時の動作波形

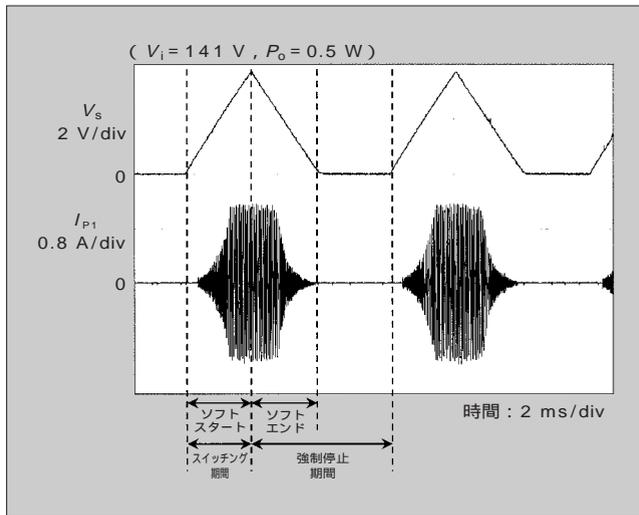
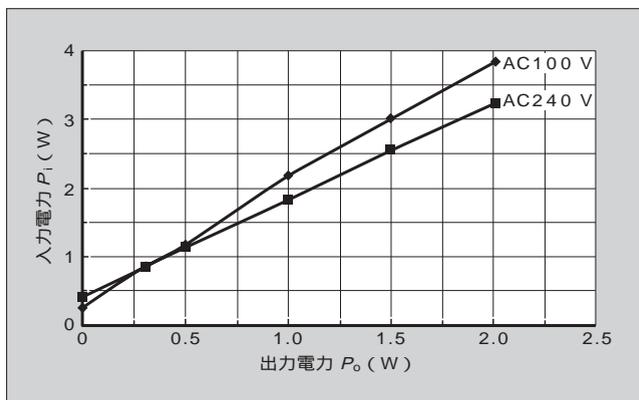


図8 低出力時の入力電力特性



スイッチング期間の開始時に半導体スイッチング素子のオン期間を徐々に広げ（ソフトスタート）、スイッチング停止期間の開始時にはオン期間を徐々に狭め（ソフトエンド）、変圧器に流入する電流 I_{P1} を緩やかに増減させることで解消している。

(3) 待機専用補助電源回路の省略

図8に力率改善回路と複合発振型電流共振 DC-DC コンバータから成るスイッチング電源に、この制御方式を適用したときの入力電力特性を示す。なお、力率改善回路は損失低減のためその動作を停止させている。無負荷時の入力電力は 0.4 W 以下と低損失であり、待機専用補助電源回路は不要である。

4 多出力電流共振型 DC-DC 変換回路

図9に多出力電流共振型 DC-DC 変換回路を示す。図1の回路構成に対し、変圧器二次巻線 S_1 に可飽和リアクトル L_1 を、 S_2 に L_2 をおのこの接続し、エラーアンプの出力をリセット回路に入力し、リセット回路の出力をダイオード D_{a1} および D_{a2} を介して、可飽和リアクトル L_1 および L_2 に接続する。変圧器二次側の回路を必要数追加すれば、出力数を任意に増やすことができる。

この方式は、可飽和リアクトルを磁気的なスイッチとして利用するものである。エラーアンプの出力結果に基づき、リセット回路が可飽和リアクトルのリセット電流を供給する。リセット電流が大きい場合は可飽和リアクトルの不飽和期間が長く、変圧器一次側から二次側への電力供給期間を短くする。結果的に変圧器の二次側で PWM 制御することになり、出力を定電圧制御することができる。

複数個の出力は、上記動作原理により各出力個別に制御できるため、変圧器一次側に特別な制御回路は必要なく、発振器によりオン時比率 0.5 一定で Q_1 および Q_2 を交互に駆動するだけでよい。

図9に示す回路構成において、入力電圧が高くなった場合、動作周波数一定で動作させると式1から、変圧器および可飽和リアクトルの磁束密度変化 B が増加することになり大型化する。

図9 多出力電流共振型 DC-DC 変換回路

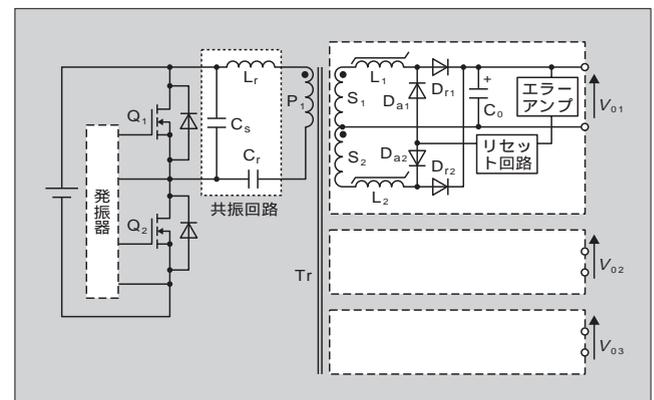
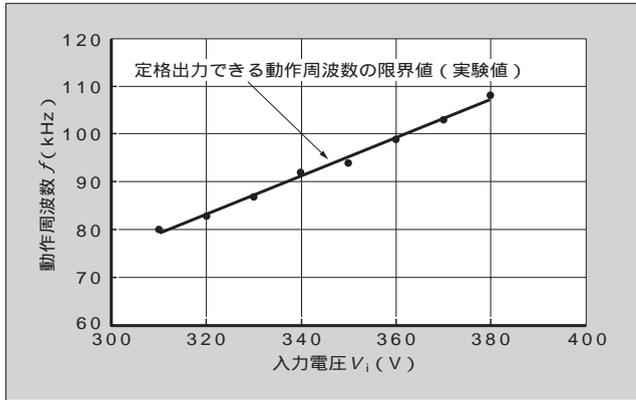


図 10 入力電圧と動作周波数との関係



$$B = \frac{ET}{N \cdot A_e} \dots\dots\dots (1)$$

ただし、 ET ：巻線に印加される電圧時間積
 N ：ターン数
 A_e ：コア実効断面積

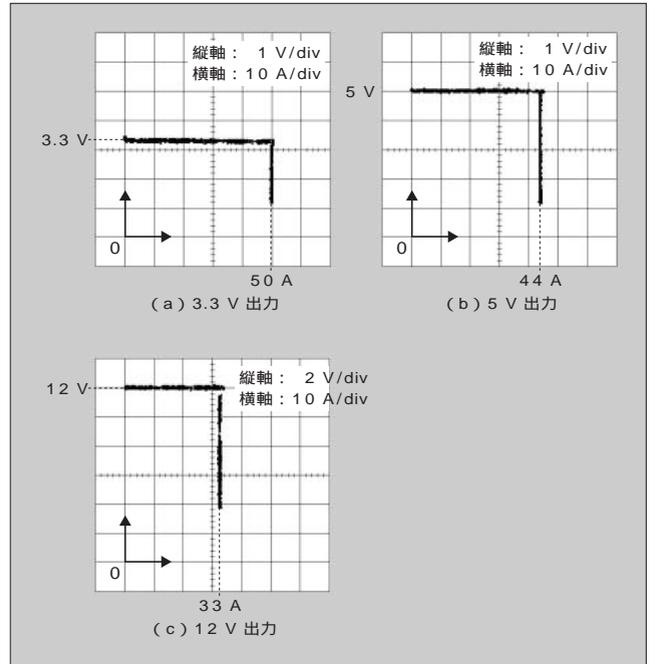
この課題を解決するには、入力電圧を検出し動作周波数を変える制御を追加すればよい。しかしながら、電流共振型 DC-DC コンバータは、変圧器巻数比が一定の場合、入力電圧によって定格出力できる動作周波数の限界がある。図10に示す動作周波数特性は、定格出力できる限界値の一例である。周波数制御はこの特性をもとに決定する。周波数制御を追加した場合、追加しない場合と比較して、変圧器および可飽和リアクトルのコア実効断面積をおのおの15%程度小さくできる。

図11に出力特性を示す。3.3V、5Vおよび12Vのすべての出力において無負荷から過負荷まで定電圧制御できている。また過電流に対する保護機能として、3.3V出力は50A、5V出力は44A、12V出力は33Aでそれぞれ出力電圧を垂下させている。

5 あとがき

スイッチング電源に適用する電流共振型 DC-DC 変換技

図 11 出力特性



術を紹介した。ここで紹介した技術は、装置の小型化に大いに寄与するものとする。今後もさらなる小型化、高性能を実現する技術の開発を推進していく所存である。

参考文献

- (1) 細谷裕．ノートパソコン用共振型アダプタ．98 スイッチング電源システムシンポジウム．1998，C1-3-1 ~ C1-3-15．
- (2) 鷗頭政和．高効率自励発振型電流共振コンバータ．電子技術．vol.43，no.5，2001，p.22-25．
- (3) 桑原今朝信，西川幸廣．複合発振型電流共振コンバータ用パワーデバイスの応用．電子技術．vol.44，no.2，2002，p.56-60．
- (4) 鷗頭政和ほか．マグアンプ制御電流共振 DC/DC コンバータ方式ミッドレンジサーバ用電源．平成 13 年電気学会産業応用部門大会論文集．vol.3，2001，p.1351-1354．