60 V 耐圧 MOSFET 内蔵型降圧同期整流電源 IC

藤井　優孝（ふじい　まさなり）　　米田　　保（よねだ　たもつ）

1　まえがき

近年，電子機器はますます小型化・軽量化・高機能化が進んでおり，この電子機器を駆動するための電源においては小型・高出力・高効率の要求がなされている。

この要求に対し，富士電機ではこれまでも 60V 耐圧のメインのパワー MOSFET（Metal Oxide Semiconductor Field Effect Transistor）と PWM（Pulse Width Modulation）制御回路をワンチップ化した 1 チャネルパワー MOSFET 内蔵の降圧型スイッチング電源制御用 DC-DC コンバータ IC の開発および製品化を行い，出力負荷電流値による系列化を進めてきている。

本稿では，電源の小型化・高出力化・高効率化の要求をさらに満足させるためにメイン側および同期整流側の高耐圧パワー MOSFET を内蔵した 3 チャネル出力および 2 チャネル出力の降圧型 DC-DC コンバータ IC「FA7726F」および「FA7730F」を開発・製品化したので，その概要を紹介する。

2　製品の概要

図 1 に今回開発・製品化した IC の製品外観を示す。また，**表 1** に 60 V 耐圧パワー MOSFET 内蔵の降圧型スイッチング電源制御用 DC-DC コンバータ IC の系列一覧を示す。

2.1　IC 全体の特長

本 IC は直流安定化電源として機能するための PWM制御を行う基本機能のほか，電源の小型・高効率・高出力に有利となる以下の特長を有する。特に，電源電圧が 10 ～ 45 V で負荷電流を各 1.2 A まで出力することができ，電源総合効率は最大で 90 %以上を実現することができる。これは従来の富士電機製品 FA3685P に対して同期整流化することによって電源総合効率で 5 ～ 10 %以上の効率アップが可能となった。

(1)　低オン抵抗 60 V 耐圧のパワー MOSFET 内蔵の同期整流方式で高効率を実現：電源総合効率 90 %以上

図 1　FA7726F および FA7730F の製品外観

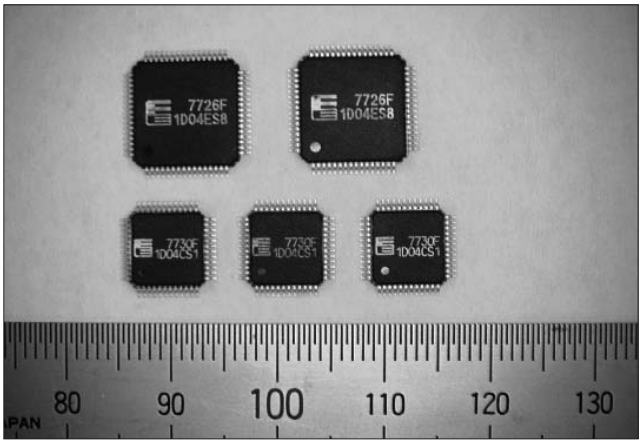


表 1　60 V耐圧パワーMOSFET内蔵の降圧型スイッチング電源制御用DC-DCコンバータICの系列一覧

入力電圧	出力チャネル数	出力電圧	過電流保護	動作周波数	回路方式	パッケージ	型　名
10～45 V	1	3.3 Vまたは1.5 V	ラッチ電流0.9 A	80 kHz	非同期MOS内蔵	PDIP8	FA7702P
10～45 V	1	任意設定	ラッチ電流1.0 A	80 kHz	非同期MOS内蔵	PDIP8またはSOP8	FA3635P/S
10～45 V	1	任意設定	ラッチ電流2.0 A	40 kHz	非同期MOS内蔵	PDIP8	FA3685P
10～45 V	2	チャネル1：1.5 Vまたは5 V チャネル2：3.3 V	パルスバイパルス制限電流2.5 A	40～200 kHz	同期整流MOS内蔵	E-pad　TQFP48	FA7730F
10～45 V	3	チャネル1：5 V チャネル2：3.3 V チャネル3：1.5 V	パルスバイパルス制限電流2.5 A	40～200 kHz	同期整流MOS内蔵	E-pad　TQFP64	FA7726F

藤井　優孝

スイッチング電源 IC の開発に従事。現在，富士電機デバイステクノロジー(株)半導体事業本部半導体工場情報・電源開発部。

米田　　保

スイッチング電源 IC の開発に従事。現在，富士電機デバイステクノロジー(株)半導体事業本部情報・電源事業部 TAC（テクニカルアプリケーションセンター）。

(2)　高出力負荷電流（～ 1.2 A）
(3)　電圧検出抵抗を内蔵し，高精度出力電圧を実現：各チャネルとも±2.5 %
　○1.5 V，3.3 V，5 V の 3 チャネル出力：FA7726F
　○3.3 V，1.5 V/5 V の 2 チャネル出力（SEL 端子で 1.5 V/5 V 切換可能）：FA7730F
(4)　電源電圧範囲が広い：IC 電源入力 10 ～ 45 V
(5)　動作周波数範囲が広い：40 ～ 200 kHz
(6)　チャネルごとのソフトスタート回路
(7)　チャネルごとのオンオフ機能内蔵（FA7730F のみ）
(8)　チャネルごとのタイマラッチ式出力短絡保護回路内蔵
(9)　低電圧誤動作防止回路内蔵
(10)　パルスバイパルス方式の 2.5 A 過電流制限機能内蔵でパワー MOSFET の保護，コイルの電流飽和防止および電源の過負荷保護
(11)　過熱保護回路内蔵
(12)　小型・薄型・許容損失大の E-pad TQFP パッケージ
　○TQFP64 ピン（FA7726F）
　○TQFP48 ピン（FA7730F）

2.2　動作説明

図 2 に FA7726F の内部ブロック図を，**図 3** に FA7730F の内部ブロック図を示す。また，各種動作について以下に述べる。

(1)　ソフトスタート回路（共通）

チャネルごとのソフトスタート回路にて起動時にデューティサイクルを徐々に広げ，入力電圧の突入電流と出力電圧のオーバシュートを抑制する。ソフトスタート端子（CS）には内部電流源を内蔵しているため外部にコンデンサを接続して使用する。

(2)　オンオフ回路（FA7730F のみ）

チャネルごとに出力を停止することができる。

(3)　パルスバイパルス過電流制限回路

チャネルごとにメイン MOSFET に流れる電流を監視し，2.5 A 以上の電流が流れるとメイン MOSFET のオン期間を小さくすることでメイン MOSFET を流れる電流を制限する。

(4)　タイマラッチ式出力短絡保護回路

チャネルごとに誤差増幅器の出力電圧異常を監視し，タイマラッチ式出力短絡保護回路にてある一定の遅延時間経過後，IC 出力を停止する。この遅延時間は内蔵の電流源で充電されるタイマラッチ用端子（CP）に接続されるコンデンサ容量で設定することが可能である。

(5)　過熱保護回路

IC の温度異常を監視し，145 ℃以上の温度となると，IC 出力を停止する。誤動作防止のために OHP 端子にはコンデンサを接続する。

(6)　低電圧誤動作防止用回路

電源入力端子（VCC および PVCC）電圧が低下（5.5 V 以下）するとすべてのチャネルの出力を停止する。

(7)　三角波発振器

三角波発振器の発振周波数はタイミング抵抗接続端子（RT）に 4.6 ～ 24 kΩ の抵抗を接続することで 40 ～ 200 kHz の間で任意に設定できる。三角波の振幅は 0.6 ～ 2.0 V であり，各チャネルの PWM コンパレータに入力される。

図２　回路ブロック図（FA7726F）

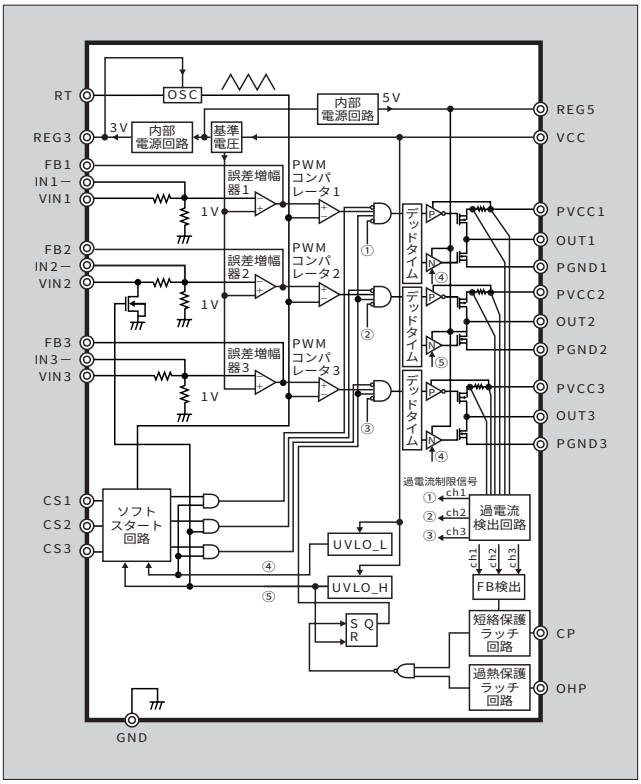
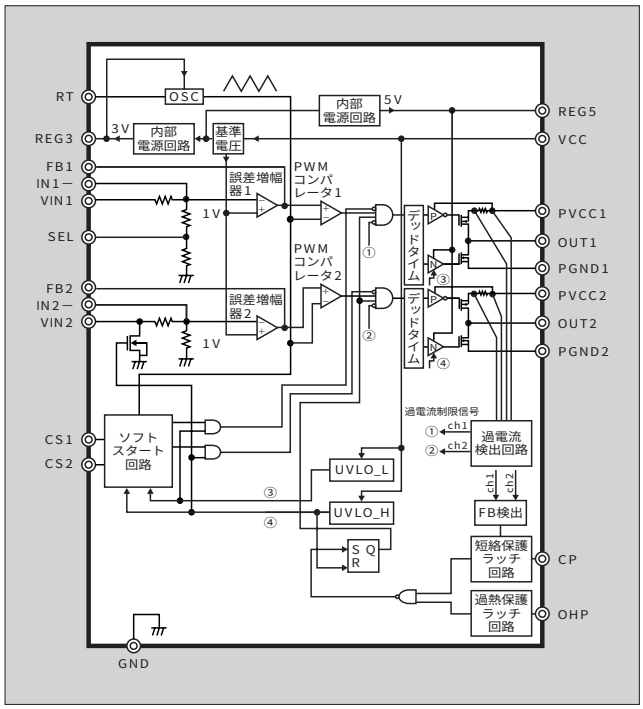


図３　回路ブロック図（FA7730F）



③　応用回路例

図 4 に FA7726F の応用回路例を，**図 5** に FA7730F の応用回路例を示す。一例として，FA7730F は SEL 端子を GND 端子に接続しており，出力 5 V と 3.3 V の構成となる。また，SEL 端子オープンで出力 1.5 V と 3.3 V の構成に切り替えることもできる。

FA7726F の電源総合効率を**図 6** ～**図 8** に示す。出力電圧は 5 V，3.3 V および 1.5 V の 3 チャネルである。**図 6** に動作周波数 120 kHz 時の入力電圧と電源総合効率の関係を示す。出力負荷電流は各チャネルとも 0.4 ～ 1.0 A であり，このときの電源総合効率は入力電圧および出力負荷電流値にもよるが 78 ～ 91 %である。次に，**図 7** および**図 8** に入力電圧 10 V 時および 40 V 時の動作周波数と電源総合効率の関係をそれぞれ示す。入力電圧 10 V 時には出力負荷電流が 0.4 A，0.6 A および 0.8 A で 40 ～ 200 kHz の全動作周波数領域にて電源総合効率が 85 %以上となっている。入力電圧 40 V 時には動作周波数 40 ～ 100 kHz で電源総合

図 4　応用回路例（FA7726F）

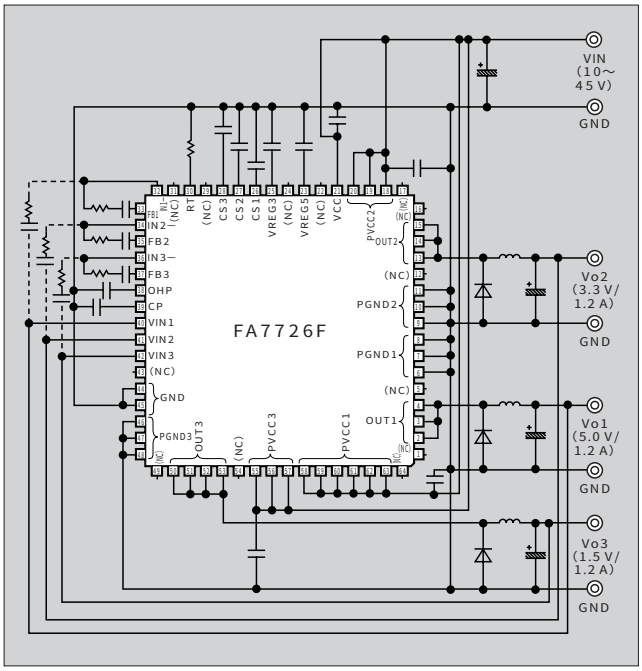


図 5　応用回路例（FA7730F）

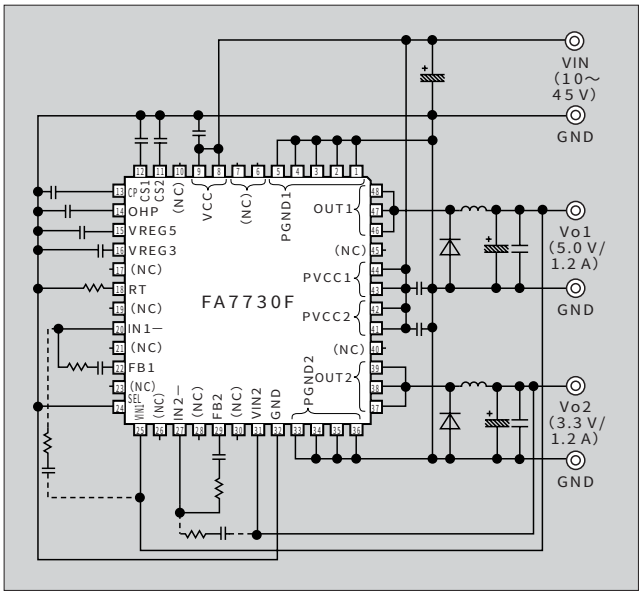


図 6　動作周波数 120 kHz 時の入力電圧と電源総合効率の関係（FA7726F）

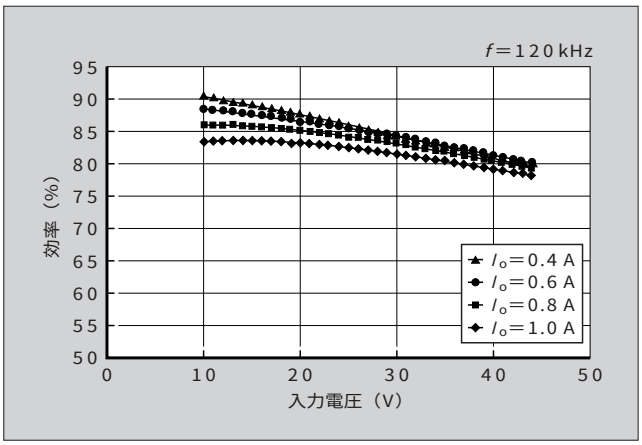


図 7　入力電圧 10 V 時の動作周波数と電源総合効率の関係（FA7726F）

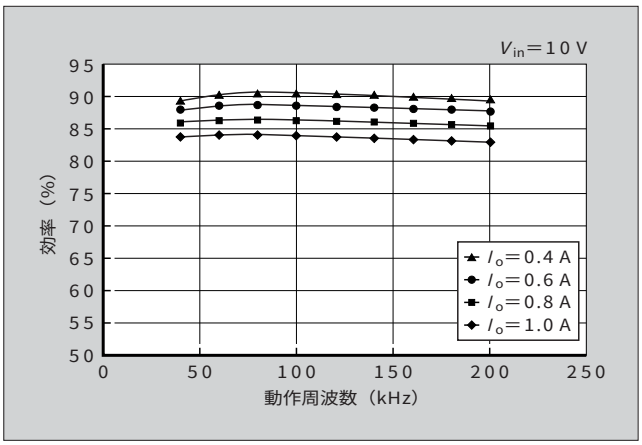


図 8　入力電圧 40 V 時の動作周波数と電源総合効率の関係（FA7726F）

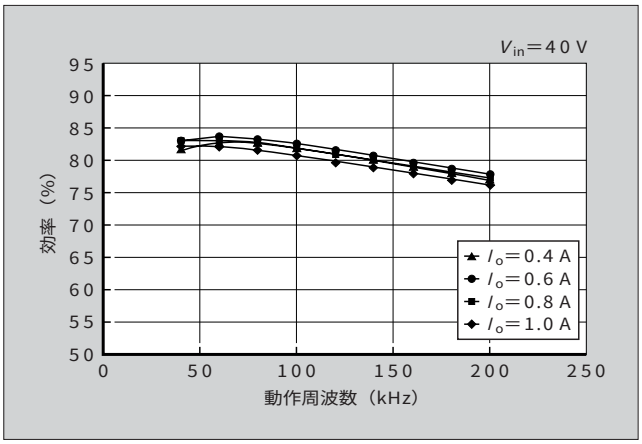


図９　動作周波数 120 kHz 時の入力電圧と電源総合効率の関係（FA7730F）

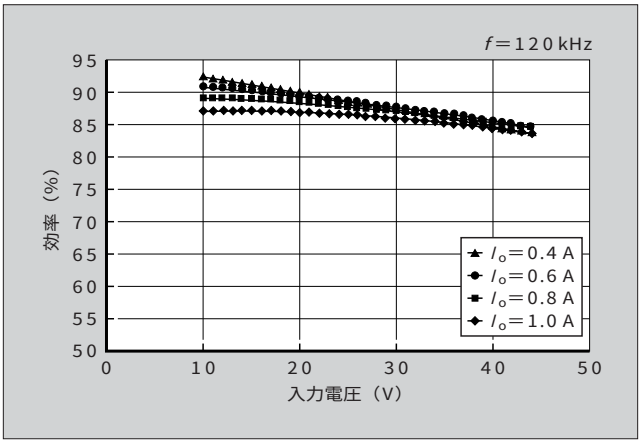
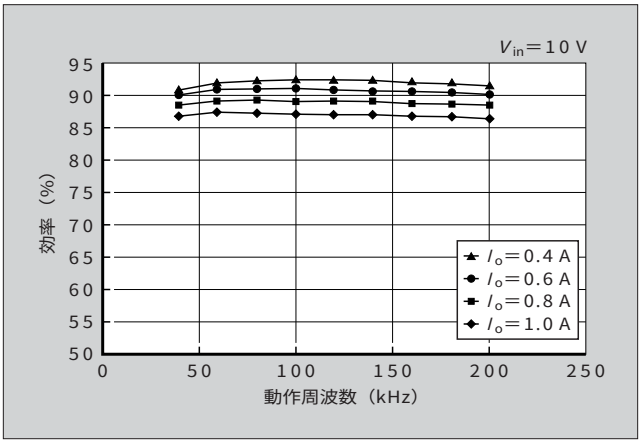


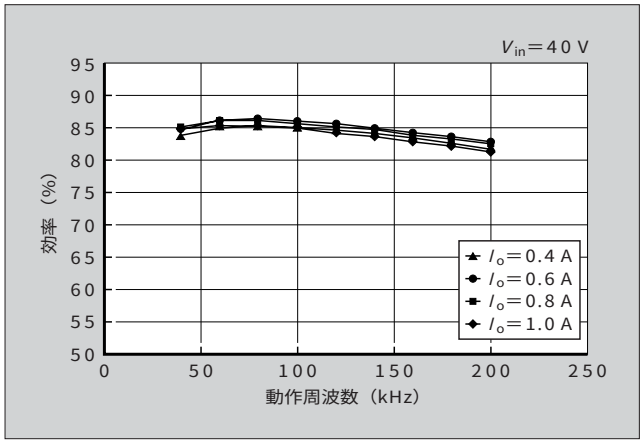
図10　入力電圧 10 V 時の動作周波数と電源総合効率の関係（FA7730F）



効率は 80 %以上と比較的高い効率となっている。

FA7730F の電源総合効率を**図９**～**図11**に示す。出力電圧は 5 V と 3.3 V の 2 チャネルである。**図９**に動作周波数 120 kHz 時の入力電圧と電源総合効率の関係を示す。出力負荷電流は各チャネルとも 0.4 ～ 1.0 A であり，このときの電源総合効率は入力電圧および出力負荷電流値にもよるが 84 ～ 92 %と高効率を実現している。次に，**図10**および**図11**に入力電圧 10 V 時および 40 V 時の動作周波数と電源総合効率の関係をそれぞれ示す。入力電圧 10 V 時には出力負荷電流が 0.4 A および 0.6 A で 40 ～ 200 kHz の全動作周波数領域にて電源総合効率が 90 %以上となっている。入力電圧 40 V 時には入力電圧 10 V 時と比較して入力電圧と出力電圧の差が大きくなることでスイッチング損失が増加し，電源総合効率は若干低下するが，電源総合効率は 82 ～ 87 %と比較的高い効率となっている。

図11　入力電圧 40 V 時の動作周波数と電源総合効率の関係（FA7730F）



4　あとがき

入力電圧が 10 ～ 45 V の同期整流パワー MOSFET 内蔵の 3 チャネル出力および 2 チャネル出力の降圧型 DC-DC コンバータ IC の概要を紹介した。

現在，電子機器はますます小型化・軽量化・高機能化が進んでおり，この電子機器を駆動するための電源においては小型化・高出力化・高効率化のほか低コスト化の要求が高まっている。そこで，富士電機ではこうした市場要求に応えるべく，今後パワー MOSFET のさらなる低オン抵抗化，スイッチングスピードの高速化などにより，電源総合効率の向上を図った高耐圧同期整流パワー MOSFET 内蔵の DC-DC コンバータ IC の系列化を進めていく所存である。

参考文献

(1)　野村一郎ほか．汎用 2 チャネル DC-DC コンバータ IC．富士時報．vol.74, no.10, 2001, p.557-560.
(2)　山田谷政幸．LCD パネル用電源 IC．富士時報．vol.74, no.10, 2001, p.561-563.
(3)　藤井優孝．液晶モニタ用 3 チャネル DC-DC コンバータ制御 IC．富士時報．vol.76, no.3, 2003, p.153-155.

e-Front runners

＊本誌に記載されている会社名および製品名は，それぞれの会社が所有する
商標または登録商標である場合があります。