情報制御・計測システムを支える設計製造技術

町田　潤一（まちだ　じゅんいち）　坂田　晃次（さかた　こうじ）　橘　諭貴（たちばな　ゆたか）

1　まえがき

近年，携帯電話やディジタルカメラなど電子機器の小型化・高性能化の流れが制御機器分野にも浸透している。

それに伴いプリント基板における配線および L/S（配線幅・配線間隔）の細線化や高密度実装への要求が著しく高くなってきている。この要求に対し，現在のプリント基板での細線化は数十 μm で限界に達すると思われ，この延長での劇的な細線化は困難と考える。

一方，細線化という方向では，シリコン基板を用いた集積回路（システム LSI）などで 0.1 μm レベルの細線化が実現されている。しかし，システム LSI などの集積回路を実際に適用する場合，さまざまな設計上の制約が発生したり膨大な設備投資や開発期間が必要になる。さらには一度に多大な数量を製作する必要があるという問題点がある。

富士電機では，従来の制御機器に対してプリント基板の高密度実装技術を適用している。今後ますます求められる小型化・高性能化への対応として，シリコン基板を用いた設計製造技術である高密度小型モジュール（IMM：Intelligent Micro Module）について紹介する。

2　IMM

ロット数量とモジュールサイズの相関で，**図1**に示すようなプリント基板とシステム LSI の間に大きな隔たりが生じた領域（ミッシングゾーン）が存在する。

このミッシングゾーンをターゲットにした技術として，シリコン基板上への微細配線の形成および汎用チップ実装による IMM を開発した。

富士電機では，この IMM を今後の情報制御・計測システムを支えていく設計製造技術と位置づけている。

3　IMM の内部構成

IMM には，シリコンの特徴を生かして多層配線および薄膜抵抗，MOS コンデンサを内蔵することができる。代表的な IMM の外観を**図2**に示す。

これを形成する技術は LSI を形成する技術と同様であるが，富士電機の保有技術である MEMS（Micro Electro Mechanical Systems）（443 ページの「解説」参照）技術を応用し，また多品種・少量生産に対応可能な IMM を提案するため，高額な設備投資を必要とせず，かつ低コストで設計・製造が可能な製法ルールや設計ルールを開発した。IMM の各部の説明にあたって断面構造を**図3**に示す。

図1　IMM のターゲット領域

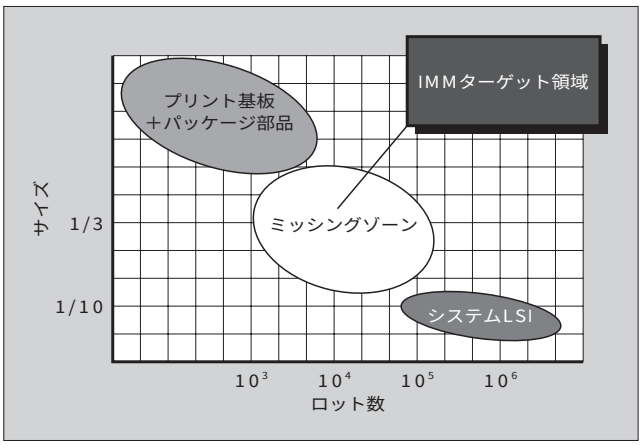
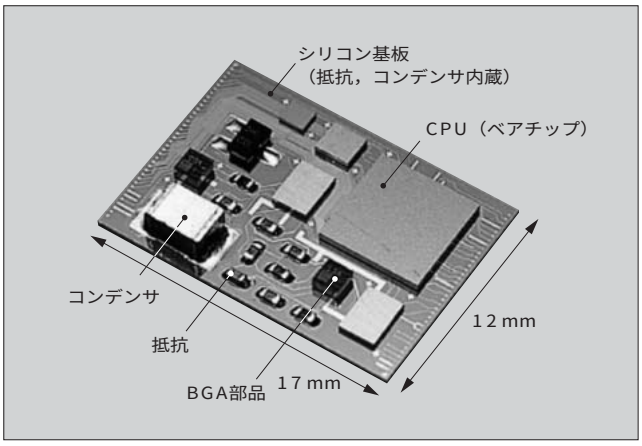


図2　IMM の外観例



町田　潤一

高密度小型モジュール（IMM）適用製品の開発・設計に従事。現在，富士電機システムズ(株)機器本部東京工場ファインテック機器部主任。

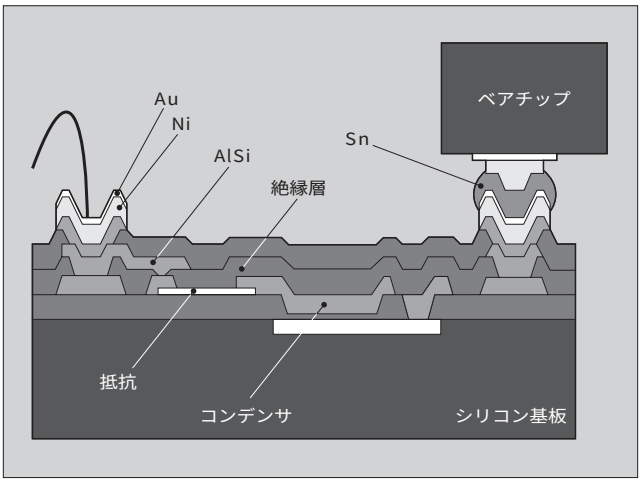
坂田　晃次

高密度小型モジュール（IMM）製造プロセスの開発に従事。現在，富士電機システムズ(株)機器本部東京工場ファインテック機器部。エレクトロニクス実装学会会員，応用物理学会分科会会員。

橘　諭貴

高密度小型モジュール（IMM）製造プロセスの開発に従事。現在，富士電機システムズ(株)機器本部東京工場ファインテック機器部。

図３　シリコン基板の断面構造



(1)　配　線

材質は AlSi（アルミニウム・シリコン）を用い，コンタクトメタルを使用せず，シリコンおよび層間の低抵抗コンタクトを可能にしている。

層間絶縁層はシリコン酸化膜を用いており，配線は最小幅 10 μm，最大 3 層までの形成ができる。配線の細線化（L/S が小さい）により，IMM の 3 層はプリント基板に換算すると 8 層分に相当する。

(2)　内蔵抵抗

内蔵抵抗は NiCr（ニッケル・クロム）薄膜を用いている。通常 LSI などでは拡散抵抗などが主流であるが，少ロット生産対応を考慮し金属薄膜抵抗を採用した。NiCr 薄膜抵抗により 1 kΩから 100 kΩ程度までの抵抗値を形成することができる。

(3)　内蔵コンデンサ

内蔵コンデンサは MOS 型を採用した。上部電極は第 1 層配線と同一層に形成し，下部電極には拡散電極を用いた。なお，誘電層には熱酸化膜を用いている。

この構造により，内蔵コンデンサは数十 pF から数 nF 程度までの容量を形成することができる。耐圧を持たせたまま大容量を確保するためには誘電層の面積を大きくする必要があるが，少量生産を考慮した工程を用いるなどの対策を行っている。

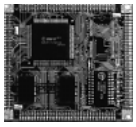
(4)　チップ部品実装

汎用 CPU や汎用メモリなどを混載することにより，システム LSI と同等の機能を IMM 上で実現する。搭載する部品および搭載方法は，ベアチップのフリップチップ実装や，BGA（Ball Grid Array）部品，チップ部品のリフロー実装などを混在させることができる。

(5)　パッド

パッド部構造は，さまざまな形態の部品実装に加えシリコン基板からの入出力信号用にワイヤボンディングにも対応している必要がある。ワイヤボンディングおよびはんだ接合用パッドは Au（金）/Ni（ニッケル）/AlSi，フリップチップ接合用パッドは Sn（すず）/Au/Ni/AlSi 構造を採用している。

表１　IMMとの比較

	プリント基板	IMM	システムLSI
概　　要			
	ガラスエポキシなどの樹脂基板に電子回路部品を実装	シリコン基板に電子回路素子の一部を形成し，CPUやメモリなどのベアチップを実装した複合モジュール	LSIとしてワンチップ化
面　積　比（プリント基板を100とする）	100	20～30程度	5～10程度
配　線　幅	50 μm～	5～50 μm	～1 μm
最 適 物 量	1台～/年	数百～数万台程度/年	10万台以上/年
製 作 納 期（回路設計完了後）	1週間程度	1～2か月程度	6か月程度
機密保持性（ブラックボックス化）	模倣されやすい	模倣されにくい	模倣されにくい
初期開発額	小	中	大

4　IMM の優位性

表１に示すように，IMM はプリント基板より小型化ができ，システム LSI に比べ多品種少量生産，設計開発期間の短縮および開発費の削減が実現できる。

5　IMM の特徴

制御機器は，多大なノイズ環境で使用されたり，高度な信頼性を強く要求されたりしている。

近年，高集積化された CPU，メモリなどで構成されたマイコン回路はノイズなどによる誤動作防止のため，回路全体に安定なグラウンド（GND）電位を供給しなければならない。マイコン回路部分を IMM に適用するとシリコン基板全体（厚さ 0.5 mm）を GND 電位として使用するので，回路全体に安定な GND 電位を供給することが容易である。これにより制御装置のノイズ耐量を大幅に向上できる（**図４**）。

図５はプリント基板（4 層板）とシリコン基板における信号波形の比較を行ったものである。

波形は同一条件の信号（100 MHz 相当）を出力する集積回路を基板に実装し，基板の配線にて接続された異なる集積回路の入力端子に対して出力させた信号と入力端子に到達した信号である。波形から分かるようにプリント基板では過渡応答的な信号の発振現象や信号の遅延が確認できる。この過渡応答的な波形や遅延が機器の誤動作を招いたり，機器の放射ノイズを増大させる原因となる。

プリント基板に対してシリコン基板の信号は，過渡応答的な現象や遅延がない。シリコン基板の等価回路に示すように，シリコン基板の配線はプリント基板の配線より若干多くの抵抗を有しているので，高速動作する信号に対してダンピング抵抗の役割を有している。したがって，機器の誤動作や装置の放射ノイズを低減することができる。

そのほかに，IMM には次の特徴がある。

図4　シリコン基板とプリント基板の接合

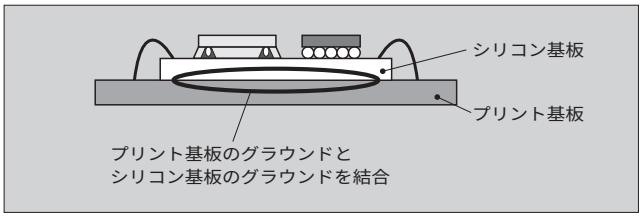
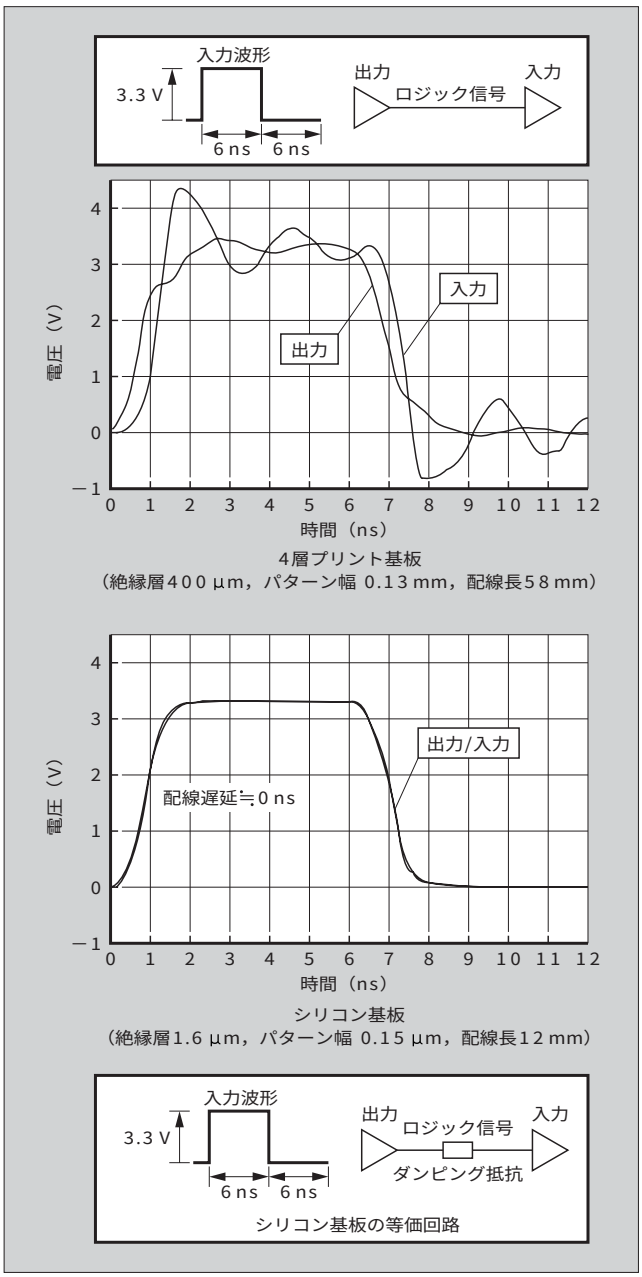


図5　シリコン基板とプリント基板の信号波形比較



(1)　高密度実装（プリント基板の約 1/3）
(2)　高性能化の実現
(3)　システム LSI の開発より短期間での開発が可能
(4)　少量生産対応が可能
(5)　重要回路の模倣防止（ブラックボックス化）

6　IMM 適用製品の設計の流れ

IMM を適用した製品を開発する場合，製品設計者と IMM 部位設計者は綿密に協議を行い，製品化を目指す。一般的な設計フローを**図6**に示す。

7　IMM の適用事例

富士電機の制御機器での主な製品への適用事例として，**図7**のようにフィールド Web アダプタ，アナログ計測器，

図6　IMM の設計フロー

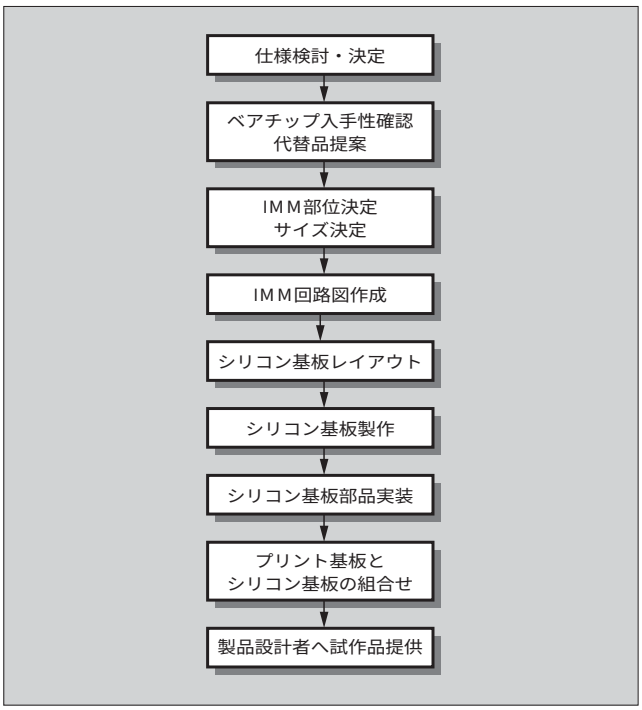
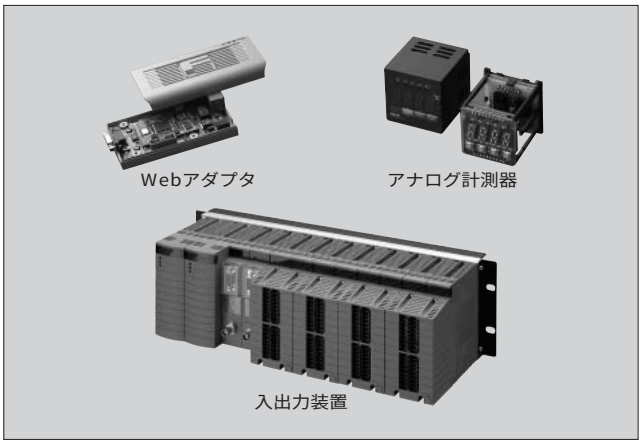


図7　富士電機製品への適用例



入出力装置などがある。これらの製品はCPUやメモリ，周辺回路をIMM化することで高機能，小型化，高密度実装を実現している。今後さらにIMM適用製品は増えていくと考えられる。

またCPU周辺回路にIMMを適用することによって，小型化の実現のみならず，共有モジュール化や小型化によって空いたプリント基板スペースに，通信機能などを持った回路を追加することにより機能や付加価値を高めることが可能である。

8　あとがき

情報制御・計測システムを今後支えていく設計製造技術としてIMMについて紹介した。

IMMはその最大の特徴である小型化，高性能さらには模倣防止といった観点から，富士電機の計測機器への適用のほかに富士電機グループ以外からの問合せや見積り依頼を多数受けている。

すでに医療機器分野や計測センサ機器分野から開発を委託され設計を実施している。

今後，IMMが富士電機グループのみならず，さらに幅広い分野に適用できるよう努めていく所存である。

参考文献

(1)　丹呉浩侑ほか．半導体プロセス技術．培風館．1998-11.

(2)　桜井貴康ほか．スーパーコネクト技術．表面技術．vol.53, no.4, 2002, p.224-227.

(3)　Goto, T. et al. Three-Dimensional Microfabrication of Single-Crystal Silicon by Plasma Etching IEICE TRANS. ELECTRON. vol.E78-C, no.2, 1995, p.167.

(4)　武居正彦ほか．シリコンを利用した配線板小型化技術．第12回マイクロエレクトロニクスシンポジウム論文集．2002, p.275-278.

(5)　坂田晃次ほか．シリコン基板を用いたDC/DCコンバータの小型化技術．第13回マイクロエレクトロニクスシンポジウム論文集．2003, p.248-251.

解　説　MEMS（メムス）

一般にMEMS（Micro Electro Mechanical Systems）とは，半導体の微細加工技術を用いて，機械，電子，光，化学などの多様な機能を集積化したデバイスのことである。

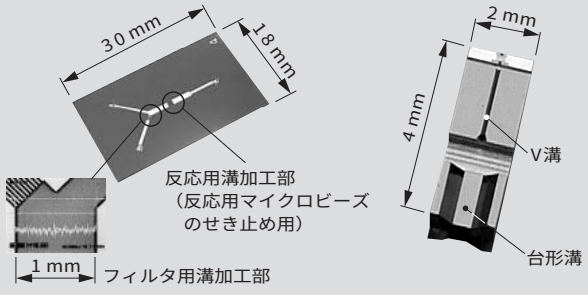
加工する素材はさまざまだが，代表的なものとしてはSi（シリコン）ウェーハやガラスウェーハなどがある。LSI製造と同一の設備を使用し製造することができる。MEMSの構造体形成技術としては，Si基板などの表面上に積層構造物を形成するサーフェース・マイクロマシニングとSi基板自体を加工して構造物を形成するバルク・マイクロマシニングがある。

MEMSデバイスが電気製品や自動車などに汎用的に搭載されるようになってから20年程度しかたっていないが，身近な製品にMEMSデバイスは適用されている。代表的なものとしてエンジン制御を行う圧力センサ，カーナビゲーションに使用されるジャイロ（角速度）センサなどがある。

近年，MEMS分野では記述したセンサだけでなく，光通信用部品や化学合成チップ，分析チップなど，新しい分野への応用・開発も盛んに行っている。

富士電機では過去から記録計ヘッド（IJP）や発信器の圧力センサを製造している。そのほかに分析チップとしてμ-TAS，光通信用部品としてMEMS光モジュール（シリコン光中継素子）を開発中である。

開発中のMEMSデバイス



μ-TAS　　MEMS光モジュール

e-Front runners

＊本誌に記載されている会社名および製品名は，それぞれの会社が所有する
商標または登録商標である場合があります。