

# All-SiC モジュール技術

## All-SiC Module Technologies

梨子田 典弘 NASHIDA Norihiro

日向 裕一朗 HINATA Yuichiro

堀尾 真史 HORIO Masafumi

SiC（炭化けい素）デバイスなどの次世代パワー半導体には、高耐圧、低損失および高周波・高温動作可能という優れた特性がある。これらを最大限に発揮させるため、デバイスを銅ピンで接続し、エポキシ樹脂で封止する革新的なパワーモジュール構造を開発した。この構造により、温度サイクル耐量が向上し、銀焼結材料の適用により 200℃動作の高信頼性を確認した。また、新構造の特長を最大限に活用することで、モジュールの低インダクタンス設計が可能である。試作した All-SiC モジュールにより、太陽光発電用パワーコンディショナの大幅な小型化・効率向上を実現した。

Next-generation power semiconductors such as silicon carbide (SiC) devices have the following superior features: high voltage tolerance, low loss and the capacity for high-frequency/high-temperature operation. In order to bring out the maximum potential of these features, we have developed a novel power module structure using copper pins to connect devices and using epoxy resin as a sealant. Through this structure, temperature cycle tolerance have been improved, and by using silver sintered materials, the high reliability of operation at 200°C was verified. Moreover, by fully utilizing the features of the new structure, it is possible to design low-inductance SiC modules. By using prototype all-SiC modules, we achieved significant size reduction and efficiency improvement of power conditioners for solar power generation.

### 1 まえがき

パワーモジュールは、効率的な電力変換を求められる分野で広く適用されている。例えば、近年注目を浴びている太陽光発電や風力発電などの再生可能エネルギー分野、ハイブリッド自動車や電気自動車などの車載分野である。パワー半導体の主力である Si デバイスは、性能的に限界に近づきつつあり、SiC（炭化けい素）、GaN（窒化ガリウム）といったワイドバンドギャップ半導体の製品開発が精力的に行われている。この半導体デバイスは高耐圧、低損失および高周波・高温動作が可能という優れた特性を持っている。

本稿では、SiC-MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）や SiC-SBD（Schottky Barrier Diode）などの SiC デバイスが持つ性能を最大限に発揮させる All-SiC モジュール技術について述べる。

### 2 All-SiC モジュール構造

図 1 に、パワーモジュールの従来構造と All-SiC モジュールの新構造を示す。従来構造では、パワーチップの配線はアルミニウムワイヤによって形成され、DCB（Direct Copper Bonding）基板と金属ベースがはんだで接合されている（図 1(a)）。

一方、図 1(b)に示す新構造では、パワーチップの配線を銅ピンで接続するワイヤボンディングレス構造を採用している。また、従来の DCB 基板に代わり、 $\text{Si}_3\text{N}_4$ （窒化けい素）セラミック基板に厚銅板を貼り合わせた放熱基板を用いることで、金属ベースレス構造でも低熱抵抗<sup>(1)</sup>が可能になる。これにより、パワーチップに大電流を供給してもチップ温度の上昇を抑えられるため、SiC デバイスの高密度実

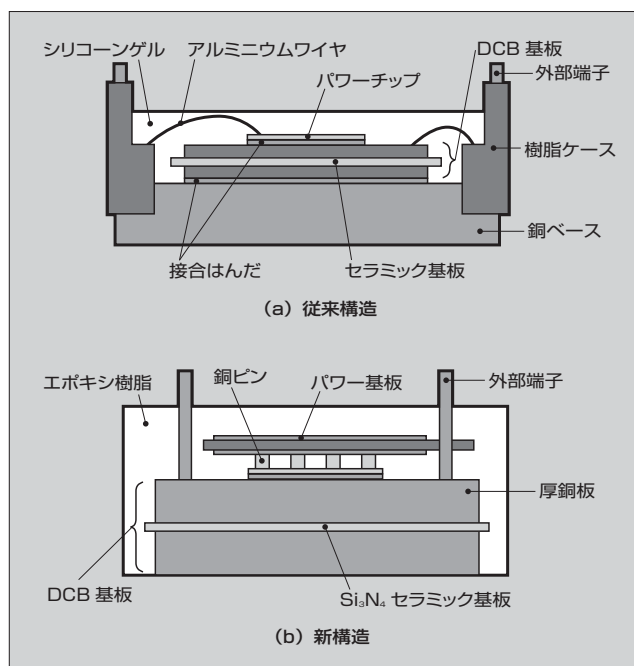


図 1 All-SiC モジュール実現のための新構造

装が可能となり、モジュールの小型化が実現できる。さらに、封止材料としてエポキシ樹脂を用いることで、従来のシリコングルと比較してパワーチップ接合部のひずみと応力が緩和され、信頼性が向上した。

### 3 All-SiC モジュール実現のための要素技術

開発における課題は、SiC デバイスの高温動作時における信頼性の確保と高速スイッチングの実現である。新構造において、モジュールの高温動作信頼性の一つであるパワーサイクル耐量は、チップ上下の接合材料の寿命が支配

的であると考えられる。そのため、高温信頼性を向上するためには、モジュールを構成する接合材料の高耐熱化が必要である。同時にデバイスとその接合部を保護する封止材料の高耐熱化も必要不可欠である。

また、SiC デバイスの高速スイッチングに対応するには、サージ電圧抑制のためにモジュール内部インダクタンスの低減が必要である。新構造では、ワイヤボンディングレス構造であるため、低インダクタンス化が実現できる。

### 3.1 高耐熱封止材料による信頼性向上

新構造では封止材料として、エポキシ樹脂を採用したため、モジュールの高温動作の実現にはエポキシ樹脂の高耐熱化が必要不可欠である。そこで、エポキシ樹脂のガラス転移温度  $T_g$  に着目して樹脂開発を行った。図 2 に、エポキシ樹脂を熱機械分析 (TMA : Thermal Mechanical Analysis) で測定した結果の模式図を示す。温度変化に対する試料長さの変化量を測定することで、線膨張係数 (CTE : Coefficient of Thermal Expansion) が求められる。 $T_g$  は耐熱性の指標の一つであり、 $T_g$  以上の温度領域  $\alpha 2$  ではエポキシ樹脂の CTE が急激に大きくなる。そのため、200℃動作で高信頼性を得るためには、 $T_g$  が 200℃以上の樹脂が必要である。ここで、モジュールに最適な樹脂物性を検証するため、樹脂の CTE に着目して応力解析を行った。図 3 (a) に示す三次元 1/4 モデルで、チップの上部と下部のはんだ接合部における相当ひずみおよび  $\text{Si}_3\text{N}_4$  セラミック基板における最大主応力を解析した。 $-40^\circ\text{C} \sim +200^\circ\text{C}$  の温度サイクル条件において、エポキシ樹脂の CTE を  $10 \sim 25 \times 10^{-6}/\text{K}$  で変化させたときのひずみと応力の最大値を図 3 (b) に示す。なお、縦軸の値はエポキシ樹脂の CTE が  $25 \times 10^{-6}/\text{K}$  のときのひずみおよび応力を 100 とした結果である。

はんだ寿命は新構造における温度サイクル耐量に影響を与えるもっとも大きな因子の一つである。一般的に、はんだ寿命は、はんだに発生する相当ひずみ範囲に反比例する。そのため、図 3 (b) に示すように高温の温度サイクル耐量を向上させるためには、エポキシ樹脂の CTE を小さくする必要がある。

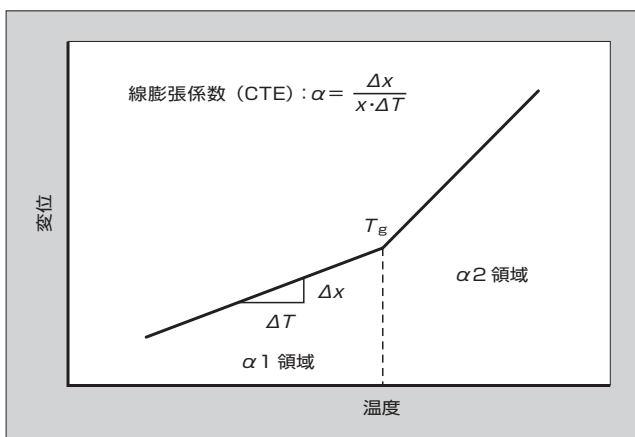


図 2 ガラス転移温度と線膨張係数 (TMA 法)

ここで、CTE を減少させる方法として、エポキシ樹脂に充填されるシリカなどのフィラー量を調整する手段がある。一般的に、フィラー増量は樹脂の弾性率、粘度増加などの問題が生じるため、CTE だけでなくトータルマッチングが必要となる。そこで新構造では、フィラー量を最適化して CTE を減少させるとともに、充填性を考慮した粘度を持つエポキシ樹脂を開発し適用した。さらに、この開発樹脂の硬化条件を最適化して、 $T_g$  が 200℃以上になることを確認した。これにより、高温時の温度サイクル耐量の向上と、ディスクリート製品と同様のトランスファーモールド成形の両立が可能となった。

高温信頼性を検証するため、開発したエポキシ樹脂封止構造の温度サイクル試験を実施した。従来のパワーモジュールの温度サイクル試験において、高温側の温度条件は、動作温度に対して 25℃低い条件で設定されているのが一般的である。そこで新構造においても同様に、まず従来の Si パワーモジュールより高温側を 50℃高い条件にした  $-40 \sim +175^\circ\text{C}$  で試験を実施した。

図 4 に、温度サイクル試験による熱抵抗変化の結果を示す。接合材劣化による熱抵抗増加を観測するため、500 サイクルまで初期からの熱抵抗変化率を測定した。その結果、熱抵抗の大きな上昇は認められなかった。

図 5 に、チップ銅板間のはんだ接合部の超音波探傷像を示す。新構造では初期像との比較から、500 サイクル経過しても接合部クラックが発生していないことが確認された (図 5 (a))。なお、図 5 (b) は別構造における熱抵抗不良の一例であるが、試験経過による接合部のひずみにより、チップ外周の接合部クラックが進展している状態である。これらの結果から、従来の試験条件より厳しい  $-40 \sim +175^\circ\text{C}$

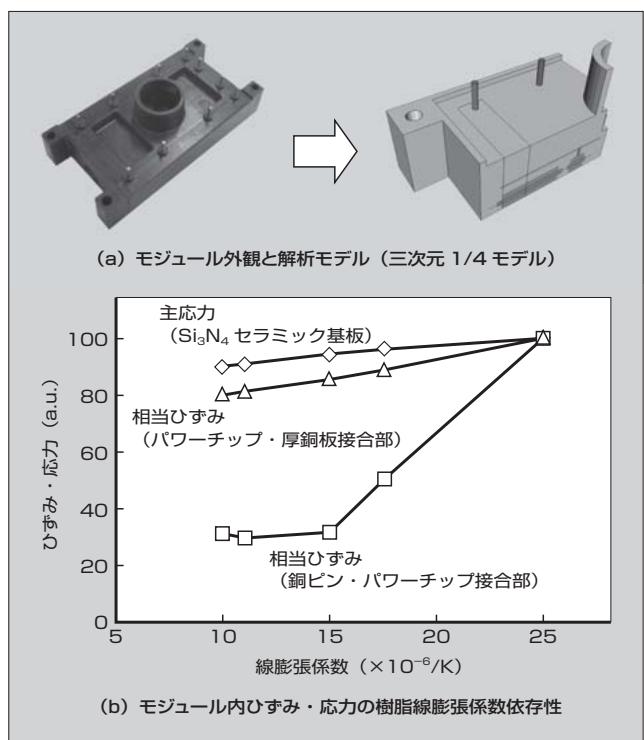


図 3 モジュール内部構造解析 (ひずみ・応力)

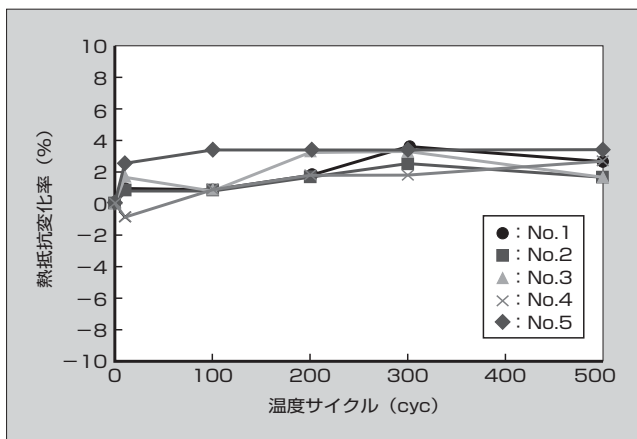


図4 温度サイクル試験結果

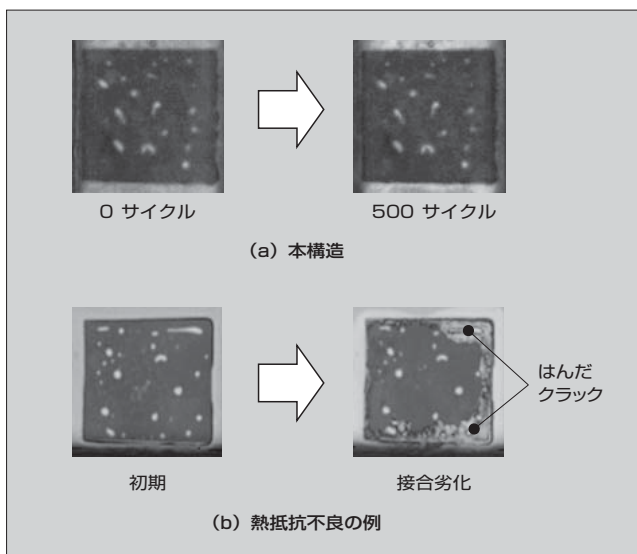


図5 温度サイクル試験における接合部劣化

の温度条件でも、開発したエポキシ樹脂封止構造では、接合材の劣化を抑制し、十分な温度サイクル耐量を確保していると考えられる。なお、高温側 200℃ 上限の温度サイクル試験については、検証を進めているところである。

### 3.2 高耐熱接合材料による 200℃ 動作信頼性

従来構造のパワーモジュールに使用されている接合材の主流は、融点が 250℃ 以下の鉛フリーのすず-銀系はんだである。しかしながら、SiC デバイスの優れた特徴を引き出すには、将来的に動作温度を 300℃ もしくはそれ以上にする必要があり、従来のはんだ材料では対応が困難である。そこで、銅ピン配線構造を採用し、より高い動作温度を実現するため銀焼結技術を適用した。銀焼結材料の大きな利点は 300℃ 程度と比較的低温で接合でき、焼結後は銀バルクと同じ融点を持つことである。図 6 に銀焼結材料を用い、銅ピンとパワーチップを接合した断面を示す。

これまで、はんだを用いた新構造においては、 $\Delta T_j = 150^\circ\text{C}$  までのパワーサイクル耐量について検証されている<sup>(2)</sup>。今回、銀焼結によるパワーサイクル耐量を評価するため、これまでより過酷な条件である 200℃ 動作試験 ( $\Delta T_j =$



図6 銀焼結技術を適用したパワーチップ接合部断面

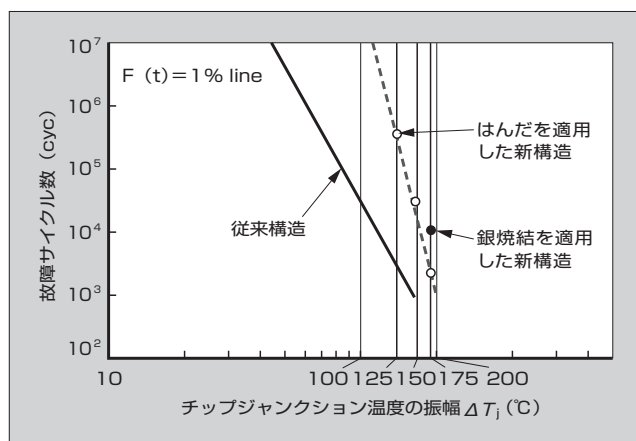


図7 200℃動作試験におけるパワーサイクル耐量

175℃) を実施した。

図 7 に示す試験結果において、実線は従来構造を、破線は、はんだを適用した新構造のパワーサイクル耐量を示している。モジュール構造が異なるため、故障メカニズムも異なり、これらの 2 直線は傾きが異なっている。 $\Delta T_j = 175^\circ\text{C}$  における新構造のパワーサイクル耐量は、従来構造より大幅に向上すると考えられる。一方、低い温度振幅条件ではパワーサイクル耐量がさらに大きく向上し、 $\Delta T_j = 125^\circ\text{C}$  では約 100 倍以上の耐量向上が見込める。ここで、銀焼結技術を新構造に適用した場合、 $\Delta T_j = 175^\circ\text{C}$  においてプロット (図中●) のパワーサイクル耐量となり、従来構造と比較して 10 倍以上の耐量向上が実現する。したがって、封止材料などの周辺材料の高耐熱化が実現されれば、銀焼結技術の適用によりパワーモジュールの 200℃ 以上高温動作においても、高い信頼性が期待できる。

### 3.3 低インダクタンス設計

SiC デバイスの特徴の一つである低スイッチング損失特性は、高周波で動作させることでその特性を最大限発揮することができる。その際、デバイスの耐圧以下にサージ電圧を抑制するために、スイッチング周波数が高くなる場合では、パワーモジュールの内部インダクタンスを小さくする必要がある。そこで、新構造では電流経路を短くし、モジュールを構成する基板を並行に配置した構造とすることで、内部インダクタンスが最小となる設計にした。図 8 に、定格 1,200 V、100 A の 2 in 1 モジュールにおける従来構造と新構造のフットプリントサイズを比較した結果を示す。

特集 エネルギーマネジメントに貢献するパワー半導体

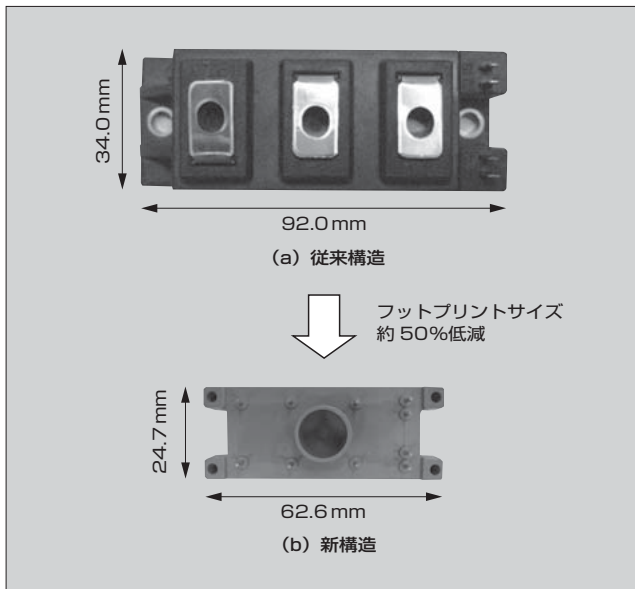


図8 2 in 1 モジュールのフットプリントサイズ

新構造は、従来構造と比べて約 50% のサイズとなり、電流経路の短縮が実現している。また、新構造では、パワー基板および厚銅板によりパワーチップの上面、下面に対向するように電流経路が形成されており、磁界の相互作用により内部インダクタンスの低下が実現する。内部インダク



図9 太陽光発電用パワーコンディショナへの適用

タンスを解析した結果、従来構造は約 50 nH であるのに対し、新構造では約 12 nH となり、1/4 以下までインダクタンスを低減できた。

#### ④ All-SiC モジュールのアプリケーションへの適用

これまでに述べた All-SiC モジュール技術を適用し、SiC-MOSFET と SiC-SBD<sup>(4)</sup> を用いた All-SiC モジュール（定格 1,200 V, 100 A の 2 in 1 モジュール）の試作を行った（図 9 (a)）。なお、SiC-MOSFET には産業技術総合研究所と共同開発している IEMOS（Implantation and Epitaxial MOSFET）<sup>(3)</sup> を使用した。

この All-SiC モジュールのインバータ搭載による実機評価のため、三相 3 レベル回路を適用した太陽光発電用パワーコンディショナ（出力 20 kW）を試作した<sup>(5)</sup>。図 9 (b) に主回路部の外観を示す。All-SiC モジュールが 9 台組み込まれている。装置全体で従来機比 1/4 の小型化を実現するとともに、主回路部の効率は 99% まで向上することを確認した。

開発した All-SiC モジュールにより、アプリケーションを小型化でき、さらに高効率化することができる。

#### ⑤ あとがき

SiC デバイスの搭載に必要な高温動作、高信頼性、低インダクタンスを実現する All-SiC モジュール技術を構築した。この技術を適用し、SiC-MOSFET と SiC-SBD を搭載した試作モジュールで、太陽光発電用パワーコンディショナの小型化・高効率化を検証した。今後も、他のアプリケーションへの適用評価を進め、SiC デバイスの性能を最大限に生かすことでパワーエレクトロニクス分野の発展に貢献していく所存である。

#### 参考文献

- (1) 堀尾真史ほか. SiC パワーモジュールのパッケージ技術. 富士時報. 2011, vol.84, no.5, p.336-339.
- (2) Ikeda, Y. et al., "Investigation on wirebond-less power module structure with high-density packaging and high reliability", Proceedings of ISPSD 2011, p.272-275.
- (3) Harada, S. et al., "High performance SiC-IEMOSFET/SBD module", Proceedings of ICSCRM 2011, p.52-57.
- (4) Tsuji, T. et al., "Experimental demonstration of 1,200 V SiC-SBDs with lower forward voltage drop at high temperature", Proceedings of ICSCRM 2011, p.205-208.
- (5) Matsumoto, Y. et al., "Characteristics of the power electronics equipments applying the SiC power device", Proceedings of ICPERE 2012.



### 梨子田 典弘

パワー半導体デバイス用パッケージの研究開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代モジュール開発センター。エレクトロニクス実装学会会員。



### 堀尾 真史

パワー半導体パッケージング構造の研究開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代モジュール開発センター。電気学会会員。



### 日向 裕一郎

パワー半導体デバイス用パッケージの研究開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代モジュール開発センター。





\*本誌に記載されている会社名および製品名は、それぞれの会社が所有する  
商標または登録商標である場合があります。