

パワーエレクトロニクス機器のシミュレーション技術

Simulation Technology for Power Electronics Equipment

松本 寛之 MATSUMOTO, Hiroyuki

玉手 道雄 TAMATE, Michio

吉川 功 YOSHIKAWA, Ko

パワーエレクトロニクス機器のさらなる高電力密度化，高効率化への要求が高まる中，これまで個別に行ってきた配線構造設計，冷却構造設計，EMI（Electromagnetic Interference）設計を連係して開発することが重要になっている。富士電機は、デバイスシミュレーションモデルを用いた連係開発に取り組んでいる。このモデルを用いて、実装時のスイッチング特性を正確に把握し各設計に活用する。設計段階で部品温度やノイズの流出などを高精度で推定できるため、冷却構造やEMI フィルタをこれまでより短期間で開発することが可能である。

As there is increasing demand for higher efficiency and power density of the power electronics equipment, it has become more important to develop the equipment by connecting the design of wiring structure, cooling structure and electromagnetic interference (EMI), which were previously designed individually. Fuji Electric is working on the realization of such a connection by using a device simulation model. This simulation model makes it possible to understand the switching characteristics after the implementation into circuits. In addition, the simulation result can effectively be applied to the design of the other components. Since it is now possible to estimate the temperature of a component and an EMI noise level precisely at the beginning of the design stage, the cooling structure and EMI filters can be developed effectively shorter period than before.

① まえがき

富士電機は、太陽光発電，風力発電などの創エネルギーと、創ったエネルギーを効率よく使う省エネルギーの両方を実現するパワーエレクトロニクス（パワエレ）技術をコア技術の一つとしている。パワエレ機器は、すでに幅広い用途に普及しているが、近年高まるエネルギー資源の有効利用への要求を満足するためには、これまで以上に高効率化と高電力密度化の実現が求められている。また、パワエレ機器の用途を拡大することにより多様化するお客さまの要求に応え、市場ニーズに合わせてタイムリーに製品を投入するためには、開発期間を短縮する必要がある。

富士電機は、さまざまなシミュレーション技術を駆使して製品を開発することにより、これらの要求に応えてきた。しかし、今後より高まる要求を満足するためには、シミュレーション技術のさらなる高度化が必要である。本稿では、これまで個別に行っていた配線構造設計，冷却構造設計，EMI（Electromagnetic Interference）設計に関するシミュレーションの連係を可能とする、高精度なデバイスシミュレーションモデルを中心に述べる。本シミュレーション技術を活用することで、開発の初期段階で効率や機器の大きさを見極めるだけでなく、試作回数の削減による開発期間の短縮も実現できる。

② 機器設計におけるシミュレーション技術

2.1 パワーエレクトロニクス機器の主回路における設計要素

図1に、パワエレ機器の主回路における主な設計要素を示す。パワエレ機器は、IGBT（Insulated Gate Bipolar Transistor），MOSFET（Metal-Oxide-Semiconductor

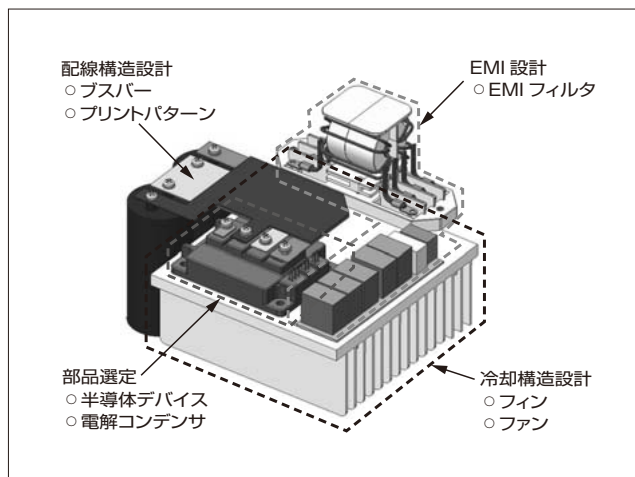


図1 パワーエレクトロニクス機器の主回路における設計要素

Field-Effect Transistor) などのパワーデバイスによる高速スイッチングにより、電気（電圧，電流）を所望の形（交流・直流，振幅）に変換する。パワエレ機器の主回路の開発においては、適切なスイッチングを行うための配線構造設計，デバイスの導通損失やスイッチング損失により生じる発熱を処理するための冷却構造設計，ならびに高速スイッチング時の電圧・電流変動に伴う電磁ノイズ障害を防止するためのEMI設計を組み合わせ、要求仕様を満足する製品を完成させる必要がある。

2.2 シミュレーションの構成

富士電機では、3種類の設計要素についてシミュレーションを活用している。図2に、機器設計におけるシミュレーションの構成を示す。図2(a)の従来のシミュレーションにおいては、シミュレーションにより各要素を個別に最適化しながら機器設計を行う。この際必要なパワーデバイ

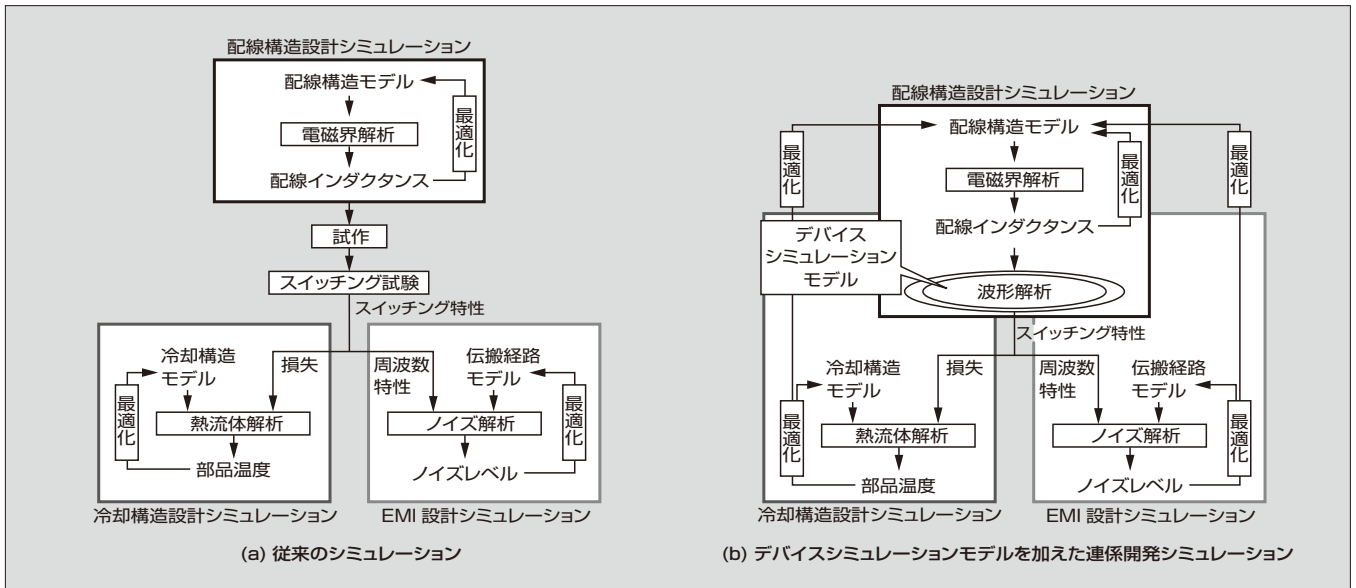


図2 機器設計におけるシミュレーションの構成

スのスイッチング特性（サージ電圧，損失）は，機器を試作して実験により求めていた。しかし，これらの各要素は相互に干渉して特性に影響するため，個別の最適設計が必ずしも機器全体としての最適設計になるとは限らない。そのため，パワエレ機器としての最適化は試作と評価の繰返しにより行わざるを得なかった。試作と評価の繰返しは，開発期間の長期化を招くだけでなく，ノウハウに依存する要素が大きいなど，高まる要求を満足することが難しくなっている。

したがって，設計段階で機器全体の動作を解析して，試作を伴わない機器設計が必要になる。これを実現するために，デバイスシミュレーションモデルを加えた連係開発シミュレーションの構成を図2 (b)に示す。デバイスシミュレーションモデルを中心に，3種類のシミュレーションを連係して活用できるようになる。このシミュレーションの構成は，実測を必要としないため，試作を伴わない機器設計が可能である。

③ デバイスシミュレーション技術

3.1 従来のシミュレーションにおけるデバイス動作波形の解析

図2(b)に示したシミュレーションの構成を実現するためには，高精度なデバイスシミュレーションモデルの開発が不可欠である。デバイスの動作波形を解析する技術は以前から検討が進められており，大きく分けて2種類ある。しかし，次に示す理由によりパワエレ機器の設計に適用することが難しかった。

一つは，デバイスの電気的特性をフィッティングにより求めたビヘイビアモデルを用いて解析する技術である。この技術は，波形解析に一般的に用いられる回路シミュレータに標準的に実装されている。設定パラメータが比較的小さいため機器設計者にとって扱いやすく高速に動作する。

しかし，特定の動作条件では精度の高い解析ができるものの，ゲート駆動条件，温度条件などさまざまな条件で動作するパワエレ機器において，正確な動作波形を求めることは難しい。

もう一つは，デバイスの構造モデルや半導体物性に基づいて電界やキャリア密度の空間分布などの内部状態を解析し，その電気特性を求めるデバイスシミュレータの技術である。正確な解析ができるためデバイスの開発に使われるが，1回のスイッチング波形の解析時間が長くなる。そのため，スイッチングを何度も繰り返すパワエレ機器の動作を模擬する回路シミュレータとの連係解析には時間がかかり，パワエレ機器の設計への適用は難しい。

3.2 デバイスシミュレーションモデルの原理

富士電機では，回路シミュレータで動作し，さまざまな動作条件で高精度な解析が可能なデバイスシミュレーションモデルを開発し，パワーモジュールの開発に活用している⁽¹⁾。

今回開発したシミュレーションモデルは，内部の物理現象に即した等価回路モデルで構成している。IGBTのデバイス等価回路モデルを図3に示す。IGBTは図3(a)のような電気部品記号で示される。IGBT内部構造の等価回路モデルは図3(b)に示すように，PINダイオードとMOSFETを直列に接続し，各端子間にコンデンサを接続した構成となる。PINダイオードは，キャリア（正孔と電子）の濃度分布の勾配と，キャリアの再結合によって流れる電流が決まるため，それぞれ拡散電流と再結合電流を求めることで電流を計算している。また，ドリフト層へのキャリアの蓄積と払出しが起るため，それによって流れる電流を求めることでターンオフ時のテール電流を計算している。MOSFETは，ゲート電圧に対するチャンネルの開き方から導電率を求め，電流を計算している。また，端子間容量はデバイス内部の構造と空乏層の幅から計算している。

これらの等価回路モデルに用いるパラメータをデバイスシミュレータの解析結果により決定することで、デバイス物性に基づいた電気特性を再現することができる。これにより、スイッチング条件（電圧、電流）、駆動条件（ゲート電圧、抵抗）、温度などを変化させても実際と一致するモデルが構築できる。

図4に、IGBT ($T_j = 25^\circ\text{C}$) のスイッチング波形について実測値とデバイス等価回路モデルの計算値との比較を示す。スイッチング損失の誤差、すなわち実測値に対する

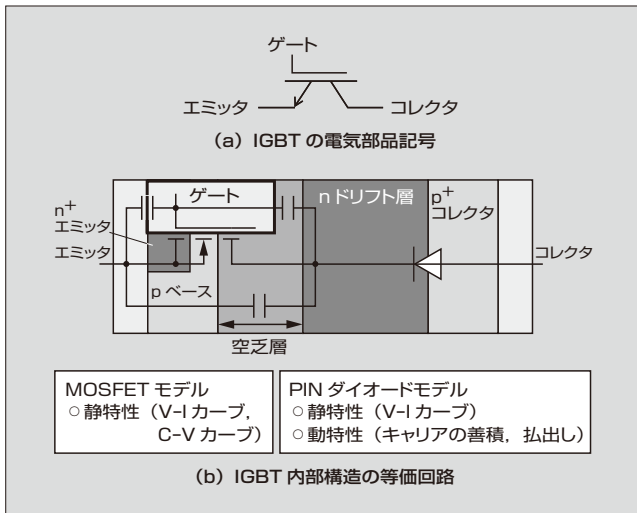


図3 IGBTのデバイス等価回路モデル

計算値の誤差は、ターンオフで5.4%、ターンオンで3.3%と高精度で解析ができています。また、電圧、電流の傾きやその寄生振動の周期が一致し、ピーク値の誤差も電圧で1.6%、電流で6.5%と実際の動作を精度良く模擬できている。

3.3 連係シミュレーションによる機器設計の例

前述のようにデバイスシミュレーションモデルを用いることで高精度にデバイスの動作解析ができるようになり、実測を伴わずに機器設計が可能となる。ここでは、このデバイスシミュレーションモデルを用いた、デバイスの選定と配線構造設計、冷却構造設計、EMI設計の事例について述べる。

(1) デバイスの選定と配線構造設計

デバイスの発生損失を低減して機器を高効率化するためには、デバイス的高速スイッチングが必要になり、デバイスの選定と配線構造設計を適切に行わなければならない。しかし、デバイスの種類や配線構造に対してスイッチング特性（サージ電圧、損失）は複雑に変化するため、最適な特性を得るためにはこれらの条件を変えながら詳細な実験によって評価する必要があった。

デバイスシミュレーションモデルを用いると、この複雑な変化を正確に模擬できるようになり、実機評価を伴わずにデバイスの選定と配線構造設計が可能となる。図4に示したスイッチング波形の測定に用いたものと同じIGBTを

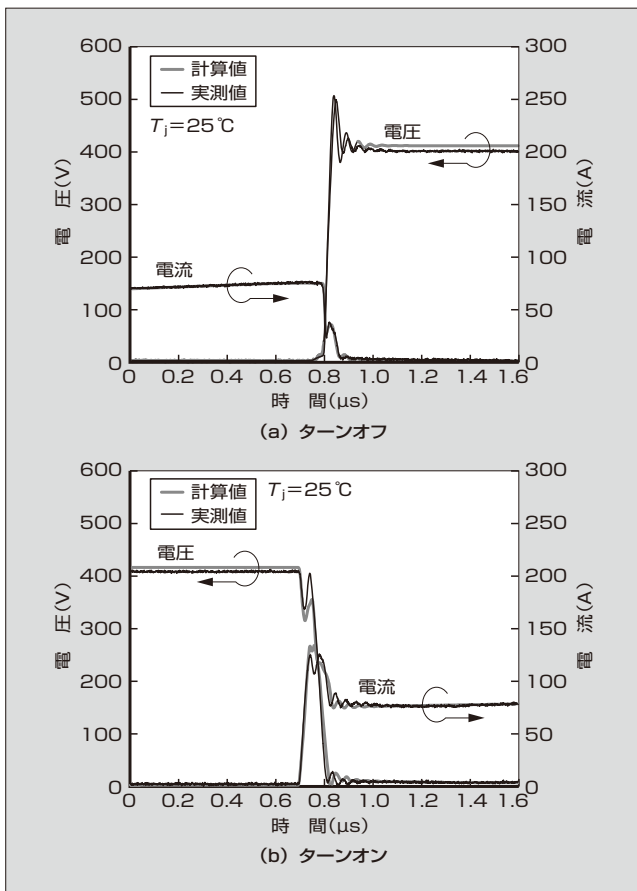


図4 IGBTのスイッチング波形

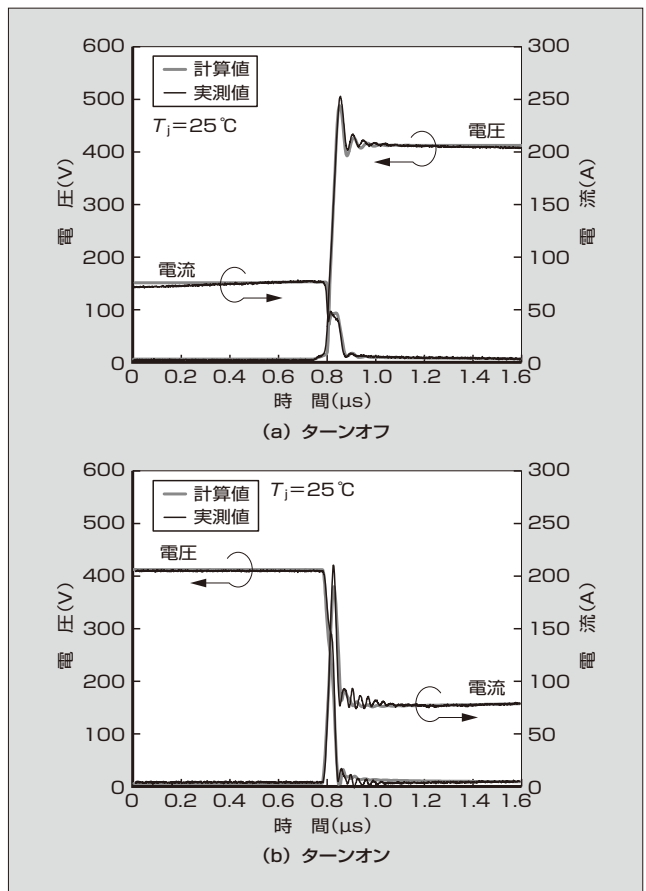


図5 IGBTを並列に接続した場合のスイッチング波形

用いて、IGBT を並列に接続した場合のスイッチング波形を図 5 に示す。デバイスに流れる電流や配線インダクタンスの影響によって、スイッチング波形は複雑に変化しており、スイッチング損失はターンオフで 30% 増加するものの、ターンオンでは 50% 減少した。デバイスシミュレーションモデルを使用することで、スイッチング損失の誤差はそれぞれ 0.6%、2.9% となり、従来技術では条件が変化すると誤差が 40% 程度に増加していたものを大幅に改善した。

(2) 冷却構造設計

パワエレ機器の多くの体積を占める部品の一つとして、冷却構造（フィン、ファン）がある。機器を小型化するためには、部品の発熱量や空気の流れを考慮して部品を配置し、小型で冷却効率が高い冷却構造の設計が必要である。

富士電機では熱流体解析を用いて、最適な部品配置を検討する解析手法を開発している⁽²⁾。部品配置を変更すると配線構造が変わるため、前述のとおりデバイスで発生する損失も変化する。従来はこの変化分をマージンとして設計に加味していた。しかし、デバイスシミュレーションモデルと熱流体解析を用いると、部品配置に応じた損失と温度を正確に解析でき、マージンの少ない設計が可能になる。

また、デバイスの損失は温度に依存するため、冷却能力に応じて発生する損失が変化してデバイスの温度も変動する。従来の冷却構造設計では、デバイスの発生損失はある温度（例えば $T_j = 150^{\circ}\text{C}$ ）の損失を用いて解析すること

が一般的であったため、精度悪化の原因となっていた。図 6 に、デバイス損失の温度依存性を考慮した熱流体解析を示す。図 6 (a)のデバイス損失の温度依存性では、温度が高くなるほど損失が増加する傾向にある。図 6 (b)は、デバイスに流す電流を 48 A から 72 A へ、次に 60 A と階段状に変化させた場合のデバイスの温度上昇を示す。温度依存性を考慮しない場合は最大 7℃の誤差があるが、温度依存性を考慮することで 3℃にまで改善した。このようにデバイスシミュレーションモデルを用いることで、より精度の高い熱解析が可能になり、冷却構造の小型化や開発期間の短縮に貢献できる。

(3) EMI 設計

パワエレ機器では半導体デバイスのスイッチング動作における電圧、電流の急峻（きゅうしゅん）な変動がノイズ源となり、機器内部の寄生容量や空間を伝搬して電磁ノイズを放出する。これらのノイズを抑制するための EMI 設計を適切に行うことは機器の小型化だけでなく、信頼性向上にとっても重要となる。

富士電機では、機器の試作前に最適な EMI 設計を行える EMI 解析プラットフォームを構築している⁽³⁾。電磁界解析を活用することで、ノイズの伝搬経路のモデリングを行い、機器から放出されるノイズの成分を推定する。従来の EMI 解析は、実測波形から導出した各周波数成分の最大値をノイズ源として使用し、放出するノイズの成分を推定していた。

このプラットフォームにデバイス物理モデルを組み合わせることで、実機試作前に精度の高い推定ができるようになる。ノイズの流出は周波数成分ごとにその量が規制されている。ノイズ源となるスイッチング波形の周波数成分を正確に推定することができれば、より高い精度で EMI 設計を行うことができる。

図 7 に、図 4 (a)に示したターンオフ時のスイッチング波形の周波数特性を示す。実測値と計算値の周波数成分が、おおそ一致しており、実機を製作して測定しなくても高精度な EMI 設計の実現が期待できる。

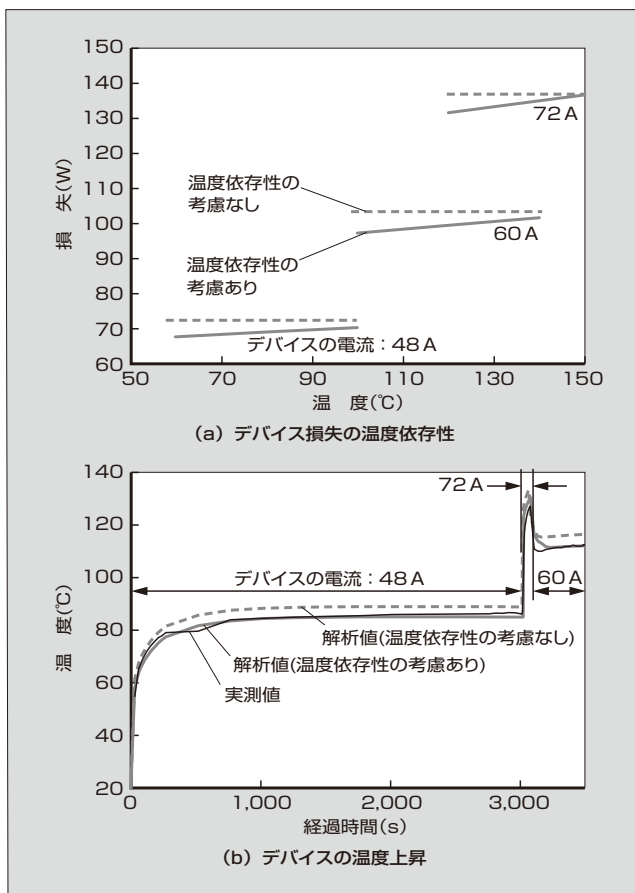


図 6 デバイス損失の温度依存性を考慮した熱流体解析

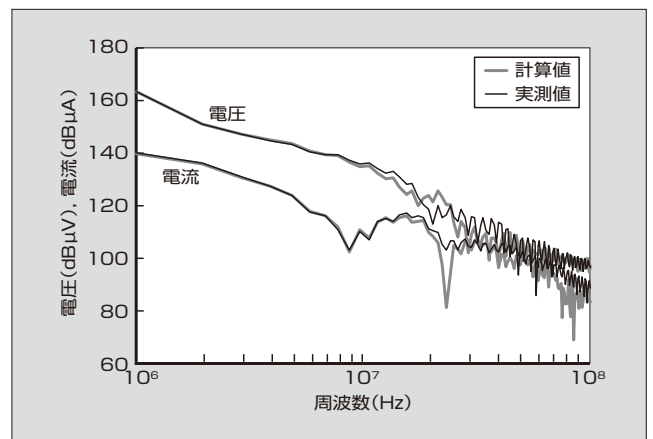


図 7 ターンオフ時のスイッチング波形の周波数特性

4 あとがき

高精度なデバイスシミュレーションモデルをパワーエレクトロニクス機器設計に活用することで、試作を伴わずにより精度の高い設計が可能であることを示した。

今後は各シミュレーションツールの連携作業の簡略化を推進し、機器全体の最適設計を短期間に実現する機器設計技術を確立していく所存である。

参考文献

- (1) 山田昭治ほか. IGBTモジュール開発におけるデバイス・回路・熱の連携シミュレーション技術. 富士電機技報. 2012, vol.85, no.6, p.413-417.
- (2) 山本勉, 鳩崎芳久. 汎用インバータの熱冷却解析技術. 富士時報. 2007, vol.80, no.3, p.212-215.
- (3) 玉手道雄ほか. パワーエレクトロニクス機器のEMC対応設計技術による信頼性向上. 富士時報. 2011, vol.84, no.2, p.147-151.



松本 寛之

パワーエレクトロニクス機器の研究開発に従事。現在、富士電機株式会社技術開発本部製品技術研究所パワエレ技術開発センター電力変換技術開発部。電気学会会員。



玉手 道雄

パワーエレクトロニクス機器の研究開発に従事。現在、富士電機株式会社技術開発本部製品技術研究所パワエレ技術開発センター電気制御技術開発部主査。博士（工学）。電気学会会員。



吉川 功

半導体デバイスの研究開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代モジュール開発センター。





*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。