

# All-SiC モジュールのパッケージ技術

## All-SiC Module Packaging Technology

仲村 秀世 NAKAMURA, Hideyo

西澤 龍男 NISHIZAWA, Tatsuo

梨子田 典弘 NASHIDA, Norihiro

メガソーラー用パワーコンディショナに新型パッケージ構造の All-SiC モジュールを適用し、変換効率 98.8% を達成して省エネルギーを実現した。このパッケージ構造は、従来のワイヤに変わる銅ピンとパワー基板を用いた三次元配線や、熱硬化性エポキシ樹脂によるフルモールド構造を採用することにより、小型、低インダクタンス、高信頼性という特徴を持つ。設計に当っては、構造設計によって性能の最適化を図るとともに、樹脂流動シミュレーションや樹脂流動の可視化によるモールドプロセス設計を行って、ボイドを抑制したフルモールド構造を実現した。

We applied the All-SiC (silicon carbide) module with new package structure to mega solar power conditioning sub-system (PCS), achieving 98.8% energy conversion efficiency and resulting in energy conservation. Key technologies are 3 dimensional wiring using Cu pins with power board instead of conventional Al wiring and full-mold structure using the thermosetting epoxy resin. These technologies lead to small package size, low inductance, and high reliability. We have optimized the package design to bring out the intrinsic performances of SiC device. Resin flow analysis and its visualization methods are carried out to design molding process, resulting in the full mold structure with free air void.

### 1 まえがき

地球温暖化などの環境問題への関心は年々高まっており、CO<sub>2</sub> などの温室効果ガスの排出量の削減が求められている。その実現に当たり再生可能エネルギーの積極的な活用や、パワーエレクトロニクス（パワエレ）機器の省エネルギー（省エネ）化が必要である。パワエレ機器の電力変換において、重要な役割を担っているのがパワー半導体である。従来主流であった Si（シリコン）デバイスは改良が進められ、既に物性限界に近づいている。このような中で、次世代半導体である SiC（炭化けい素）デバイスにより、さらなる低損失化が可能となり、省エネ化への貢献が期待される。

富士電機では、SiC-MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) と SiC-SBD (Schottky Barrier Diode) を使った All-SiC モジュールを開発し、メガソーラー用パワーコンディショナ（PCS）に適用している。本稿では、この All-SiC モジュールのパッケージ技術について述べる。

### 2 新型パッケージの特徴

メガソーラーなどの大容量太陽光発電において、発電した電力をより効率的に供給するため、富士電機では All-SiC モジュールを搭載したメガソーラー用 PCS の量産を 2014 年に開始した。図 1 に、メガソーラー用 PCS の外観と内蔵するパワーユニット、および All-SiC モジュールの外観を示す。昇圧回路部に All-SiC モジュールを採用し、98.8% と高効率化して省エネを実現し、さらに装置の小型・軽量化も図ったものである<sup>(1)</sup>。

図 2 に、All-SiC モジュールに採用した新型パッケージ

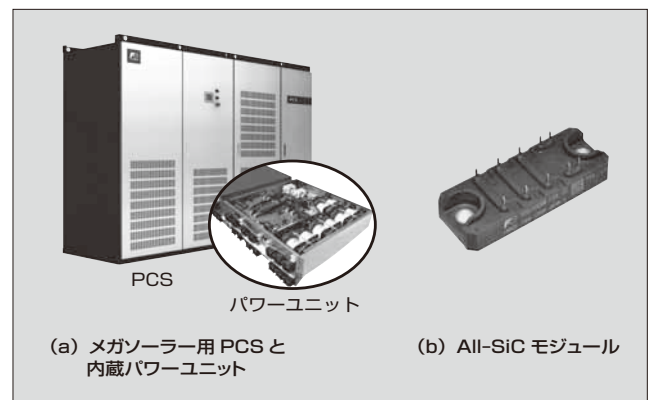


図 1 メガソーラー用 PCS と All-SiC モジュール

と Si-IGBT (Insulated Gate Bipolar Transistor) モジュールに採用していた従来パッケージの断面構造を、表 1 に代表的な特性の比較を示す。新型パッケージでは、サイズが小さい SiC チップを並列に接続し、しかも大電流を流すことができるように、チップ上の電気配線にはアルミニウムワイヤではなく、銅ピンとパワー基板を用いた三次元配線を採用している。これにより、フットプリントを従来品の約 40% まで削減している。この小型化と三次元配線の効果により、インダクタンスを従来品の 1/4 以下まで低減できた。また、厚銅板と高熱伝導セラミックス基板 (Si<sub>3</sub>N<sub>4</sub>) を接合したセラミックス絶縁基板と金属ベースレス構造により、熱抵抗を約 50% に低減している<sup>(2)(3)</sup>。さらに、エポキシ樹脂を封止材料に使用することで、チップやセラミックス絶縁基板の電氣的絶縁性を確保するとともに、チップと銅ピンの接合部などにおけるひずみを抑制して信頼性を向上させている。このとき、エポキシ樹脂封止をトランスファーマールド成形で行うことにより、従来の樹脂ケースを不要にし、小型化と生産性の向上につなげることができ

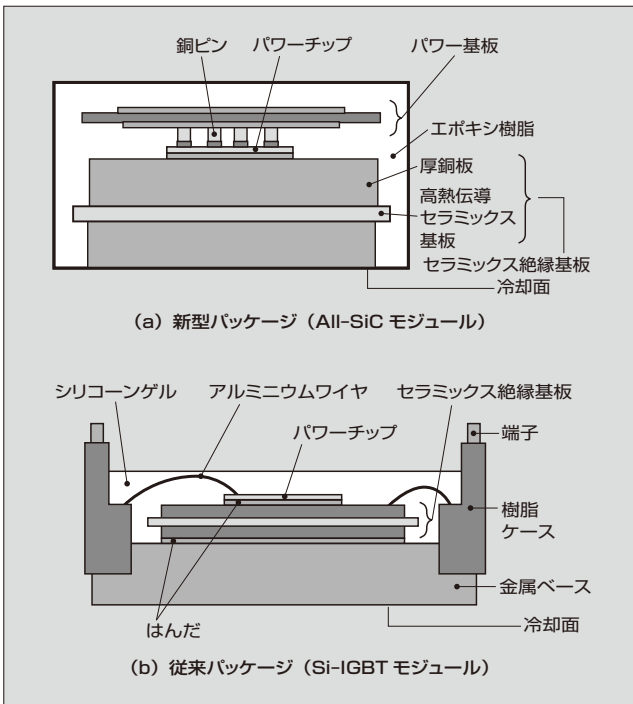


図2 パッケージの断面構造

表1 新型パッケージと従来パッケージの代表的な特性の比較 (1,200 V/100 A 定格における相対比較)

パッケージ特性	従来パッケージ	新型パッケージ
熱抵抗 (K/W)	0.469	0.209
インダクタンス (nH)	52	12
フットプリント	1	0.42

る。新型パッケージ構造では、エポキシ樹脂がモジュールの性能を左右する重要な構成材料となっている。

### 3 パッケージ構造設計

#### 3.1 内部配線構造

SiC-MOSFET は、従来の Si-IGBT に比べて高速スイッチングが可能である。その性能を十分に活用するためには、スイッチング速度に比例して増加するサージ電圧を低減する必要があり、内部配線の低インダクタンス化が不可欠である。

新型パッケージでは、図 2 (a) のように、銅ピンとパワー基板を用いた三次元配線を採用することによって小型化している。これにより、配線距離が短くなり、自己インダクタンスを低減している。さらに、パワー基板とセラミックス絶縁基板を平行に配置し、かつ電流の変化 ( $di/dt$ ) が逆方向になるように配線することでインダクタンスの低減を図っている<sup>(4)</sup>。この構造では、図 3 に示すように、二つの基板を近づけるほどインダクタンスが低減するので、絶縁性能や組立性に影響のない範囲で狭間隔に設定している。これらによって、新型パッケージの PN 間インダクタンスは、従来パッケージの 1/4 以下 (約 12 nH) となった<sup>(5)</sup>。

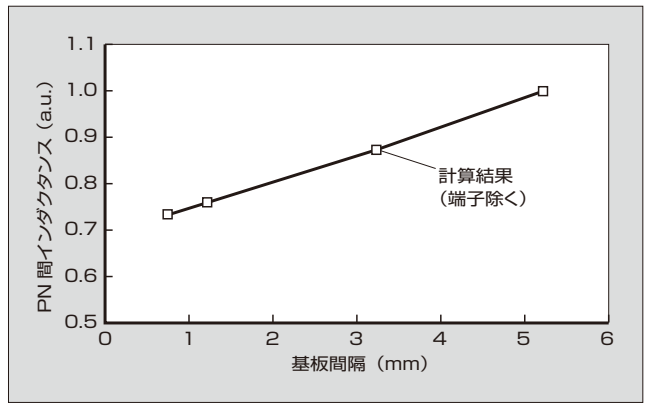


図3 基板間隔とインダクタンスの関係

メガソーラー用 PCS では大電流を扱うため、新型パッケージを採用した All-SiC モジュールを複数個並列に接続して使う。その際のインダクタンスは、モジュールの個数に反比例するため、従来のように大容量モジュールを少数使う場合よりも、さらに高速スイッチングに有利となる。

#### 3.2 封止構造

新型パッケージでは、熱硬化性エポキシ樹脂によるフルモールド構造を採用し、チップ上の電極や銅ピン接合部などを樹脂で押さえ込むことで、そのひずみを低減した<sup>(6)</sup>。これにより、 $\Delta T_j=150^\circ\text{C}$  のパワーサイクル寿命は、従来パッケージに対して 20 倍以上に向上している<sup>(7)</sup>。

しかし、フルモールド構造では、線膨張係数が異なる部材を一体化するため、高温下で硬化したものを常温に戻すだけで、内部に応力が発生するとともに、モジュール全体の反りが生じる。反りは、冷却フィンに取り付ける際の応力増加や熱抵抗増加、さらには動作時の温度変化によるコンパウンドのポンプアウト現象<sup>(注)</sup>につながる可能性があるため、極力小さくすることが望ましい。

図 4 は、新型パッケージの突起部を含まない主要部厚さ (樹脂厚さ) と反りの関係を FEM (Finite Element Method: 有限要素法) 解析と実測で調べた結果である。この結果から、特定厚さを境に、パッケージ厚さが薄くなっても厚くなっても反りが小さくなるのが分かる。これは、パッケージが薄くセラミックス絶縁基板の剛性が支配的になる領域では、樹脂厚さの減少とともにセラミックス絶縁基板にかかる応力が減って反りが減少し、パッケージが厚く樹脂剛性が支配的になる領域では、樹脂厚さの増加とともに樹脂剛性がさらに増してセラミックス絶縁基板の影響を受けにくくなり反りが低減するものと考えられる。ただし、セラミックス絶縁基板の厚さやチップ厚さ、パワー基板の積層などを考慮すると、現実的には樹脂剛性が支配的な領域でモジュールを製作することになる。したがって、新型パッケージで反りを抑制するためには、樹脂

<注> ポンプアウト現象: 動作時の温度変化によりパッケージの変形が繰り返されることで、冷却フィンとの間にあるコンパウンドが外に押し出され、熱抵抗が増加する現象をいう。

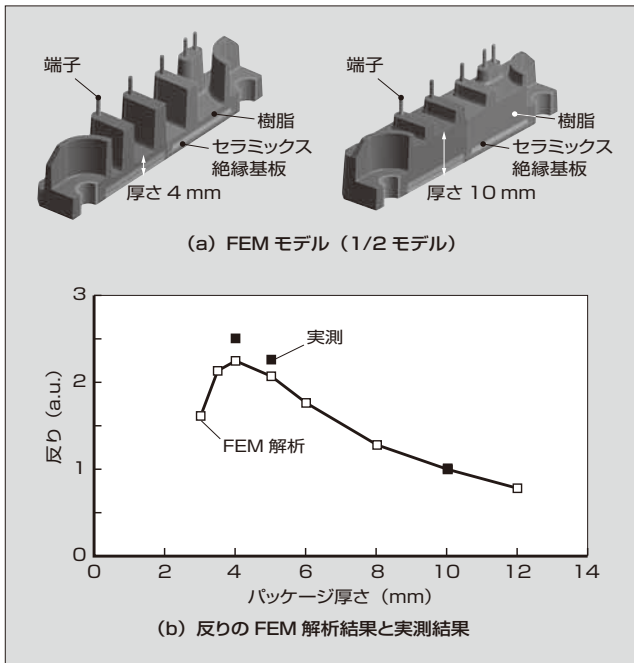


図4 新型パッケージの FEM モデルと反り解析結果および実測結果

厚さを厚くすることが効果的である。その際、樹脂を厚くするほど外部に取り出す端子が長くなり、インダクタンスが増加するため、樹脂厚さとインダクタンス値の最適化が重要である。さらには、端子の対地間絶縁距離（沿面・空間距離）の考慮も必要である。

このように、低インダクタンス化のためにパワー基板とセラミックス絶縁基板を狭間隔で配置する一方で、反り低減の観点からモジュールの厚さを厚くする設計であるため、モジュールの内部構造は、冷却面側に集中した配置となっている。このような構造に対してトランスファーモールド成型を行う場合、樹脂の流動が不均衡となり、狭い部分に十分に充填（じゅうてん）されない懸念があるため、樹脂流動を正確に把握したモールドプロセス設計が必要である。

#### 4 モールドプロセス設計

##### 4.1 シミュレーション技術と金型設計

新型パッケージのトランスファーモールド成型における課題としては、パワー基板とセラミックス絶縁基板の間にあるチップや銅ピンなどの内部構造体が樹脂の流動や充填を阻害すること、ならびに狭間隔部とその他の部位の充填速度が異なることで、モジュール内にエアトラップによるポイドやウエルド（樹脂流動の会合部）が発生しやすいことなどがある。

そこで、金型設計に際して樹脂流動シミュレーションを行った。図5に、樹脂流動シミュレーションのモデルとシミュレーションの結果を示す。この結果から、流動速度やウエルド位置、充填状況など樹脂流動状態の把握をはじめ、エアトラップ発生ポイントや流動する樹脂に混入した気泡が滞留しやすい位置の推定を行い、金型設計に反映させた。

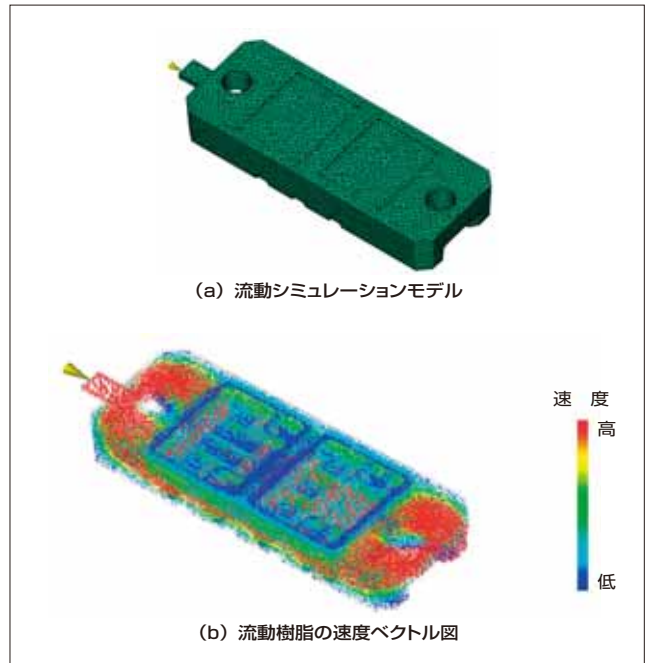


図5 樹脂流動シミュレーション

##### 4.2 樹脂流動の可視化

製品品質や量産性の向上のためには、樹脂流動シミュレーションでは織り込めないエアバントの動作や気泡の流動と排出の挙動などを考慮した量産金型の設計とプロセス条件の調整が必要である。

そこで、図6に示すように、金型とガラスを組み合わせた実験用の型を製作し、樹脂流動の可視化実験を行った。その結果から、エアトラップが発生する部位に適正なエアバントを配置することに加え、ゲート形状の最適化や流動速度、温度、圧力など流動条件の調整を行って、ポイドの発生や滞留を抑えた。例えば、図6(b)では、モジュールの

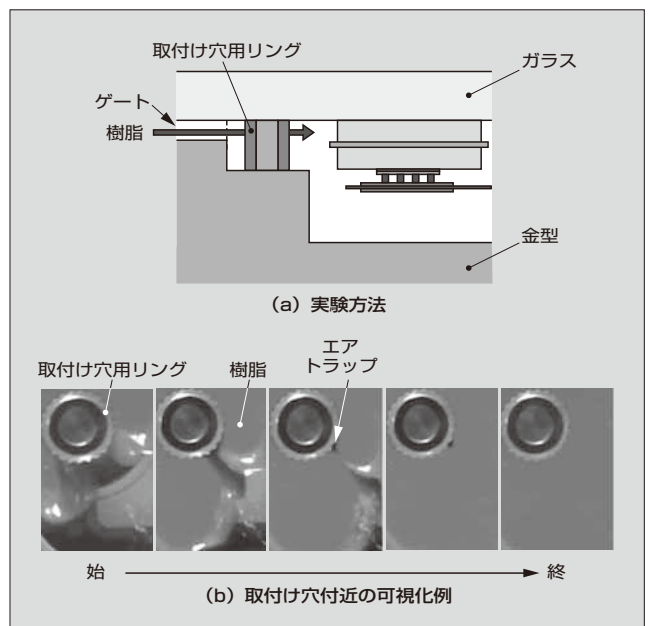


図6 樹脂流動可視化実験

取付け穴付近で発生したエアトラップによるボイドが、リングの内側に押し出されて消滅するまでの様子が分かる。このような動作は、樹脂流動シミュレーションだけでは把握することが難しい。

前述のように、樹脂流動シミュレーションと樹脂流動の可視化を併用することで、モジュール内のボイド発生メカニズムとその動きなどを正確に捉え、金型設計と成型条件に反映できるモールドプロセス設計技術を開発した。これによって、フルモールド構造の All-SiC モジュールを実現した。

## 5 あとがき

All-SiC モジュールのパッケージ技術について述べた。このパッケージの設計においては、構造設計技術のみならず、樹脂流動シミュレーションや樹脂流動の可視化によるモールドプロセス設計技術が重要である。

今後も、小容量から大容量モジュールへの展開を通じて、さまざまなパワーエレクトロニクス機器に適用範囲を広げ、パワーエレクトロニクス技術の発展と低炭素社会の実現に貢献する所存である。

### 参考文献

- (1) 梨子田典弘ほか. メガソーラー用パワーコンディショナ向け All-SiC モジュール. 富士電機技報. 2014, vol.87, no.4, p.244-248.
- (2) Horio, M. et al. “New Power Module Structure with Low Thermal Impedance and High Reliability for SiC Devices”, Proceedings of PCIM, 2011, p.229-234.
- (3) Ikeda, Y. et al. “Investigation on Wirebond-less Power Module Structure with High-density Packaging and High

Reliability”, Proceedings of ISPSD, 2011, p.272-275.

- (4) Horio, M. et al. “Ultra Compact and High Reliable SiC MOSFET Power Module with 200 °C Operating Capability”, Proceedings of ISPSD, 2012, p.81-84.
- (5) 梨子田典弘ほか. All-SiCモジュール技術. 富士電機技報. 2012, vol.85, no.6, p.403-407.
- (6) Hinata, Y. et al. “Full SiC Power Module with Advanced Structure and its Solar Inverter Application”, Proceedings of APEC, 2013, p.604-607.
- (7) Nashida, N. et al. “All-SiC Power Module for Photovoltaic Power Conditioner System”, Proceedings of ISPSD, 2014, p.342-345.



**仲村 秀世**

MEMS 機器の研究開発、パワー半導体用パッケージの開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代モジュール開発センターパッケージ開発部。



**西澤 龍男**

パワー半導体用パッケージ組立の研究開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代モジュール開発センターパッケージ開発部。エレクトロニクス実装学会会員。



**梨子田 典弘**

パワー半導体用パッケージの研究開発に従事。現在、富士電機株式会社技術開発本部電子デバイス研究所次世代モジュール開発センターパッケージ開発部。エレクトロニクス実装学会会員。





\*本誌に記載されている会社名および製品名は、それぞれの会社が所有する  
商標または登録商標である場合があります。