

基盤・先端技術

基盤技術
先端技術



展 望

2015年は、原油価格の大幅な低減、中国経済の構造転換の兆し、インドにおけるエネルギー需要の増加など、変化の予兆を感じる1年となった。

省エネルギー・省資源技術は、米国、日本、EUで進歩しエネルギー消費の低減が進んだ。一方、インドや東南アジア、中国においては、エネルギー消費は引き続き増加すると考えられている。これらの状況から、省エネルギーに関連する電力インフラ、パワーエレクトロニクス（パワエレ）機器、パワー半導体には需要増加が期待される。

エネルギー、医療、輸送、産業の各分野で、IoTやM2Mに関する、広範囲な取組みが始まっている。

富士電機では、これらの状況に対応し、顧客のニーズに応える製品を、発電システム、社会インフラ、産業インフラ、パワエレ機器、電子デバイス、食品流通の分野で開発している。また、これらを支える基盤技術・先端技術の開発を進め、より高品質で安全・安心な製品を顧客に提供できるよう、努力を続けている。

具体的には、発電用タービンにおける経年的な金属組織の変化を精度よく予測する技術を開発するために、熱力学を応用したPhase Field法によるシミュレーション技術を確認し、高温材料の長時間劣化予測を可能とした。また、タービンブレードの超高深度レーザ焼入れにより、耐摩耗性を向上させる技術を開発した。

冷却水流路や蒸気タービンの排気室などの流体機器の形状を最適化する新しい方法として、アジョイント法による形状最適化技術を構築し、圧力損失を低減した。

電力システム改革に対応して、電源調達コストの最小化、連続起動・停止制約などの各種電源制約の考慮、連系線の空き容量制約の考慮という三つの特徴を持つ発電・連系線計画の自動化技術を開発した。電力事業の業務効率化と利益向上のため、電力市場取引を支援する技術の開発に取り組んだ。また、変電システム設計のために、系統インピーダンスが複雑に変化する場合であっても高調波フィルタやSTATCOMの最適容量を解析する技術を開発した。

工場・プラントを安全かつ効率的に運転するため、過去のプラント操業データを用いて予測モデルを構築し、プラ

ントの異常兆候を早期に検知するシステムを開発した。また、プロセス製造工程の約半分を占めるバッチプロセスを対象として、早期の異常診断により不良品の生産を未然に防止する技術を開発した。

近年、IoTやM2Mに対する期待から、単一CPU上でリアルタイムOSと、Linuxをはじめとする汎用OSなどの異なるOSとを並行動作させるマルチOS適用技術を開発し、組込み機器の多機能化を迅速かつ容易に実現した。また、ネットワーク接続が当たり前となりつつある組込み機器においては、暗号鍵の長期保存を実現する難読化技術に取り組み、必要なROMサイズを70%以上削減するとともに、従来手法に対する攻撃への耐性化を実現した。センサにおいては、MEMSメタンセンサをベースに、超低消費電力MEMSガスセンサによる多成分ガス検出技術を開発し、LPガス（イソブタンとプロパンが主成分）や水素を高感度かつ選択的に検出可能であることを確認した。

パワエレ機器の小型化・高密度化に対応し、伝熱経路を詳細にモデル化し、高精度に温度予測が可能なシミュレーション技術を確認した。また、独自に開発した高精度デバイスモデルと配線構造の寄生インダクタンス解析技術を組み合わせることにより、スイッチング試験を回路シミュレーション上で実行可能な技術を開発し、回路の設計精度の向上や試作回数の低減を実現した。

電子デバイスでは、国立研究開発法人 産業技術総合研究所を中核とする戦略的イノベーション創造プログラム(SIP)に参画し、20kV級超高耐压SiC-PiNダイオードを開発した。また、ハードディスク媒体の次世代記録方式として有力候補と考えられる熱アシスト磁気記録方式の開発として、FePt規則合金磁性膜の配向性改良にも取り組んだ。これらの素子の特性は、デバイス界面の原子配列や、半導体中の微小な欠陥に影響される。このため、種々の最先端分析技術や第一原理計算の手法を駆使して解析に取り組んだ。

今後も、電気・熱エネルギー技術、環境技術の革新につながる先端技術への挑戦、および安全・安心で顧客の信頼に応える製品開発を、基盤技術を駆使して進めていく。

基盤技術

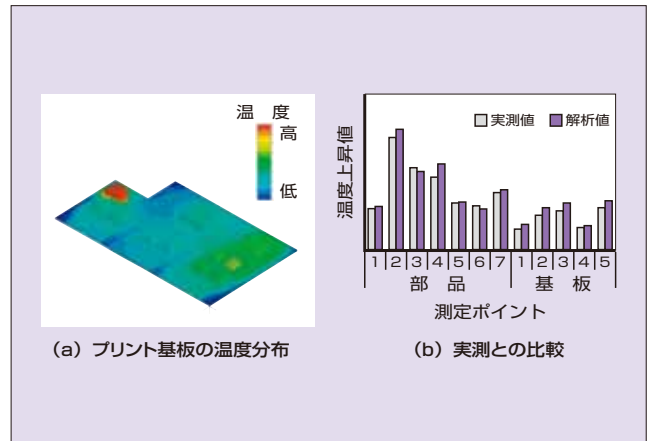
① パワーエレクトロニクス機器の冷却設計技術

近年、パワーエレクトロニクス機器の小型化、高密度化が進んでおり、機器の熱設計においてシミュレーションの重要性が増加している。

富士電機では、設計段階に応じたシミュレーション技術の開発に取り組んでいる。詳細設計においては、プリント基板の配線パターンなどの伝熱経路を詳細にモデル化し、実装部品の構造から導かれる伝熱特性を考慮することにより、従来よりも高精度に温度予測が可能なシミュレーション技術を確立した。

これにより、機器に組み込まれた状態でのプリント基板や実装部品の温度分布を解析して把握でき、設計精度を向上させることができる。本技術を機器設計に活用することによって、試作回数の低減や開発期間の短縮を実現する。

図1 プリント基板の温度シミュレーションの例

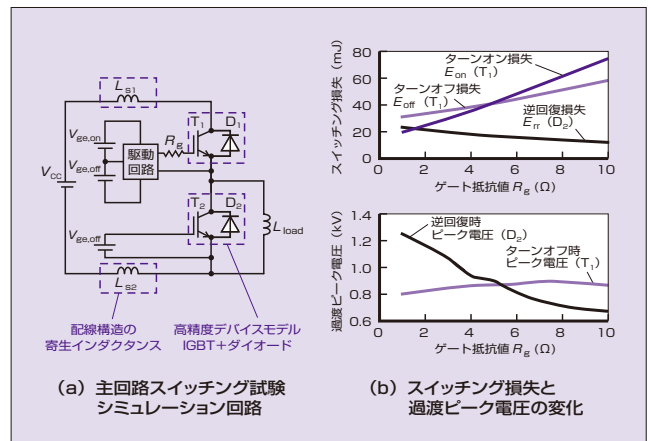


② パワーエレクトロニクス機器開発のための回路シミュレーション技術

パワーエレクトロニクス機器の開発においては、IGBT (Insulated Gate Bipolar Transistor) やダイオードに代表されるパワーデバイスの性能を最大限引き出すため、駆動回路や周辺回路の最適設計の重要性が増している。

富士電機は、独自に開発した高精度デバイスモデルと配線構造の寄生インダクタンス解析技術を組み合わせることにより、パワーデバイスの性能を評価するためのスイッチング試験を回路シミュレーション上で実行可能な技術を開発した (図 (a))。これにより、ゲート駆動条件を変更した場合におけるスイッチング損失と過渡ピーク電圧のトレードオフ解析を事前に行うことが可能となる (図 (b))。駆動回路や周辺回路の設計精度の向上と、機器開発期間の短縮を実現している。

図2 回路シミュレーションによるゲート駆動条件の事前検討

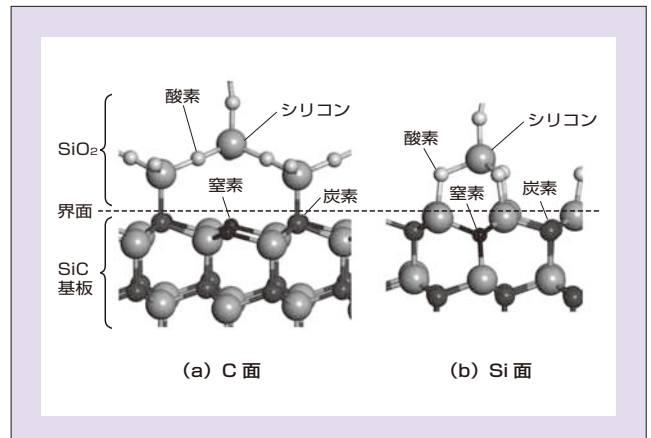


③ 次世代パワーデバイスの開発を支える分析・解析技術

パワーエレクトロニクス機器の低損失化の必要性が高まっており、ワイドバンドギャップ半導体のSiC (炭化けい素) を使用したSiC-MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) などの次世代パワーデバイスの研究開発を行っている。SiC-MOSFETの電気特性は、ゲート酸化膜界面における原子配列の仕方に影響される。現在、この原子配列を解析するため、X線光電子分光法といった種々の分析手法や第一原理計算によるシミュレーション手法を用いた解析に取り組んでいる。これらの手法を用いて、ゲート酸化膜界面に窒素を導入した場合の窒素による終端構造がSiC基板の種類(面方位)によって異なることを推定した(図)。今後、窒素原子の導入メカニズムを解析し、プロセス開発に貢献する。

● 関連論文: 富士電機技報 2016, vol.89, no.1, p.21

図3 解析によって推定したSiC/SiO₂界面構造



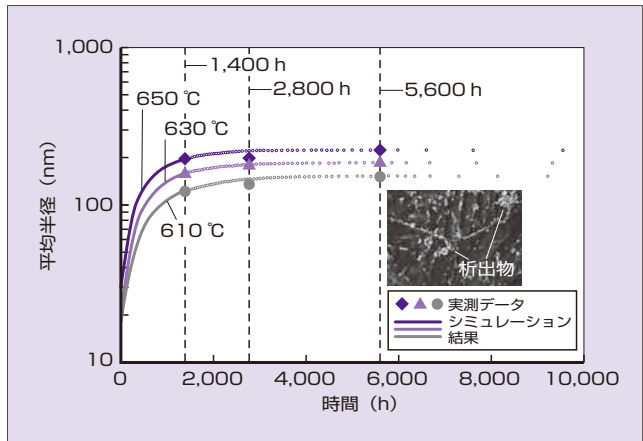
基盤技術

④ 劣化評価技術につながる金属組成シミュレーション技術

タービン製品に使用される金属の多くは高温下での経年使用に伴い、クリープ、疲労、脆化（ぜいか）など種々の損傷を受けて金属組織が変化する。製品の長期的な安全性を確保し、安定的に運用していくために、経年的な組織変化を精度よく予測する技術の必要性は極めて高い。

富士電機は、熱力学を応用した Phase Field 法を利用し、時間経過を考慮したシミュレーション技術を確立した。図は1万時間経過後までの加熱時効に伴う鋼中析出物の粒径変化をシミュレーションしたものであり、実測と精度よく一致している。本技術により、高温材料の長時間劣化予測が可能となった。今後、製品の劣化評価技術として活用していくとともに、腐食などの他の劣化現象のシミュレーション技術の開発を行う予定である。

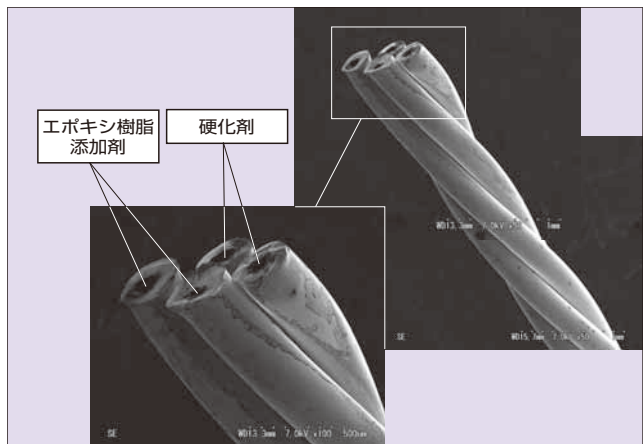
図4 加熱時効に伴う鋼中析出物の粒径変化



⑤ エポキシフラックス入り糸はんだ

高密度実装用小型チップ部品のはんだ付が可能なエポキシフラックス系クリームはんだを開発した。本クリームはんだの特徴は、熱硬化するエポキシフラックスで微小なはんだ接合部の補強が可能なことである。一方、はんだ付不良が発生した場合には、糸はんだによるリペアが不可欠であり、さらにエポキシフラックスによるリペアも必要となる。しかしながら、糸はんだの製造過程で熱が加わるため、そのままではエポキシフラックスは加熱硬化してしまう。そこで、エポキシ樹脂と硬化剤を別々の糸はんだとし、束ねて縫（よ）ることではんだ付可能なエポキシフラックス入り糸はんだを開発した。適切な活性剤を添加することにより、従来と同等の性能を持つ。今後、これらの糸はんだを製品に適用していく。

図5 エポキシフラックス入り糸はんだの構造

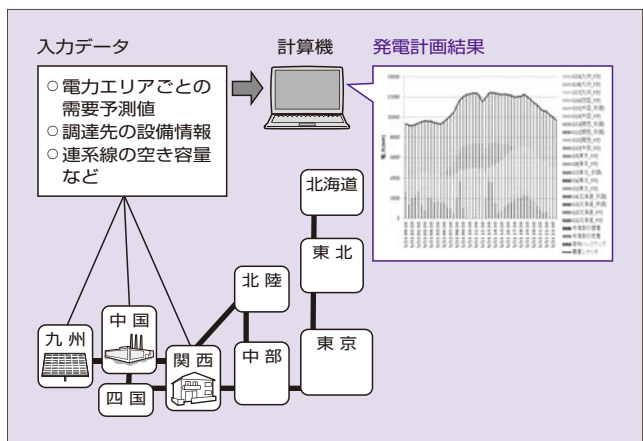


⑥ 電力システム改革に対応した発電・連系線計画手法

電力システム改革により、電力広域的運営推進機関に発電・連系線計画の提出が義務付けられる。通常、多くの電源は大消費地と異なる電力エリアにあるため、電力エリア間を結ぶ連系線の使用量の計画と、コストが最小の電源調達計画が重要になる。しかし、さまざまな電源のコスト、特性、制約を考慮して、コストが最小の計画を手作業で立案することは、多くの時間を費やすという問題があった。

富士電機では、電力事業の業務効率化のため、発電・連系線計画を計算する技術の開発に取り組んでいる。本技術の主な特徴は、電源調達コストの最小化、連続起動・停止制約などの各種電源制約の考慮、連系線の空き容量制約の考慮の三つである。本技術の導入により、発電・連系線計画の計算の自動化が実現できる。

図6 発電計画結果の例



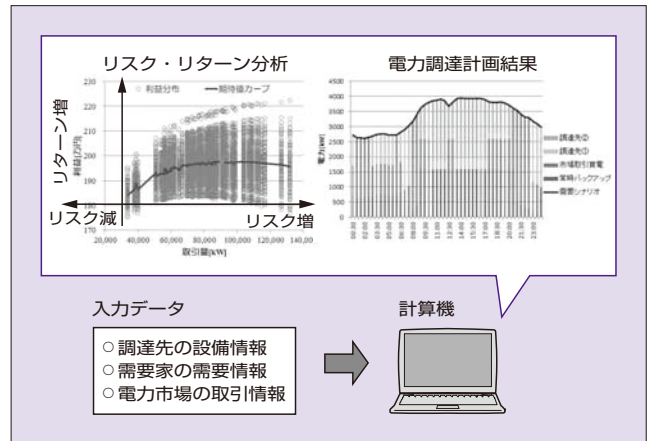
基盤技術

7 電力システム改革に対応した電力市場取引支援技術

電力システム改革により、電力事業者にとって、電源調達の間として電力市場が重要となっている。しかし、電力調達計画には、自前の発電機、発電事業者、電力市場など膨大な要素の組合せがあり、手作業では多くの時間を費やすことになる。さらに、需要と市場価格には不確定な変動があり、これらの予測が外れた場合の利益とリスクを考慮した取引量を手作業で計画するのは困難である。

富士電機では、電力事業の業務効率化と利益向上のため、電力市場取引を支援する技術の開発に取り組んでいる。本技術の主な特徴は、電力調達計画の事前検証、需要と市場価格の不確定性による利益とリスクを考慮した最適取引量自動算出の二つである。本技術の導入により、電力市場取引の支援が実現できる。

図7 電力市場取引支援技術の適用例

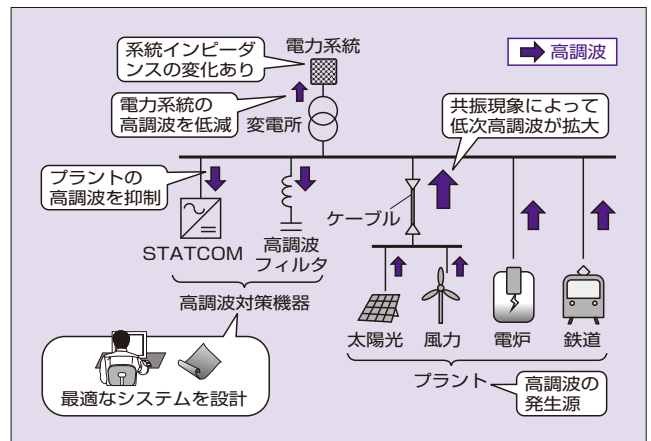


8 変電システム設計のための高調波解析の自動化

高調波を発生するプラント（太陽光、風力、電炉、鉄道など）が比較的弱い電力システムに連系する場合、共振現象によって低次高調波が拡大し、規定の範囲内に抑制することが困難になることがある。さらに電力システムの系統インピーダンスは運用条件によって変化するため、その変化に対応して高調波を抑制することができる最適な変電システムを構築することが課題である。

富士電機は、系統インピーダンスが複雑に変化する場合でも高調波フィルタやSTATCOMの最適容量を解析する技術を開発した。本技術ではパラメータの膨大な組合せ数を削減する解の探索方法の採用、および汎用解析ソフトウェアを活用した繰り返し作業部分の自動化を実施している。今後、変電システムの設計時間短縮や品質向上を図る。

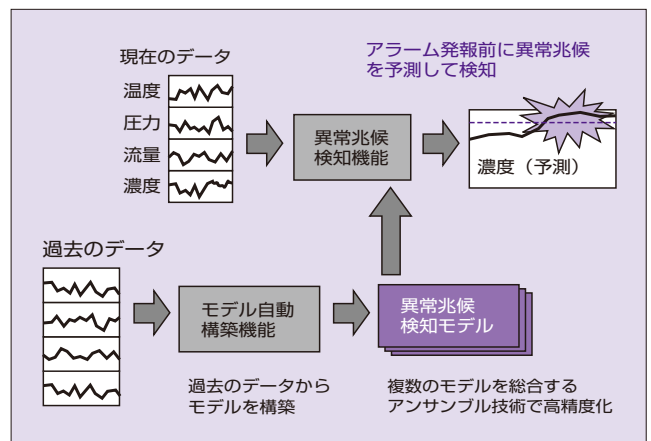
図8 高調波抑制のための変電システム



9 モデル自動生成技術を活用した異常兆候検知システム

近年、特に高まっている工場・プラントの安全かつ効率的な運転に対する操業支援ニーズに対して、プラントの異常兆候を早期に検知するシステムを開発した。蓄積された過去のプラント操業データを用いて予測モデルを構築しておき、逐次、予測モデルでプラント状態を予測することで異常を早期に検知できる。また、異常状態の発生が予測可能であり、予測モデルの自動構築が可能である。複数のモデルの予測結果を総合的に判断するアンサンブル技術による高精度予測である。開発したシステムは、実プラントのデータを用いて効果を検証している。1年間分のデータを用いた実験では、ある種類のアラームが実際に発生した回数のうち、約90%を事前に予測できた。

図9 モデル自動生成技術の概要

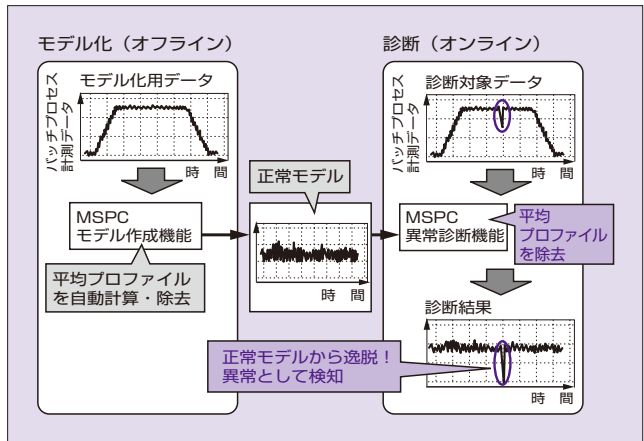


基盤技術

10 バッチプロセス向け MSPC 技術

プロセス製造工程の約半分を占めるバッチプロセスを対象として、早期の異常診断により不良品の生産を未然に防止する技術を開発した。従来の技術では、バッチプロセス終了後しか異常診断が行えず、不良品の生産の未然防止には役立たなかった。これに対して、今回開発したバッチプロセス向け MSPC (Multivariate Statistical Process Control) 技術は、バッチプロセス進行中の異常診断が可能である。バッチプロセスの計測データをそのまま扱うのではなく、データから自動で計算した平均プロファイルを除いた上で正常モデルからの逸脱を検知する独自の技術である。データの動きがバッチプロセスと類似しているショーケースの計測データを用い、正常モデルからの逸脱により異常（故障）に至る変化を検知できることを確認した。

図 10 バッチプロセス向け MSPC 技術の考え方

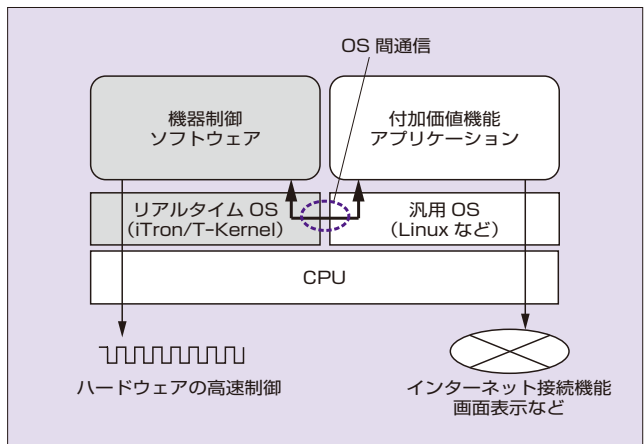


11 組み込み機器へのマルチ OS 適用技術

近年、IoT に対する期待から組み込み機器に対する多機能化の要求が高まっている。単一 CPU 上でリアルタイム OS と、Linux をはじめとする汎用 OS などの異なる OS を複数同時に並行して動作させるマルチ OS 適用技術を開発した。マルチ OS の動作環境では、従来のリアルタイム OS 上で動作する高速な制御ソフトウェアを変更せずにそのまま動作させ、汎用 OS 上では多様な通信規格への対応や画面表示など、付加価値機能のあるアプリケーションを動作させることができる。また、OS 間通信を利用して制御機能と付加価値機能との高速な連携動作も可能である。

従来の制御機能の品質や性能はそのままに付加価値機能を実装することにより、組み込み機器の多機能化を迅速かつ容易に実現することを可能にした。

図 11 マルチ OS 適用時のソフトウェア構成の例

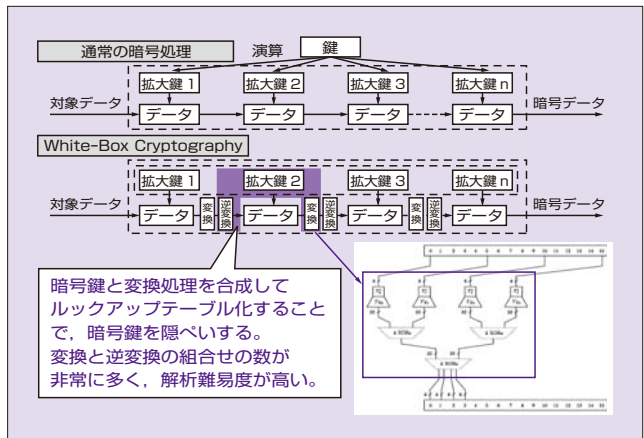


12 セキュリティ暗号鍵の長期保存技術

暗号化は、セキュリティ対策の一つとして欠かせない技術であり、その安全性は、暗号鍵を不正入手・解析などの攻撃からいかに保護するかに懸かっている。IoT や M2M などネットワーク接続が当たり前となりつつある組み込み機器においては、その長いライフサイクルにわたって暗号鍵を保護していく必要性がますます高まっている。

今回開発した、暗号鍵の長期保存を実現する難読化技術は、数学的根拠に裏付けられたセキュリティ強度を持つ手法であり、難読化された暗号鍵から元の暗号鍵を推測することを困難にする。さらに、必要な ROM サイズを 70% 以上削減するとともに、従来手法に対する攻撃への耐性化 (2¹⁸⁹ 倍のセキュリティ強度向上) を図ることで、組み込み機器向けに小容量・高セキュリティ化を実現した。

図 12 暗号鍵難読化の原理

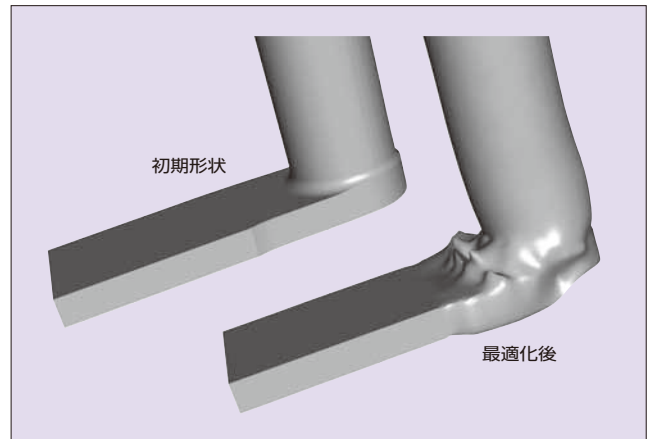


基盤技術

13 アジョイント法による流路形状の最適化技術

流体機器の形状を最適化する新しい方法として、アジョイント法による形状最適化技術を構築した。アジョイント解（感度分布）は、目的関数を改善する形状修正の方向を示す。アジョイント解に応じて形状を変化させる操作を繰り返すことで最適形状を得る。設計者が想定していなかった複雑な形状を導き出すことにより、高い改善効果が得られる。従来のパラメータ最適化法との比較では、単純な風洞の検証モデルにおいて圧力損失低減率が1.5倍、計算時間が1/10という優れた結果を示した。また、モータの冷却水流路や蒸気タービンの排気室に対して試験的に適用した。圧力損失について従来法との比較で、モータの冷却水流路は実験により33%の低減効果を、蒸気タービンの排気室は解析により30%の低減効果を得た。

図13 最適化による冷却水流路の変化

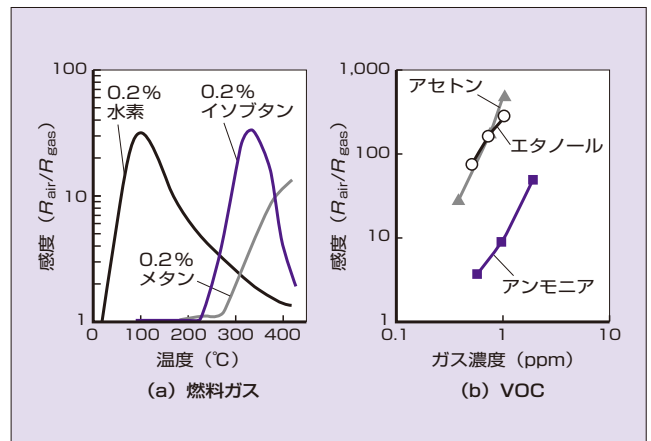


先端技術

1 超低消費電力 MEMS ガスセンサの多成分検出技術

2015年に発売した世界初の電池式都市ガス警報器には、従来比1/1000以下という超低消費電力MEMSメタンセンサを搭載している。このセンサの技術をベースに、超低消費電力MEMSガスセンサの多成分ガス検出技術を開発している。MEMSメタンセンサのヒータ温度を最適化することで、LPガス（イソブタンとプロパンが主成分）や水素を高感度かつ選択的に検出できることを確認した。また、センサの間欠駆動の条件を最適化することで微量のVOC（揮発性有機化合物）を検出することができ、特にアセトンやエタノールに関しては、1ppm以下のガスに対しても高い感度があることを確認した。この技術は、環境計測や医療・ヘルスケアなど他分野への応用展開が期待できる。

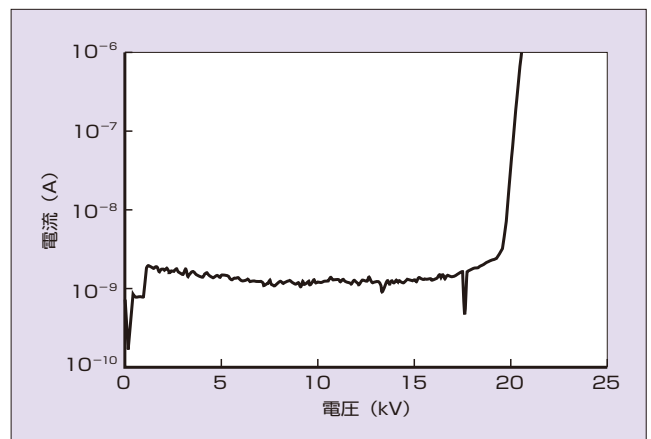
図14 超低消費電力MEMSガスセンサの感度



2 20kV級超高耐圧SiC-PiNダイオード

国立研究開発法人 産業技術総合研究所を中核とする戦略的イノベーション創造プログラム（SIP）に参画し、20kV級超高耐圧SiC-PiNダイオードを開発した。本ダイオードは、送配電機器などの超高耐圧応用分野においてSiC-IGBTと組み合わせて使用される。従来のシリコン素子と比べて高耐圧かつ低損失であり、装置の省エネルギー化および小型・軽量化への貢献が期待されている。高耐圧化のため多段JTE（Junction Termination Extension）構造を最適に設計した。また、厚さ200μm以上の高品質エピタキシャル膜を採用するとともに、エピタキシャル膜中のドーピング濃度を $3 \times 10^{14} \text{ cm}^{-3}$ という非常に低い値に抑えることで、20kV以上の世界最高レベルの耐圧特性を実現できた。

図15 20kV級超高耐圧SiC-PiNダイオードの耐圧特性



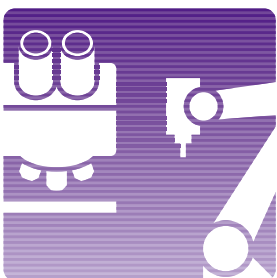
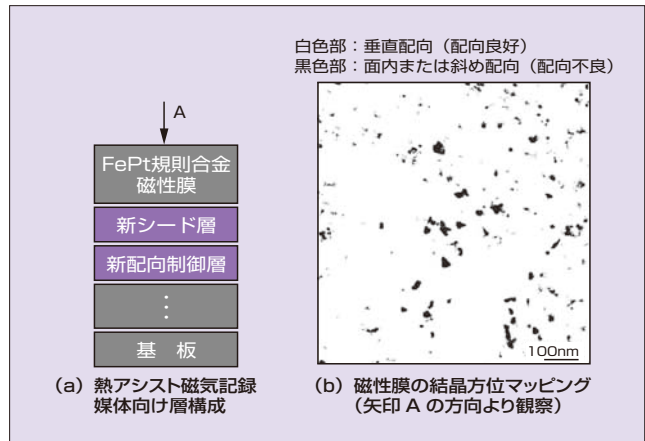
先端技術

③ 熱アシスト磁気記録媒体の配向制御技術

ハードディスクドライブは、データセンター向けストレージやパーソナルストレージとして、さらなる大容量化が求められている。大容量化を支える次世代記録方式の有力候補は熱アシスト磁気記録方式であり、対応する磁気記録媒体には、高い保磁力を持つ FePt 規則合金磁性膜が用いられる。FePt 規則合金磁性膜は、既存の CoPt 磁性膜に比べて配向不良が発生しやすく、記録再生を行った際のノイズが課題である。

富士電機は、シード層の垂直配向性を促進させる配向制御層を新たに開発し、これをシード層の下へ導入することによって、FePt 規則合金磁性膜の配向不良が従来の 30% から 2.4% まで抑えられることを確認した。今後は、本技術を用いた磁気記録媒体の実用化の検討を進めていく。

図 16 磁性膜の結晶方位マッピング





*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。