

車載用ハイサイド 2 in 1 IPS 「F5114H」

High-Side 2-in-1 IPS “F5114H” for Automobiles

森澤 由香 MORISAWA, Yuka

鳶坂 浩志 TOBISAKA, Hiroshi

安田 貴弘 YASUDA, Yoshihiro

近年、安全、環境、省エネルギーをキーワードに、自動車分野での電子制御化が進んでいる。電装システムに使用される半導体製品には、これらのキーワードに加え、小型化、高信頼性化の要求がある。富士電機は、さらなる小型化を目的として車載用ハイサイド 2 in 1 IPS 「F5114H」を開発した。SOP-8 パッケージと同じ外形寸法の SSOP-12 パッケージに、従来品と同等の機能を持ったチップを 2 個搭載し、1 チャンネル品と同等の実装面積で 2 チャンネル化を実現した。また、高温の環境で使用可能な高信頼性ワイヤを採用した。これらにより、ECU (Electronic Control Unit) の大幅な小型化を可能にした。

In recent years, electronic control has been advancing in automotive electrical systems based on the keywords of safety, environment, and energy savings. In addition to these keywords, semiconductor products are also required to be compact and highly reliable. Fuji Electric has developed the high-side 2-in-1 intelligent power switch (IPS) “F5114H” for automotive applications to achieve even greater device miniaturization. Fuji Electric has equipped the SSOP-12 package, which has the same external dimensions as the SOP-8 package, with 2 chips that have the same functionality as previous products, allowing for two channels on the same mounting area as the previous one channel products. It also utilizes a highly reliable wire that can be used in high temperature environments. These enhancements have made it possible to greatly reduce ECU size.

1 まえがき

近年、安全、環境、省エネルギーをキーワードに自動車分野での電子制御化が進んでいる。電装システムに使用される半導体製品には、これらのキーワードに加え、小型化、高信頼性化の要求が高まっている。

富士電機では、エンジン、トランスミッション、ブレーキなどの電装システム向けに IPS (Intelligent Power Switch) を開発している。この IPS は出力段として用いる縦型パワー MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) と制御・保護回路を構成する横型 MOSFET を同一のチップ上に集積化している。電源側に半導体デバイスを配置し、グランド側に負荷を配置するハイサイド型 IPS と、この配置を逆にしたローサイド型 IPS を系列

化している。IPS を採用することにより ECU (Electronic Control Unit) の回路部品数を削減するとともに実装面積が縮小し、ECU の小型化につながる。近年では、第 4 世代 IPS のデバイス技術やプロセス技術^{(1)~(3)}を適用し、チップをいっそう小型化した。本稿では、さらなる小型化を目的として開発した車載用ハイサイド 2 in 1 IPS 「F5114H」について述べる。

2 製品概要

F5114H の特徴を次に示す。

- (a) 小型 SSOP-12 パッケージにおける 2 チャンネル分のチップの搭載
- (b) 高信頼性ワイヤの適用

型 式	外形図	パッケージ	チャンネル数	デバイス構造図
F5114H (開発品)		SSOP-12	2	
F5044H (従来品)		SOP-8	1	

図 1 「F5114H」の外形とデバイス構造

図1に、F5114Hの外形とデバイス構造を示す。第4世代IPSデバイス技術やプロセス技術によって、出力段パワーMOSFETを従来のプレーナゲートMOSFETからトレンチゲートMOSFETに変更し、回路部は要素デバイス自体の微細化に加え、要素デバイス間を接続する配線面積を低減し、多層配線技術を適用することでチップを小型化した。チップの小型化に伴い、SOP-8パッケージと同実装面積のSSOP-12パッケージに、従来品と同等の機能を持ったチップを2個搭載した。これにより、電装システムのさらなる小型化と部品点数の低減によるトータルコストダウンに貢献する。また、ボンディングワイヤには、ECUの小型化に伴うデバイス自身や使用環境の高温化に対して信頼性を確保できる材料を採用した。

3 特性

F5114Hの回路ブロック図を図2に、絶対最大定格を表1に、論理表を表2に、電気的特性を表3に示す。F5114Hは従来品であるIPS「F5044H」と同等の電気的特性を持ち、かつ次の機能を搭載している。

- (a) 負荷短絡保護機能
- (b) 低電源電圧検出機能
- (c) 2チャンネル分の通電能力の確保

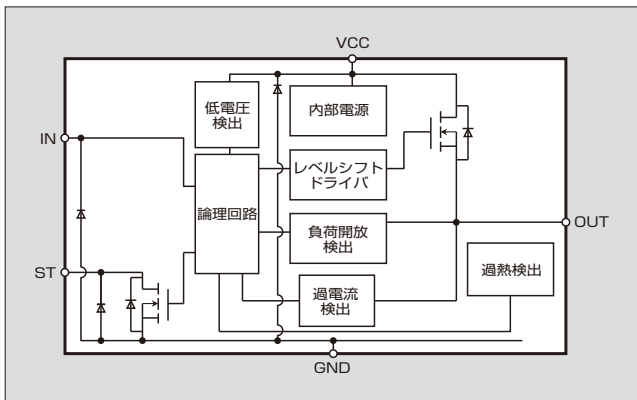


図2 「F5114H」の回路ブロック図 (1チャンネル分)

表1 絶対最大定格

項目	記号	条件	定格	
電源電圧 (V)	V_{cc1}	250 ms	—	50
	V_{cc2}	DC	-0.3	35
出力電流 (A)	I_D	1チャンネル当たり*	—	1.65
出力電圧 (V)	V_{OA}	—	$V_{cc} - 50$	—
消費電力 (W)	P_D	*	—	1.5
入力電圧 (V)	V_{IN}	DC	-0.5	7
入力電流 (mA)	I_{IN}	DC	-10	10
ステータス電圧 (V)	V_{ST}	DC	-0.3	7
ステータス電流 (mA)	I_{ST}	—	—	5
接合部温度 (°C)	T_J	—	-40	175
保存温度 (°C)	T_{STG}	—	-55	175

* ガラスエポキシ4層基板 [10 × 5 × 1.2 (mm)] 実装, 2チャンネル同時オン

表2 論理表

モード	IN	ST	OUT
正常動作	L	L	L
	H	H	H
過熱検出	L	L	L
	H	L	L
過電流検出	L	L	L
負荷開放検出	L	H	H
低電圧検出	L	L	L
	H	L	L
IN入力端子開放	L Open	L	L

表3 電気的特性

項目	記号	条件	規格値		
			最小	最大	
動作電源電圧 (V)	V_{cc}	$T_J = -40 \sim 175^\circ\text{C}$	4.5	16	
低電圧検出 (V)	UV_1	$V_{IN} = 5\text{V}$	2	4.3	
低電圧復帰 (V)	UV_2	$V_{IN} = 5\text{V}$	2.2	4.5	
静止電源電流 (mA)	$I_{cc(L)1}$	$R_L = 10\ \Omega$ $V_{IN} = 0\text{V}$	—	0.6	
	$I_{cc(L)2}$	OUT オープン $V_{IN} = 0\text{V}$	—	0.6	
動作電源電流 (mA)	$I_{cc(H)}$	$V_{IN} = 5\text{V}$ $R_L = 1\ \text{k}\Omega$	—	5	
入力レシオールド電圧 (V)	$V_{IN(H)}$	$V_{cc} = 4.5 \sim 16\text{V}$ $R_L = 10\ \Omega$	2.8	—	
	$V_{IN(L)}$		—	1.5	
入力電流 (μA)	$I_{IN(H)}$	$V_{IN} = 5\text{V}$	5	70	
	$I_{IN(L)}$	$V_{IN} = 0\text{V}$	-10	10	
オン抵抗 (Ω)	$R_{DS(on)}$	$I_L = 1.5\text{A}$ $T_J = 25^\circ\text{C}$	—	0.12	
		$I_L = 1.5\text{A}$ $T_J = 175^\circ\text{C}$	—	0.27	
出力リーク (mA)	I_{OH}	$V_{OUT} = V_{cc}$ $V_{IN} = 0\text{V}$	—	2	
	I_{OL}	$V_{OUT} = 0\text{V}$ $V_{IN} = 0\text{V}$	-0.24	—	
過電流検出 (A)	I_{OC}	$V_{cc} = 13\text{V}$ $V_{IN} = 5\text{V}$	2	7	
過電流モード下ピーク電流 (A)	$PeakI$	$V_{cc} = 13\text{V}$ $V_{IN} = 5\text{V}$	—	16	
過電流モード下周期 (ms)	Per		—	3	
過電流モード下デューティ (%)	$Duty$		—	40	
過熱検出	検出 (°C)	T_{trip1}	$V_{IN} = 5\text{V}$	—	207
	復帰 (°C)	T_{trip2}		175	—
オン時伝達遅延時間 (μs)	t_{ACCON}	$V_{cc} = 13\text{V}$ $R_L = 10\ \Omega$ $V_{IN} = 5\text{V} - 0\text{V}$	—	140	
オフ時伝達遅延時間 (μs)	t_{ACCOFF}		—	140	
ターンオン時間 (μs)	t_{on}		—	120	
ターンオフ時間 (μs)	t_{off}		—	70	
ステータス電圧Lレベル (V)	$V_{ST(L)}$	$V_{IN} = 0\text{V}$ $R_L = 10\ \Omega$ $I_{st} = 0.6\text{mA}$	—	0.5	
ステータスリーク電流 (μA)	I_{STleak}	$V_{IN} = 5\text{V}$ $R_L = 10\ \Omega$ $V_{st} = 7\text{V}$	—	10	
ステータスディレイ (μs)	$t_{ST(on)}$	$V_{cc} = 13\text{V}$ $R_L = 10\ \Omega$ $V_{IN} = 5\text{V} - 0\text{V}$ $V_{st} = 5\text{V}$	—	200	
	$t_{ST(off)}$		—	200	
負荷開放検出電圧 (V)	V_{OH}	$V_{IN} = 0\text{V}$ $V_{ST} = L \rightarrow H$	4	—	
負荷開放復帰電圧 (V)	V_{OIL}	$V_{IN} = 0\text{V}$ $V_{ST} = H \rightarrow L$	—	1.6	

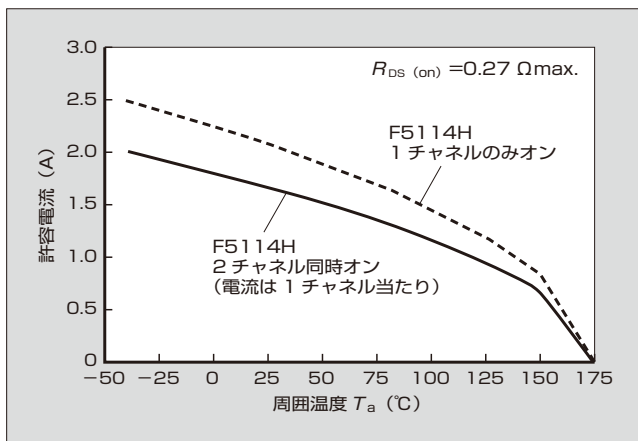


図3 「F5114H」の許容電流範囲

3.1 負荷短絡保護機能

負荷短絡保護機能は、出力段パワー MOSFET に過電流が流れた場合に、デバイス自身を保護することによってシステムと負荷も同時に保護する。この機能によって負荷短絡時の過電流を検出し、電力を下げるために出力電流を発振状態にする際のピーク電流を一定に抑えている。これにより、異常状態においても素子が発生するノイズを低減する。なお、F5114H では、過電流と過熱の二重の保護機能により、製品の安全性を向上させている。

3.2 低電源電圧検出機能

低電源電圧動作は、エンジン始動時など電源電圧が瞬間的に低下する状況に備え、電源電圧が4.5Vに低下しても通常電圧の13V時とほぼ同等のオン抵抗を維持できるようにしている。また、電源電圧が4.5V未満の領域では回路動作が不安定にならないように、低電圧を検出するとともに出力をオフにする設計とした。これらの工夫により、電源電圧が低下したときでも通常時と同等の素子の性能を確保している。

3.3 2チャンネル分の通電能力の確保

従来の1チャンネル品と比較して、2チャンネル品は同一パッケージに二個のチップが搭載されているため、許容電流や許容損失が低下することが懸念される。これに対し、接合部保証温度を175℃とすることで、許容電流や許容損失の低下を防いだ。

図3に、F5114Hの許容電流範囲を示す。熱的に最も厳しい動作条件である2チャンネルが同時にオンのときでも、1チャンネルあたり $I_D=1.65\text{ A}$ ($T_a=25^\circ\text{C}$ 時)の通電能力を確保している。また、許容損失に関しても、従来品と同等の許容損失 $P_D=1.5\text{ W}$ を確保している。

4 パッケージの特徴

4.1 パッケージの冗長設計

F5114Hでは、各チャンネルの機能が独立して働くように

するため、図4に示すようにチップごとにリードフレームが分離する構造にした。内部電源やGND回路などを共有せず各チャンネルに配置し、片側のチャンネルが異常に発熱した場合や、破壊した場合でも、もう一方のチャンネルの動作が阻害されない冗長設計にした。端子配列もフェールセーフの観点から、電源端子(VCC)と出力端子(OUT)間にNC(Non Connect)端子を設けることで、隣接端子間の短絡による破壊のリスクを低減した。端子幅とピッチは、JEITAのEIAJ EDR-7314Aに準拠したパッケージ設計にした。なお、端子めっきには、鉛フリーはんだ(Sn-Ag)を使用している。

4.2 高信頼性ワイヤの適用

F5114Hは、ECUの小型化に伴うデバイス自身や使用環境の高温化に対して保証温度範囲を $T_j=-40\sim+175^\circ\text{C}$ としており^(注)、従来よりも高温の環境で使用が可能である。今後、高温環境下で動作する時間が延びることが想定されることから、高温使用における信頼性を高めることができるワイヤ材を採用する必要がある。

高温環境において長時間放置した際の、ワイヤとアルミニウム電極パッドの接合界面の状態を図5に示す。従来のワイヤでは界面の状態に変化が見られるが、今回適用した高信頼性ワイヤでは界面の変化がほとんど見られない。今後のさらなる高温環境下での使用に備え、信頼性の向上を図った。

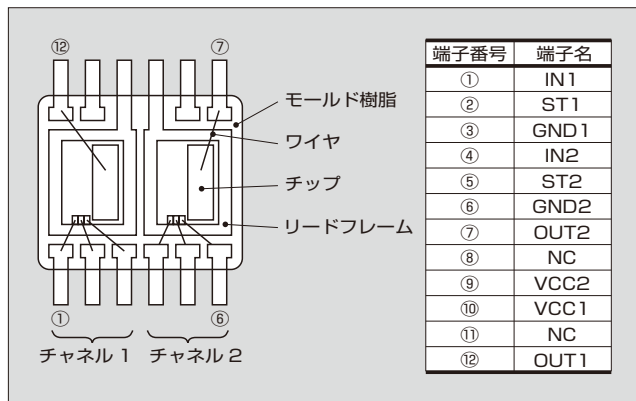


図4 「F5114H」の内部構造概略

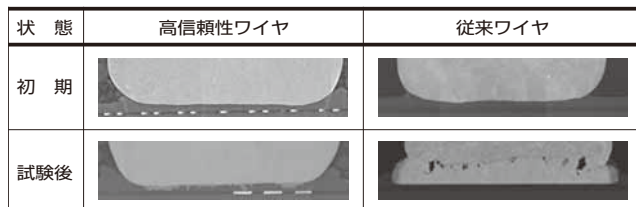


図5 高温放置試験後のワイヤ-電極間断面観察結果

〈注〉 JEITAのEIAJ EDR-7314A：一般社団法人 電子情報技術産業協会が定めるシュリンクスモールアウトラインパッケージ(SSOP)に関する集積回路パッケージデザインガイド

⑤ あとがき

本稿では、車載用ハイサイド 2 in 1 IPS 「F5114H」について述べた。従来の 1 チャンネル品と同じパッケージサイズで同等の通電能力を確保した 2 チャンネル分のチップの搭載を実現したことにより、実装面積の低減とトータルコストダウンに貢献できる。加えて、高信頼性ワイヤを採用したことにより、厳しさを増す高温環境下での使用を考慮している。今後、さらなる IPS の系列化を進め、電装システムの小型化、低価格化、高信頼性化に貢献していく所存である。

参考文献

- (1) 鳶坂浩志ほか. 車載用第4世代 IPS 「F5100シリーズ」. 富士電機技報. 2012, vol.85, no.6, p.440-444.
- (2) 中川翔ほか. ワンチップ リニア制御用IPS 「F5106H」. 富士電機技報. 2013, vol.86, no.4, p.273-276.
- (3) Toyoda, Y. et al. “60 V-Class Power IC Technology for an Intelligent Power Switch with an Integrated Trench MOSFET”. ISPSD 2013, p.147-150.



森澤 由香

インテリジェントパワースイッチの設計開発に従事。現在、富士電機株式会社電子デバイス事業本部事業統括部自動車電装技術部。



鳶坂 浩志

インテリジェントパワースイッチの設計開発に従事。現在、富士電機株式会社電子デバイス事業本部事業統括部自動車電装技術部。



安田 貴弘

パワー半導体デバイス、特にディスクリート製品の組立技術の開発に従事。現在、富士電機株式会社電子デバイス事業本部開発統括部パッケージ実装開発部。





*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。