

配電機器向け 3.3 kV 耐圧 All-SiC モジュール

3.3-kV All-SiC Modules for Electric Distribution Equipment

谷口 克己 TANIGUCHI, Katsumi

金子 悟史 KANEKO, Satoshi

熊田 恵志郎 KUMADA, Keishiro

富士電機は、国立研究開発法人 新エネルギー・産業技術総合開発機構（NEDO）のプロジェクトに参画し、太陽光発電などの分散型エネルギーが大量導入された際の、電力網安定化を図る配電機器および制御システムの開発を行っている。その配電機器向けに 3.3 kV 耐圧の All-SiC モジュールを開発し、従来の Si-IGBT モジュールに対してインバータ発生損失を 64% 低減した。これにより、従来の Si-IGBT モジュールではサイズの制約上不可能であった単柱に装柱可能な、小型で軽量の配電機器を実現した。

Fuji Electric has partnered with the New Energy and Industrial Technology Development Organization (NEDO) in a project to develop electric distribution equipment and control systems that contribute to power grid stabilization when distributed energy sources such as solar power generation are massively introduced. For electric distribution equipment, an All-SiC module with a withstand voltage of 3.3 kV has been developed in that purpose. Compared to conventional Si-IGBT modules, it reduces the generated loss of inverters by 64%. As a result, our electric distribution equipment becomes so small and lightweight that they can be mounted to a single utility pole, which was not possible for conventional Si-IGBT modules due to size restrictions.

① まえがき

地球温暖化などの環境問題への対応が必要となる中、CO₂などの温室効果ガスの排出量の削減が求められている。その実現に当たり、再生可能エネルギーの積極的な活用や、パワーエレクトロニクス（パワエレ）機器の省エネルギー（省エネ）化が必要である。パワエレ機器の電力変換において、重要な役割を担っているのがパワー半導体である。従来、主流であった Si（シリコン）デバイスが改良が進み、現在では既に物性に基づく性能の限界に近づいている。このような中で、次世代半導体である SiC（炭化けい素）デバイスにより、さらなる低損失化が可能となり、省エネ化およびパワエレ機器の小型・軽量化への貢献が期待される。

富士電機では、2014年9月から国立研究開発法人 新エネルギー・産業技術総合開発機構（NEDO）のプロジェクトとして“分散型エネルギー次世代電力網構築実証事業”に取り組んでいる。太陽光発電を中心とした再生可能エネルギーの導入拡大および電力・機器システム産業における国際競争力の維持・向上に資することを目的として、SiC パワー半導体を用いた無効電力補償装置（SVC：Static Var Compensator）などの次世代電圧調整機器（配電機器）およびその制御システムの開発を行っている。

② 配電機器向け SiC パワー半導体モジュール

NEDO プロジェクトの分散型エネルギー次世代電力網構築実証事業では、太陽光発電を中心とする分散型エネルギーの配電システムへの大量導入に伴う、余剰電力の発生、周波数調整力の不足、配電線の電圧上昇など、多くの技術課題に対応する配電機器およびその制御システムを開発している（図 1）。特に国内では、一般家庭での太陽光発電の

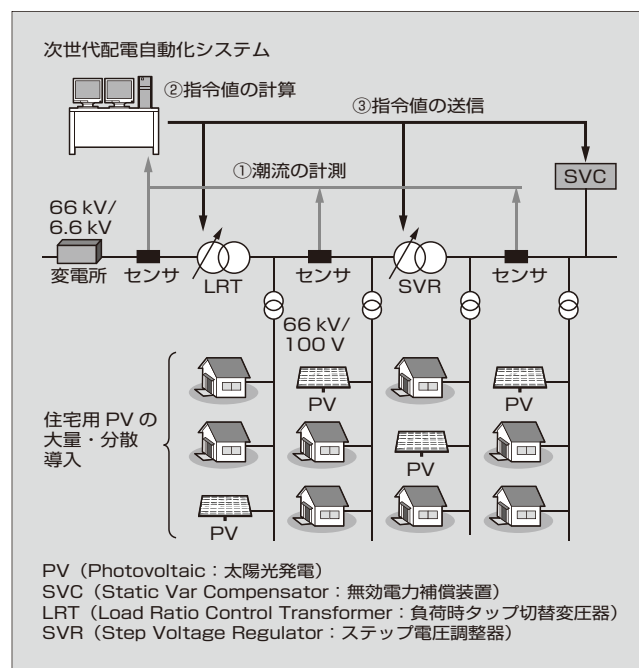


図 1 NEDO プロジェクトの分散型エネルギー次世代電力網構築実証事業の概略

導入量が現状よりも多くなると、6.6 kV 配電システムにおける電圧上昇での逆流や太陽光発電出力抑制による損失などが課題となるため、6.6 kV 配電システムに配電機器を導入する必要がある。導入に際しては、既設の電柱（単柱）に装柱できるように小型で軽量であること、ならびに水冷や空冷の冷却ができないため自冷であることが要求される。

従来の Si パワー半導体を用いた配電機器では損失が大きく、モジュールで発生した熱を逃がすための冷却用ヒートシンクが大きくなるため、小型・軽量化が難しい。そのため、専用に隣接した 2 本柱に架台を設けて設置する必

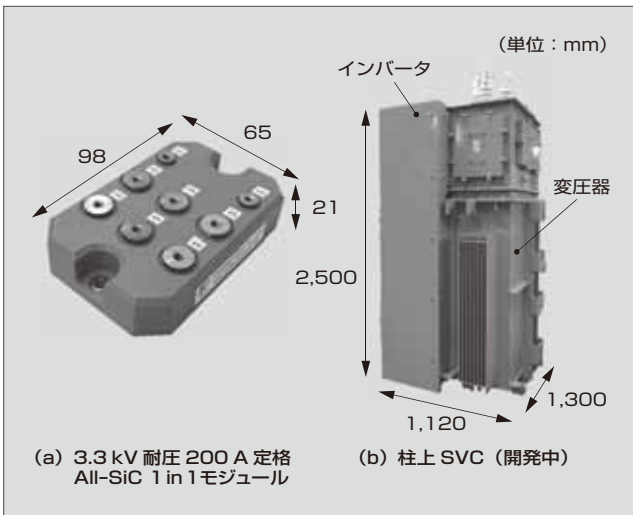


図2 3.3 kV 耐圧 All-SiC モジュールおよび柱上 SVC

要があり、設置場所やコスト面からも導入が進まない。今回開発した All-SiC パワー半導体モジュールを搭載することにより、配電機器が小型・軽量となり、単柱に装柱できるようになる。また、高周波動作も可能となり、人間の可聴周波数よりも高い 13kHz 以上で動作させることにより、居住区域にも設置が可能となり、導入が加速される。図 2 に、開発した配電機器向け 3.3 kV 耐圧 All-SiC モジュールおよびそれを搭載した SVC の外観を示す。本稿では、配電機器向けに開発した 3.3 kV 耐圧 All-SiC 1 in 1 モジュールの構造と特性について述べる。

All-SiC モジュールは、SiC-MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) と SiC-SBD (Schottky Barrier Diode) のチップを組み合わせている。高耐圧になるほど単位面積当たりのオン抵抗が高くなるため、Si デバイスの場合、600 V 以上の電圧では主に IGBT (Insulated Gate Bipolar Transistor) が使用されている。IGBT は、少数キャリアである正孔をドリフト層内に注入する伝導度変調でオン抵抗を小さくしている。一方で少数キャリアの蓄積によってスイッチング時にテール電流が発生するため、スイッチング損失が大きくなる原因となっている。これに対して SiC デバイスでは、ドリフト層の抵抗が Si デバイスよりも低いため、伝導度変調がなくともオン抵抗が小さく、MOSFET で高耐圧と低損失を両立している。

3 モジュール構造

図 3 に、従来のモジュール断面の概略構造の比較を示す。3.3 kV 耐圧 All-SiC モジュールの構造は、量産しているパワーコンディショナ (PCS : Power Conditioning System) 向け 1.2 kV 耐圧 All-SiC モジュールの構造を踏襲しており、従来の Si-IGBT モジュールと構造が大きく異なっている^{(2),(3)}。この All-SiC モジュールの構造では、従来のアルミニウムのボンディングワイヤに替わり、パワー基板上に形成した銅ピンで配線している。これにより、大電流が流せ

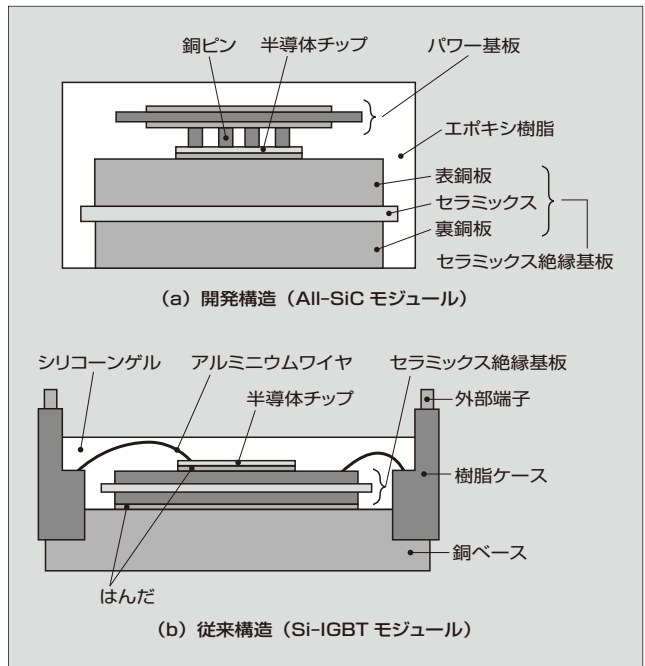


図3 モジュール断面の概略構造の比較

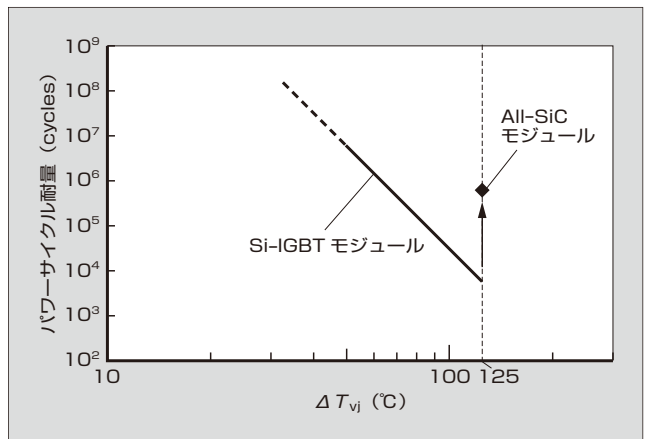


図4 室温に対する ΔT_{vj} パワーサイクル試験結果

るようになり、SiC デバイスの高密度実装を可能としている。チップを搭載する絶縁基板には、従来の AlN (窒化アルミニウム) 基板に替わり、厚い銅板が接合された高強度な Si_3N_4 (窒化けい素) 絶縁基板を採用し、エポキシ樹脂封止の応力に対する耐性向上を図っている。さらに、モジュール内部の封止材料として、従来のシリコンゲルに替わってエポキシ樹脂を採用することにより、高温動作におけるはんだの劣化や絶縁性能の低下を抑え、高い信頼性を確保し、金属ベースおよびケースを不要にすることで軽量化を図っている。

図 4 に All-SiC モジュールと、従来の 3.3 kV 耐圧 Si-IGBT モジュールの室温に対する ΔT_{vj} パワーサイクル試験の結果を示す。All-SiC モジュールは、Si-IGBT モジュールと比較して、 $\Delta T_{vj}=125^\circ\text{C}$ 時に 120 倍以上のパワーサイクル耐量がある。配電機器に求められる耐用年数は、一般的な産業機器が 10 年であるのに対し、最低でもその 2 倍の 20 年は必要とされるが、本製品は十分なパ

ワーサイクル耐量がある。

4 特性

今回開発した 3.3 kV 耐圧 All-SiC 1in1 モジュールは、定格電流が 200 A である。開発したモジュール構造でチップを SiC-MOSFET から Si-IGBT に、SiC-SBD から Si-FWD (Free Wheeling Diode) に置き換えて同定格の 200 A 1in1 の Si-IGBT モジュールを作製し、特性比較を行った。

4.1 導通時の I-V 特性

モジュール導通時に発生する損失（定常損失）は I-V 特性によって決まる。All-SiC モジュールと Si-IGBT モジュールの $T_{vj}=25^\circ\text{C}$ と $T_{vj}=150^\circ\text{C}$ の I-V 特性を図 5 に示す。All-SiC モジュールは Si-IGBT モジュールと比較して、定格電流 200 A において 25°C でドレイン電圧が 48% 小さく、 150°C では 20% 小さい。SiC-MOSFET は Si-IGBT よりオン抵抗が小さいため、定常損失が低い。

4.2 スイッチング特性

スイッチング損失は、ターンオン時に発生するターンオン損失、ターンオフ時に発生するターンオフ損失および逆回復時に発生する逆回復損失の三つに分けることができる。 $T_{vj}=150^\circ\text{C}$ でのターンオン損失を図 6 に、ターンオフ損失を図 7 に、逆回復損失を図 8 に示す。また、トータルスイッチング損失を図 9 に示す。

All-SiC モジュールは、Si-IGBT モジュールに対して、ゲート抵抗が 4.7 Ω のとき、ターンオン損失が 80%、ターンオフ損失が 78% および逆回復損失が 85% 低減する。これにより、トータルスイッチング損失が 80% 低減する。

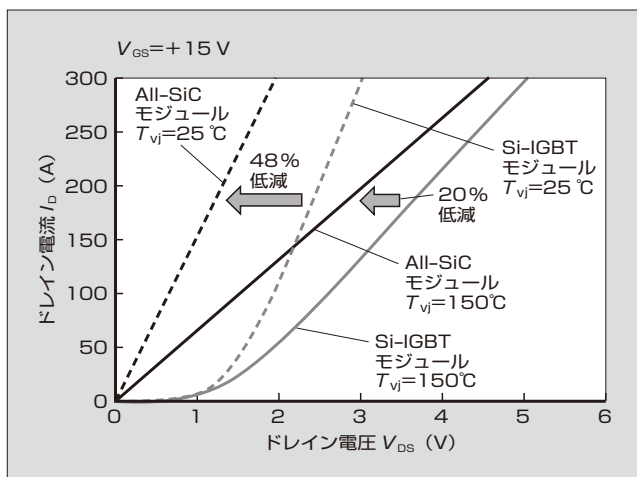


図 5 I-V 特性

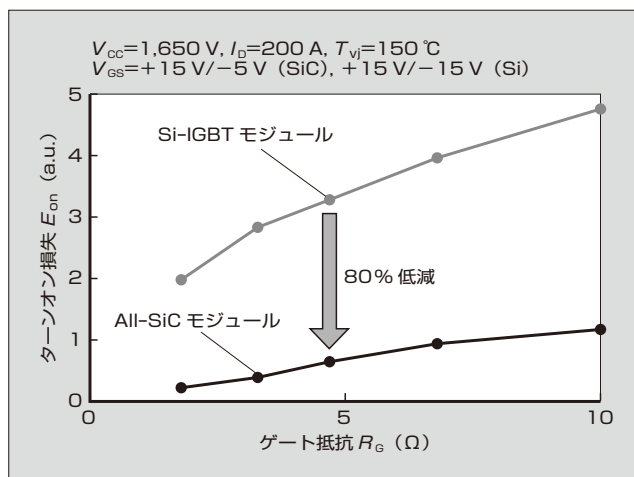


図 6 ターンオン損失

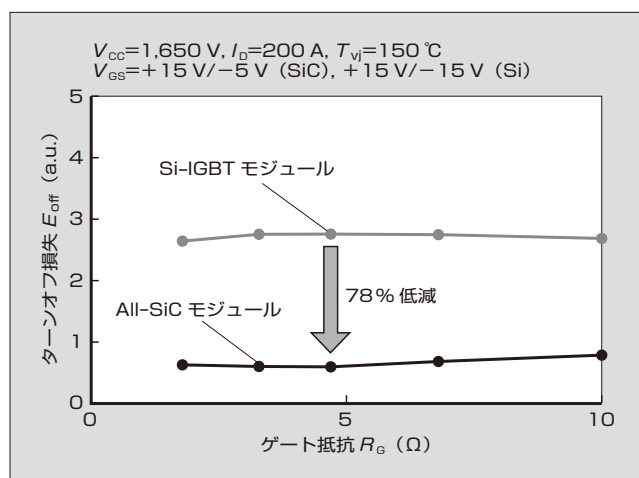


図 7 ターンオフ損失

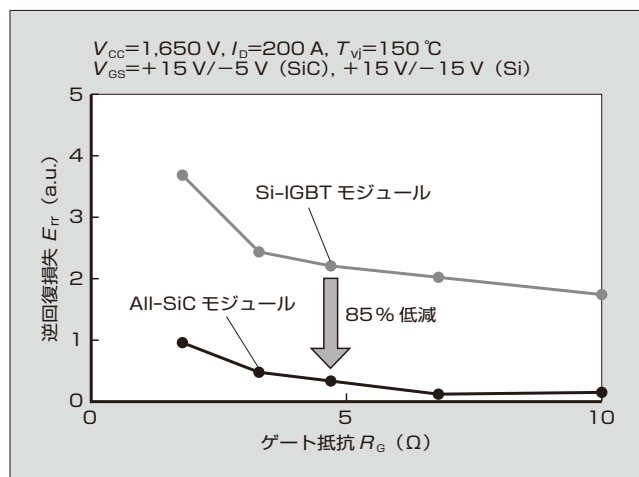


図 8 逆回復損失

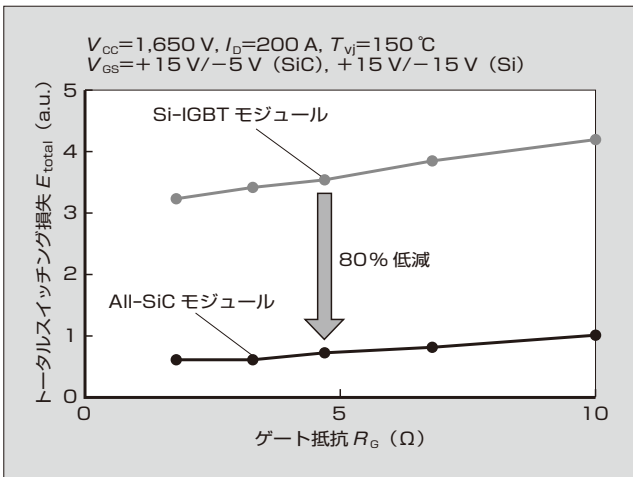


図9 トータルスイッチング損失

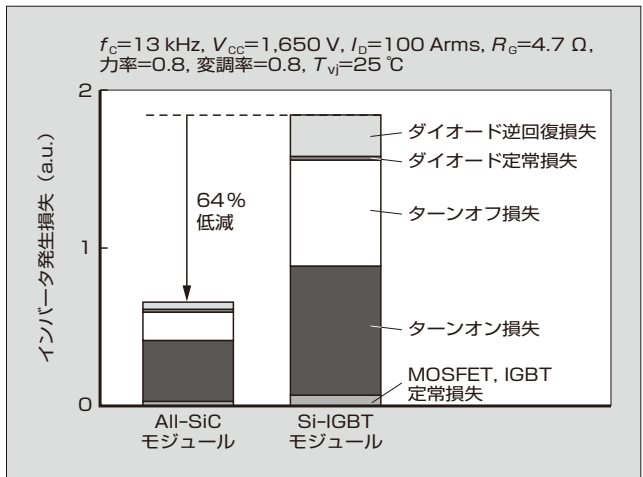


図11 インバータ発生損失シミュレーション

4.3 インバータ発生損失シミュレーション

開発を行っている配電機器である SVC のインバータは、3 レベルインバータであり、その回路構成を図 10 に示す。SVC の 3 レベルインバータの使用条件において、All-SiC モジュールと Si-IGBT モジュールについて、インバータ発生損失のシミュレーションを行った結果を図 11 に示す。SVC の 3 レベルインバータの使用条件であるキャリア周波数 13 kHz は、Si-IGBT モジュールでの一般的なキャリア周波数より大きく、定常損失が数 % となるため、インバータ発生損失はほぼスイッチング損失に依存し、All-SiC モジュールは、Si-IGBT モジュールに対してインバータ発生損失が 64% 低い。このように発生損失が低いことから、SVC インバータ部の冷却構造を自冷とすることで

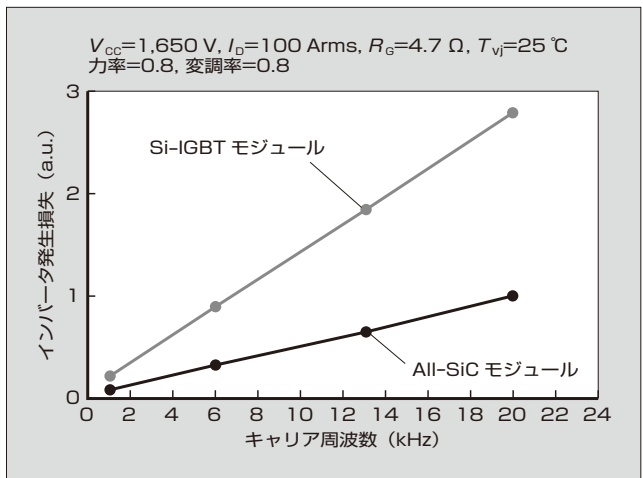


図12 インバータ発生損失のキャリア周波数依存性

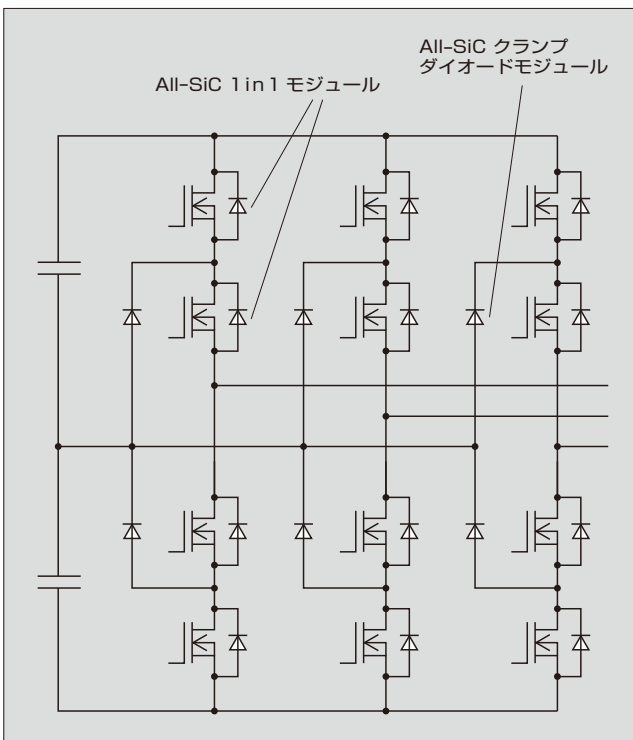


図10 SVC 3 レベルインバータ回路

簡素化でき、小型・軽量で単柱に装柱可能な配電機器が実現できる。

図 12 に、インバータの発生損失のキャリア周波数依存性を示す。SVC の 3 レベルインバータの使用条件では、キャリア周波数が高いほど、All-SiC モジュールと Si-IGBT モジュールの発生損失の差は大きくなる。この結果からも、All-SiC モジュールは高周波での優位性が高くなるといえる。

5 あとがき

配電機器向け 3.3 kV 耐圧 All-SiC モジュールについて述べた。パワーコンディショナ向け 1.2 kV 耐圧 All-SiC モジュールの構造を踏襲した信頼性の高いモジュールであるとともに、低損失および高周波駆動の特長を生かし、自冷で単柱に装柱可能な小型で軽量の配電機器である SVC の開発に貢献している。

今後、配電機器のさらなる小型・軽量化を目指し、All-SiC 2 in1 モジュールや鉄道車両に向けて大容量 All-SiC モジュールの開発を加速し、パワーエレクトロニクス技術の発展と低炭素社会の実現に貢献する所存である。

本稿における成果は、国立研究開発法人 新エネルギー・産業技術総合研究機構（NEDO）殿のプロジェクトである分散型エネルギー次世代電力網構築実証事業の結果から得られたものである。関係各位に謝意を表す。

参考文献

- (1) 小島武彦ほか. 電圧変動問題の解決に貢献する配電系統用静止型無効電力補償装置. 富士電機技報. 2017, vol.90, no.1, p.31-35.
- (2) 梨子田典弘ほか. メガソーラー用パワーコンディショナ向け All-SiC モジュール. 富士電機技報. 2014, vol.87, no.4, p.244-248.
- (3) 仲村秀世ほか. All-SiC モジュールのパッケージ技術. 富士電機技報. 2015, vol.88, no.4, p.241-244.



谷口 克己

パワー半導体デバイス用パッケージの研究開発に従事。現在、富士電機株式会社電子デバイス事業本部開発統括部パッケージ開発部チームリーダー。



金子 悟史

パワー半導体デバイス用パッケージの研究開発に従事。現在、富士電機株式会社電子デバイス事業本部開発統括部パッケージ開発部。



熊田 恵志郎

SiC デバイスの開発・設計に従事。現在、富士電機株式会社電子デバイス事業本部開発統括部デバイス開発部。





*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。