第 2 世代小容量 IPM 650 V/50 A, 75 A の系列化

Line-Up of 2nd Generation Small IPMs with 650 V / 50 A, 75 A

岡山 健一 OKAYAMA, Kenichi　白川 徹 SIRAKAWA, Toru　田中 才工 TANAKA, Masanori

近年，地球環境問題において，温室効果ガスの排出規制に対応するための省エネルギー化と，省資源化のための小型化の要求が強まっている。富士電機は，インバータ回路の構成に必要なパワーデバイスや制御 IC を集積した第 2 世代小容量 IPM 650 V/50 A，75 A を系列として加えた。本製品は，「X シリーズ」IGBT チップ技術を採用しており，従来よりも低損失化を実現し，高耐熱パッケージ技術の適用により，最大動作温度を 150 ℃に拡大した。これにより，対象機器の省エネルギー性能の向上と出力電流の拡大，筐体（きょうたい）の小型化に貢献できる。

In recent years, the demand for energy savings has been increasing in response to greenhouse gas emissions regulations that have been enacted to mitigate global environmental problems. Fuji Electric has launched a line-up of 2nd generation small IPMs with 650 V / 50A and 75A that integrate the power devices and control ICs necessary for inverter circuits. The product line-up utilizes “X Series” IGBT chip technology and dissipates less power than previous products, while extending the maximum operating temperature to 150°C through the use of high heat-resistant packaging technology. These enhancements will contribute to saving energy, expanding output current and downsizing enclosures of equipment using an inverter.

1 まえがき

近年，地球環境問題において，温室効果ガスの排出規制に対応するための省エネルギー（省エネ）化と，省資源化のための小型化の要求が強まっている。これは，小容量 IPM（Intelligent Power Module）がターゲットとしている，エアコンや産業用のインバータ，サーボにおいても同様である。

例えばエアコンでは，実使用を模擬したエネルギー消費効率を表す APF（Annual Performance Factor：通年エネルギー消費効率）に基づく省エネ基準が主要国で定められていて，その対応が必要である。

また，省エネ化と同時に，IEC の特別委員会である CISPR（Comité international spécial des perturbations radioélectriques）などが定めた EMC（Electro magnetic Compatibility）関連の規格に準拠した低ノイズ特性が求められる。

これらの要求に応えるため，富士電機はインバータ回路の構成に必要なパワーデバイスや制御 IC を集積した小容量 IPM を提供してきた[(1)]。

小容量 IPM は，三相インバータブリッジ回路，制御回路および保護回路を一つのパッケージに内蔵しており，インバータ機器の小型化に貢献している。2015 年に製品化した第 2 世代小容量 IPM（2 G-IPM）定格 600 V/10 ～ 30 A は，「X シリーズ」IGBT（Insulated Gate Bipolar Transistor）チップ技術[(2)]を採用しており，従来よりも損失を低減し，さらなる省エネ化を実現した。また，高耐熱パッケージ技術の適用により，最大動作温度 T_{vjop} を 125 ℃から 150 ℃に拡大するとともに，過電流検出および過熱保護機能の精度を向上して，インバータ設計の自由度と適用範囲の拡大を特徴としている[(3)(4)]。

今回，この 2 G-IPM の技術をベースに，主な用途が大型エアコンや産業用インバータである 650 V/50 A，75 A の製品系列を加えたので，その特徴について述べる。

2 製品概要

図 1 に製品の外観を，**表 1** に製品の主要特性を示す。外形寸法は 79.0×31.0×7.8（mm）であり，デュアルインライン構造を採用し，絶縁性は UL1557 規格に準拠する。定格は 650 V/50 A，75 A であり，各定格において過熱保護機能のありとなしの 2 種類を系列に加えている。

図 2 に 2 G-IPM の回路構成を示す。2 G-IPM は，低損失 IGBT と高速 FWD（Free Wheeling Diode）の 6 対からなる三相インバータブリッジ回路を構成している。ローサイドの IGBT は，センス IGBT[(注)]である。駆動回路は，ローサイドの IGBT を駆動するための LVIC（Low Voltage Integrated Circuit）を 1 チップ，ハイサイドの IGBT

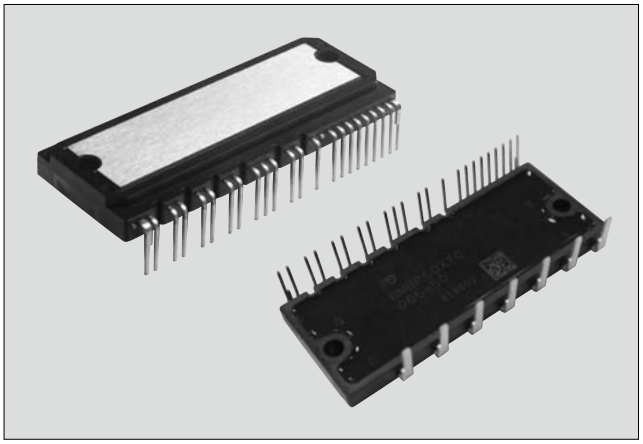

図 1　製品外観

表 1　製品の主要特性

電　圧	型式名	I_C	I_{CP}	$V_{CE\ (sat)}$	V_F	保証動作範囲	過熱保護機能
650 V	6MBP50XTA065-50	50 A	100 A	1.30 V（typ.）	1.55 V（typ.）	T_{vjop}≦150 ℃	なし
	6MBP50XTC065-50						あり
	6MBP75XTA065-50	75 A	150 A	1.30 V（typ.）	1.80 V（typ.）		なし
	6MBP75XTC065-50						あり

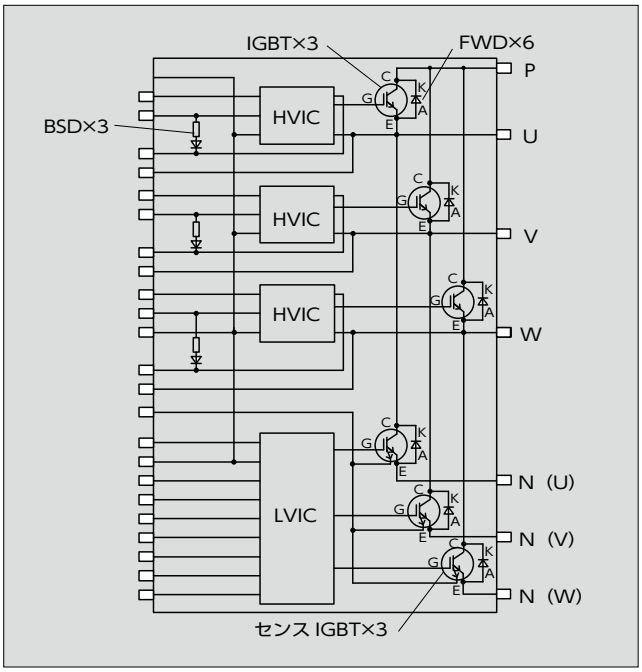

図 2　内部等価回路

を駆動するための HVIC（High Voltage Integrated Circuit）を 3 チップ搭載している。また，BSD（Boot-Strap-Diode）を 3 チップ搭載しており，外付け部品であるコンデンサ三つを接続することでハイサイド駆動用の電源を構成することができる。そのため，外付けの絶縁電源が不要となり，実装基板の省スペース化を実現できる。

3　製品設計

3.1　デバイス設計

(1)　IGBT 設計

図 3 に，第 1 世代小容量 IPM（1 G-IPM）用の IGBT チップと 2 G-IPM 用の IGBT チップの断面構造を示す。2 G-IPM 用の IGBT チップは，薄ウェーハ化と微細化技術を用いた X シリーズ IGBT 技術をベースとしている。構成はセンス部を新たに内蔵しており，主電流を流すメイン部と並列に電流を分流させてセンシングを行うセンス部を，1 チップで構成している。**図 4** に，IGBT オン電圧 $V_{CE\ (sat)}$ − ターンオフ損失 E_{off} のトレードオフを示す。ドリフト層の比抵抗，厚さ，フィールドストップ（FS）層のプロファイルと表面チャネル密度を最適化して，

〈注〉センス IGBT：過電流保護のために主回路電流をセンシングする機能を内蔵した IGBT である。

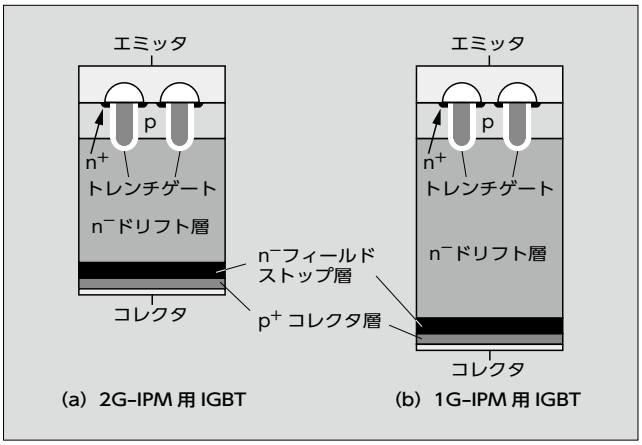

図 3　IGBT チップ断面構造図の比較

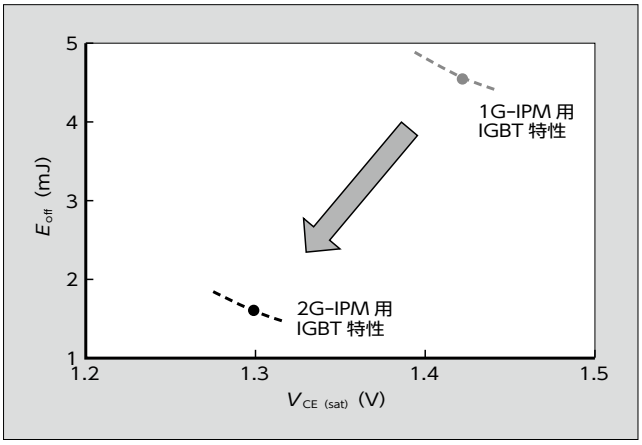

図 4　$V_{CE\ (sat)}$ -E_{off} トレードオフ

1 G-IPM 用の IGBT チップに対して $V_{CE\ (sat)}$ を改善しつつ，E_{off} は約 56 % の低損失化を実現した。

(2)　FWD 設計

FWD チップの一般的な課題は，ノイズの発生の一部である逆回復時の電圧変化 dv_r/dt の抑制と，逆回復損失 E_{rr} の低減である。

図 5 に dv_r/dt-E_{rr} トレードオフ特性を，**図 6** に 1 G-IPM 用と 2 G-IPM 用の FWD チップの逆回復時電圧波形を FFT 解析した結果の比較を示す。今回採用した FWD は X シリーズ FWD チップ技術をベースとし，アノード拡散プロファイルおよびライフタイムコントロールを最適化し，ソフトリカバリー特性とすることでトレードオフを改善した。これにより，1 G-IPM に対して E_{rr} を約 55 % 低減し，dv_r/dt を約 15 % 抑制することで 10 dB 程度のノイズ低減が見込まれる。

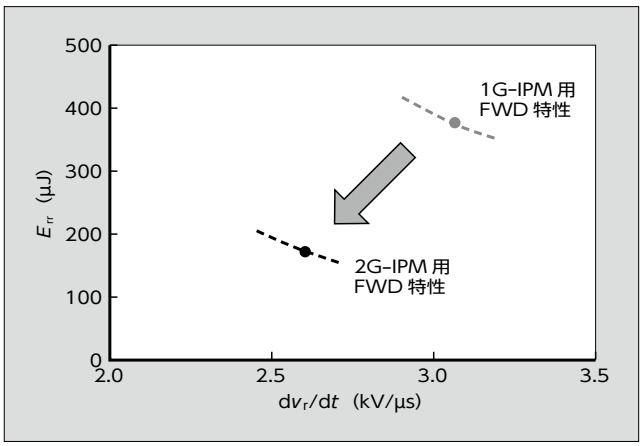

図 5　dv_r/dt-E_{rr} トレードオフ

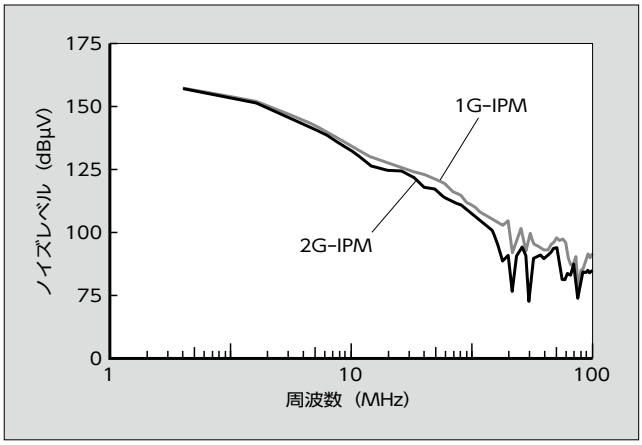

図 6　逆回復電圧の FFT 解析結果

3.2　パッケージ設計

図 7 に，パッケージ構造の断面図を示す。パッケージは，現在量産中の 2 G−IPM 同様とした。この構造により，絶縁層に樹脂を用いたアルミニウム絶縁基板を採用したので封止樹脂との高い接着強度を確保した。また，1 G−IPM ではチップ発熱がワイヤを経由して端子まで伝達するため，リード端子が高温となる課題があったが，パッケージの内部ワイヤの発熱をアルミニウム絶縁基板側に放熱させる構造を採用したことで，リード端子の温度上昇を低減した。

表 2 に主要な信頼性試験の結果を示す。650 V/50 A，75 A 定格の 2 G−IPM は，従来と同等の信頼性を確保するために，許容電流の拡大に伴う発熱の抑制と，パッケージの大型化に伴う内部応力の低減を行った。

⑴　許容電流の拡大に伴う発熱の抑制

今回開発した 2 G−IPM は，従来製品の最大定格 30 A から 75 A まで許容電流を 2.5 倍に拡大している。そのため，IGBT，FWD チップ，アルミニウムワイヤおよび銅箔（どうはく）の発熱量が増大する。そこで，アルミニウムワイヤ径を拡大し，銅箔を厚くすることで，従来と同等レベルの温度上昇に抑えることができ，信頼性試験項目の一つである ΔT_{vj} パワーサイクル試験において，2 G−IPM と同等の信頼性を確保した。

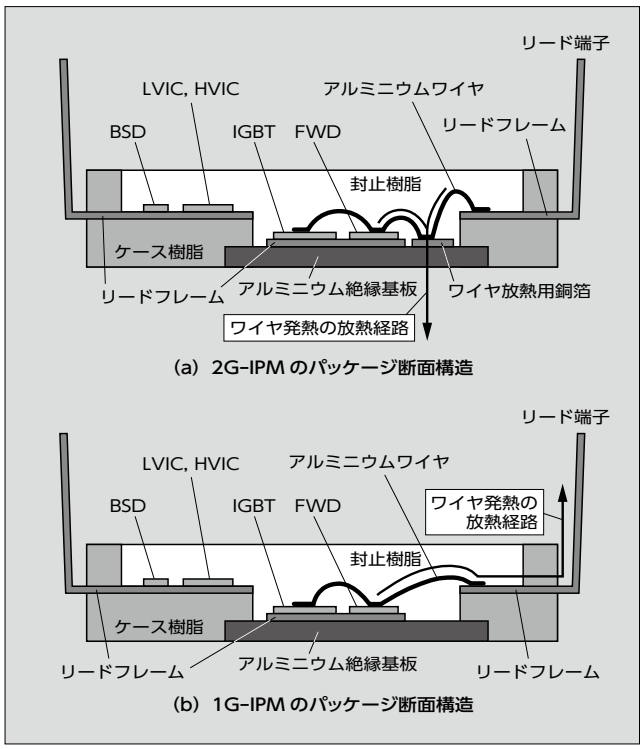

図 7　パッケージ構造の断面図

表 2　信頼性試験結果（主要項目）

試験項目	試験条件	保証値	判　定
温度サイクル試験	低温：−40 ℃ 高温：125 ℃	100 cycle	特性変動なし
ΔT_{vj}パワーサイクル試験	ΔT_{vj}=100±5 ℃ T_{vj}≦150 ℃ T_C≦125 ℃ I_C≧50 A	15 kcycle	特性変動なし
高温逆バイアス試験	T_{vj}=150 ℃ V_{CC}=20 V V_{CE}=510 V	1,000 h	特性変動なし

⑵　定格電流拡大に伴う組立プロセスの最適化

パッケージが大型化すると樹脂封止後の内部残留応力が増加する。そのため，温度サイクル試験などの応力変化を伴う信頼性試験において封止樹脂とチップ間などの剥離が発生し，特性が劣化する懸念があった。そこで，組立プロセスを最適化し，パッケージ内部の残留応力や温度変化に伴う応力を低減し，1 G−IPM と同等レベルの信頼性を確保した。

3.3　保護機能設計

図 8 に過電流保護回路を示す。今回開発した 2 G−IPM は，過電流保護，短絡保護の実現手段として，1 G−IPM と同様に**図 8** (b)に示す外部シャント抵抗方式に加え，**図 8** (a)に示した IPM 内蔵のセンス IGBT に流れる電流をセンス抵抗 R_s で検出する方式を追加している。センス IGBT と R_s にて検出する方法では，シャント抵抗の部品点数を削減できるため，システム全体のコストダウンや実装基板の省スペース化が可能となる。**図 9** に過電流保護時の波形を示す。設定した検出レベルにて正常にアラーム出

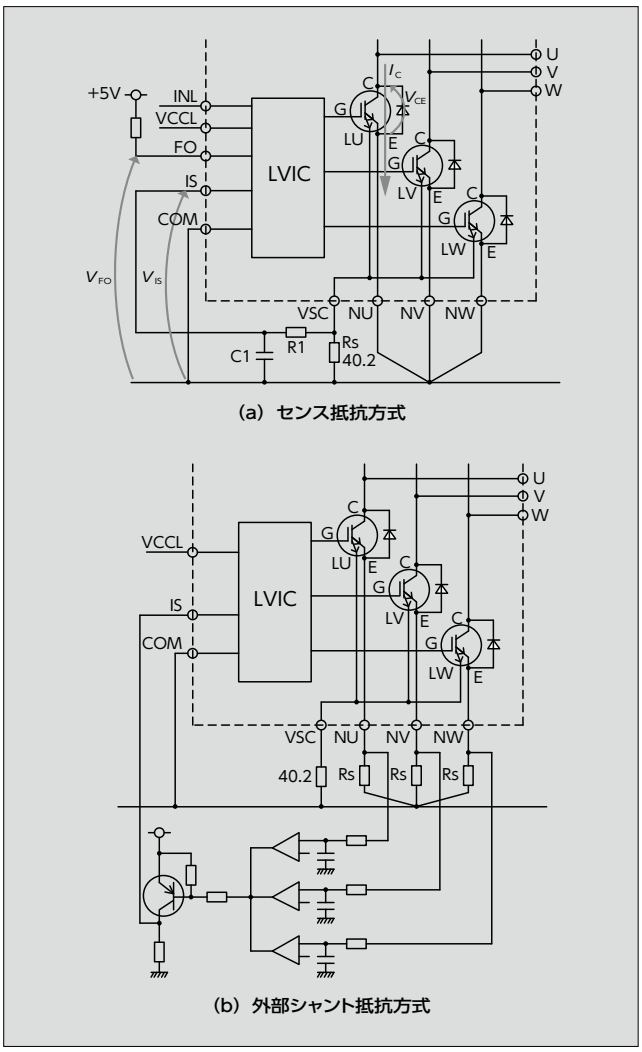

図 8　過電流保護回路

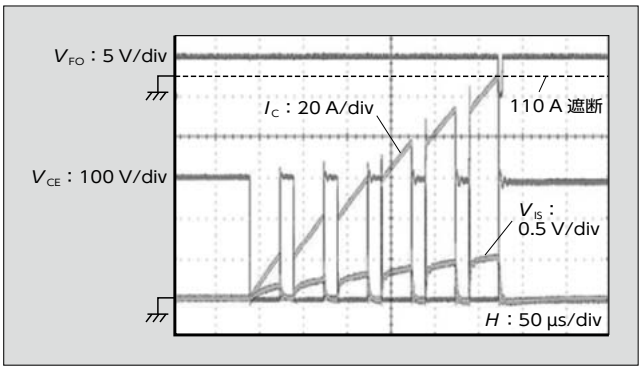

図 9　過電流保護時の波形

力信号 V_{FO} が出力され，ローサイド IGBT が遮断し，保護が正常に動作することを確認した。

4　2 G–IPM の効果

図 10 に，10 馬力相当の業務用パッケージエアコン（PAC）において，中間負荷時を想定したインバータ発生損失の試算結果を示す。今回開発した 2 G–IPM は，1 G–IPM 相当に対して約 32 % の低損失となり，APF の向上が期待される。

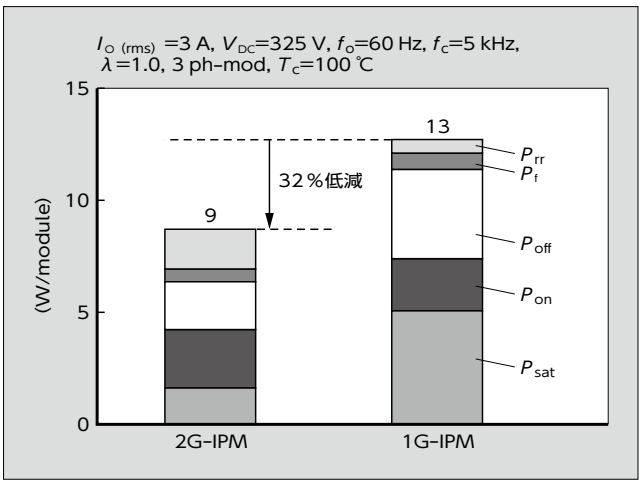

図 10　650 V/50 A 定格の 2 G–IPM における 10 馬力 PAC 中間負荷想定損失の試算結果

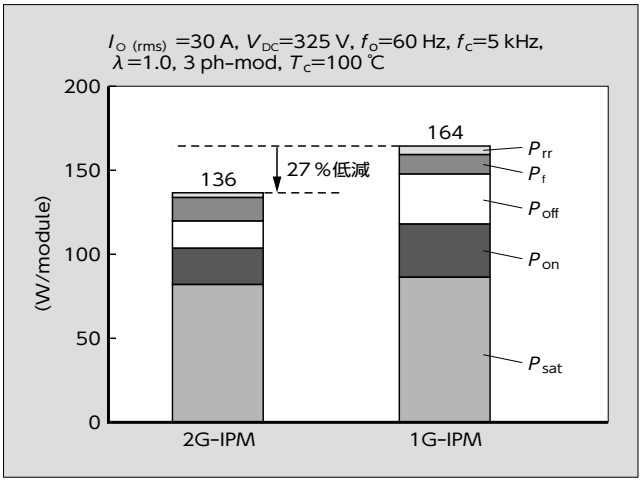

図 11　650 V/50 A 定格の 2 G–IPM における 10 馬力 PAC 最大負荷想定損失の試算結果

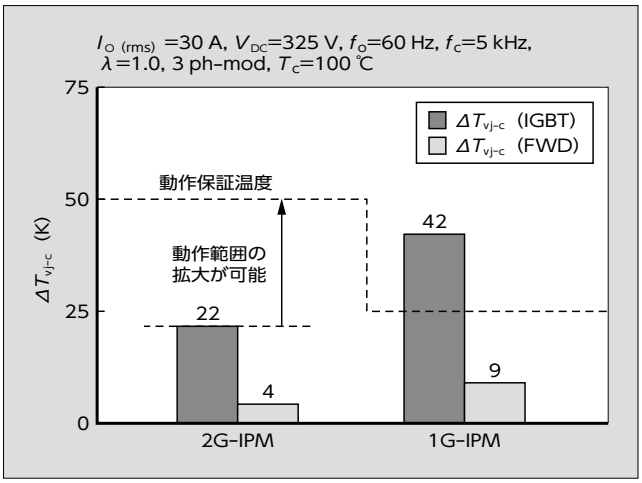

図 12　650 V/50 A 定格の 2 G–IPM における 10 馬力 PAC 最大負荷時温度上昇の試算結果

図 11 に同モデルの最大負荷を想定したインバータ発生損失の試算結果を，**図 12** にこのときの温度上昇の結果を

示す。最大負荷条件においては，1 G−IPM 相当に対して約 27% の低損失である。さらに温度上昇を約 20 ℃低減している。加えて，動作保証温度範囲を 25 ℃拡大したことにより，出力電流の拡大，または筐体（きょうたい）の小型化に貢献できる。

5　あとがき

第 2 世代小容量 IPM 650 V/50 A，75 A の系列化について述べた。本製品はこれから需要拡大が見込まれる大型エアコン，産業用のインバータやサーボのニーズに応えていく製品の一部であり，今後 1,200 V への系列拡大を検討中である。

今後もシステム全体での省エネルギーの実現を命題として，さらなる差別化を実現した製品を開発していく所存である。

参考文献

⑴　Yamada, T. et al. “Novel Small Intelligent Power Module For RAC”. proc. 2012 PCIM Asia.

⑵　川畑潤也ほか. 第7世代「Xシリーズ」IGBTモジュール. 富士電機技報. 2015, vol.88, no.4, p.254−258.

⑶　荒木龍ほか. 第2世代小容量IPM. 富士電機技報. 2015, vol.88, no.4, p.259−263.

⑷　Hidetomo, O. et al. “The 2nd Generation Small Intelligent Power Module for General−purpose Inverter”. proc. 2016 PCIM Asia.

岡山　健一

小容量 IPM の開発に従事。現在，富士電機株式会社電子デバイス事業本部産業事業部産業モジュール部。

白川　　徹

ディスクリートパワーデバイスおよび小容量 IPM 用 IGBT チップの設計・開発に従事。現在，富士電機株式会社電子デバイス事業本部開発統括部デバイス開発部。

田中　才工

ディスクリート，IC および小容量 IPM のパッケージ開発に従事。現在，富士電機株式会社電子デバイス事業本部開発統括部パッケージ開発部。

富士電機

Innovating Energy Technology

＊本誌に記載されている会社名および製品名は，それぞれの会社が所有する
商標または登録商標である場合があります。