

# 第2世代 SiC-SBD

## 2nd-Generation SiC-SBD

橋爪 悠一\* HASHIZUME, Yuichi

内田 貴史\* UCHIDA, Takafumi

大瀬 直之\* OSE, Naoyuki

地球温暖化などの環境問題への対応や低炭素社会の実現に向けて、高効率のパワーエレクトロニクス（パワエレ）機器による省エネルギー化や再生可能エネルギーの活用が進んでいる。このような中、自動車や鉄道、エネルギーシステム、産業機器などさまざまな分野において、パワエレ機器に搭載されるパワー半導体の市場が拡大している。

従来のシリコン（Si）を使用したパワー半導体デバイスは材料物性に起因する理論的な特性限界に近づいている。そのため、パワエレ機器のさらなる小型・高効率化に向けて、Si に比べて、バンドギャップが約3倍、絶縁破壊電界強度が約10倍と大きい炭化けい素（SiC）が、Siの限界を超えるパワー半導体材料として期待されている<sup>(1)</sup>。富士電機は、これまでSiCを用いたSBD（Schottky Barrier Diode）やプレーナゲートMOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）、トレンチゲートMOSFETを量産し、太陽光発電用向けのPCS（Power Conditioning System）や産業用インバータ、鉄道車両用インバータなどに採用されている<sup>(2)~(11)</sup>。

図1(a)、図1(b)に、富士電機が開発したSi-IGBTとSiC-SBDを搭載したハイブリッドSiCモジュール製品を示し、図1(c)にSiC-SBDのディスクリート製品を示す。

本稿では、第1世代SiC-SBDに比べ、特性および順サージ耐量を向上させた第2世代SiC-SBDについて述べる。なお、本製品の系列には定格電圧650Vと1,200V

があり、ここでは定格電圧650Vについて述べる。

### 1 構造

図2は、第1世代SiC-SBDと第2世代SiC-SBDの構造を示す。いずれも素子表面にp<sup>+</sup>層を形成したJBS（Junction Barrier Schottky）構造であり、一般的な構造のSBDに比べ、リーク電流が低い。

第2世代SiC-SBDの構造は、第1世代と比較して、次の特徴を持つ。

- (a) ショットキー接合の最適化によりバリアハイトを下げ、順方向電圧V<sub>F</sub>を低減した。
- (b) JBS構造とドリフト層の最適化によりドリフト抵抗を低減し、V<sub>F</sub>とせん頭順サージ電流I<sub>FSM</sub><sup>(注)</sup>を改善した。
- (c) n<sup>+</sup>SiC基板の厚さを約1/3に薄化したことにより、基板抵抗を低減し、V<sub>F</sub>とI<sub>FSM</sub>を改善した。

JBS構造では、通常動作時は表面電極とn<sup>-</sup>ドリフト層とで形成されるショットキー領域に電流が流れる。落雷時など順方向に高いサージ電流が流れる場合は、p<sup>+</sup>層とn<sup>-</sup>ドリフト層で構成されるpn接合ダイオードが動作し、表面電極とp<sup>+</sup>層のオーミック領域に大電流が流れる<sup>(12)</sup>。第2世代SiC-SBDでは、独自のプロセス技術により、図2のp<sup>+</sup>層と表面電極界面であるオーミック領域の接触抵抗

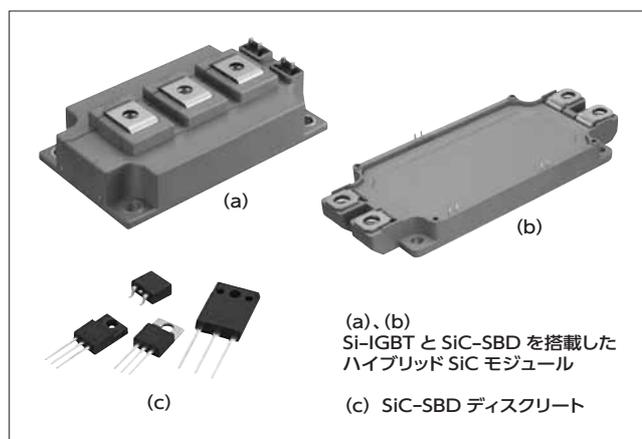


図1 富士電機のSiC素子適用製品例

\* 富士電機株式会社電子デバイス事業本部開発統括部デバイス開発部  
\* 富士電機株式会社電子デバイス事業本部開発統括部プロセス開発部

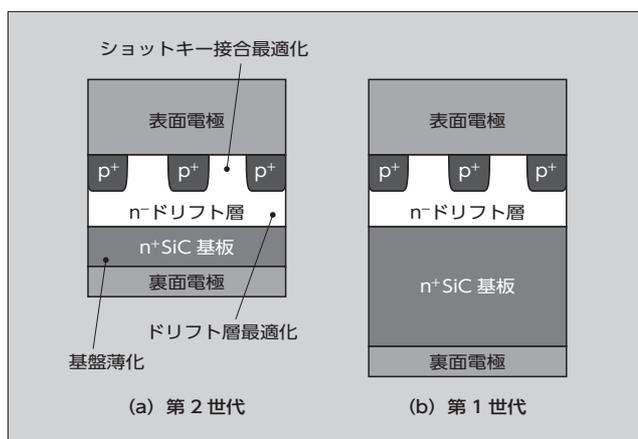


図2 第1世代と第2世代のSiC-SBDの構造

(注) せん頭順サージ電流I<sub>FSM</sub>：素子破壊しない範囲で許容される商用正弦半波（50Hzまたは60Hz）の非繰り返し電流のピーク値に相当する順サージ耐量。

を低減させ、pn 接合ダイオードが動作しやすくすることで、 $I_{FSM}$  を向上させた。

2 特性

2.1 第2世代 SiC-SBD の順方向電圧とオーミックコンタクト抵抗  $R_C$

図3に、650V 耐圧 10A 素子の SiC-SBD の  $V_F$  を第1世代と第2世代とで比較した結果を示す。ドリフト抵抗と基板抵抗を低減したことにより、 $V_F$  が第1世代に比べて改善した。

図4に SiC-SBD の  $p^+$  層と表面電極のオーミックコンタクト抵抗  $R_C$  を示す。第2世代 SiC-SBD の  $R_C$  は、第1世代に比べて約 99.7% 低減した。

2.2 第2世代 SiC-SBD 650V の耐性

図5に、SiC-SBD 650V 耐圧素子の順方向  $I_F-V_F$  特性を示す。第2世代では第1世代と比較して、順電流  $I_F=10A$  における  $V_F$  が、ジャンクション温度  $T_{vj}=25^\circ C$  で 18%、 $T_{vj}=175^\circ C$  で 21% 低減した。

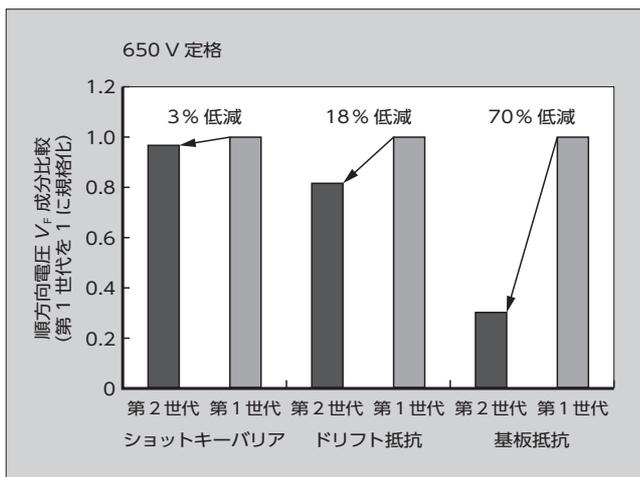


図3 第1世代 (各抵抗を1に規格化) と第2世代の SiC-SBD の  $V_F$  成分比較

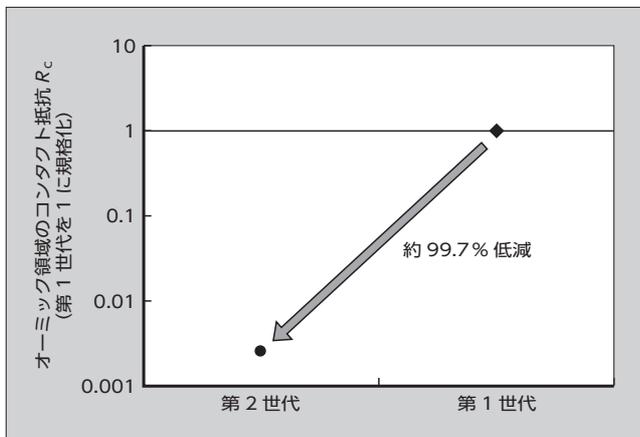


図4 第1世代 (1に規格化) と第2世代の  $p^+$  層と表面電極のオーミックコンタクト抵抗  $R_C$  の比較

図6は、 $I_F=10A$  における  $V_F$  の温度特性である。 $-50^\circ C$  から  $+175^\circ C$  までの全温度領域において、第2世代 SiC-SBD の方が 18% 以上低い。

図7は 650V 耐圧素子の電流領域の  $I_F-V_F$  特性を示

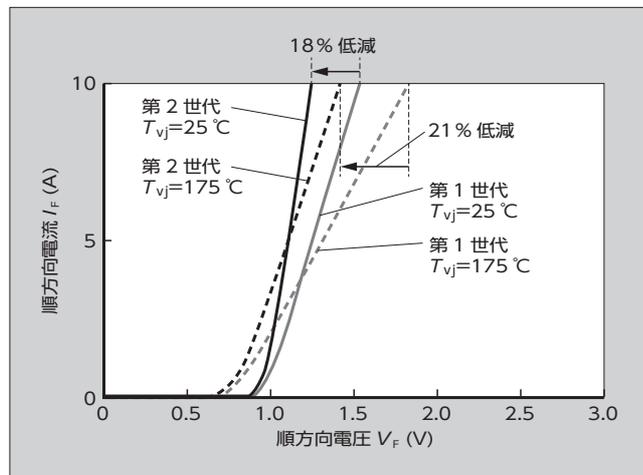


図5 650V/10A SiC-SBD 第1世代と第2世代の  $I_F-V_F$  特性定格電流領域

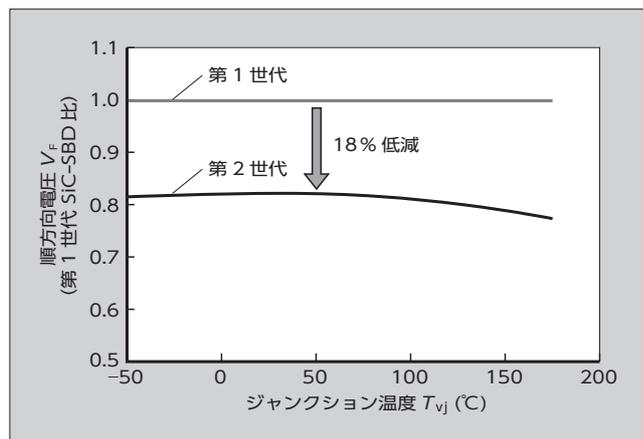


図6 650V 耐圧 SiC-SBD 第2世代の  $V_F$  温度特性 (第1世代の  $V_F$  を1と規格化)

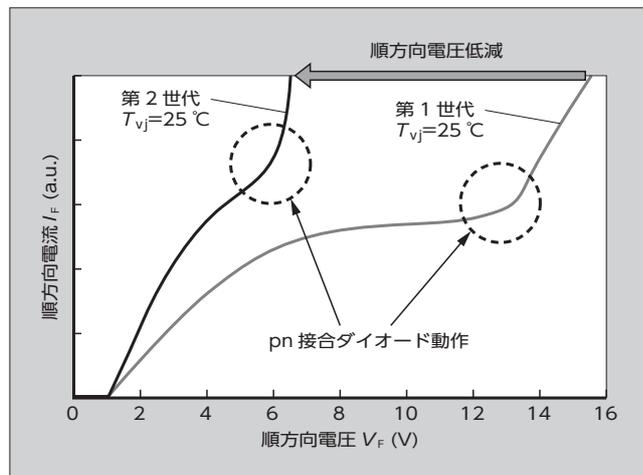


図7 650V 耐圧 SiC-SBD 第1世代と第2世代の  $I_F-V_F$  特性大電流領域

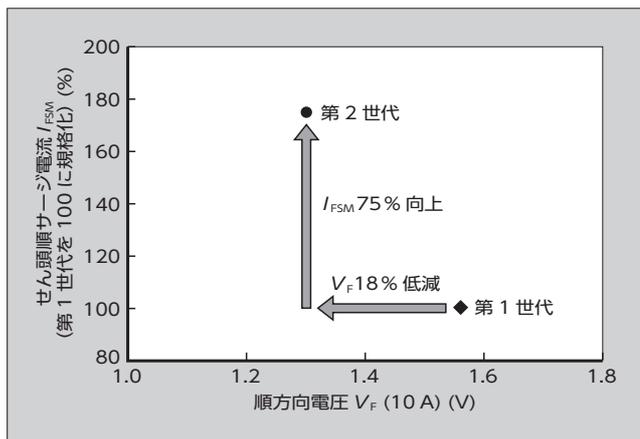


図8 650V耐圧SiC-SBD第1世代と第2世代の $V_F$ - $I_{FSM}$ 特性

す。第2世代では、コンタクト抵抗が低減したことにより、第1世代よりpn接合ダイオードが動作しやすくなっている。そのため、大電流通電時の $V_F$ が低下し、発生損失が小さくなる。この効果によって順サージ耐量が向上することを確認した。

図8は、650V耐圧SiC-SBDの $V_F$ - $I_{FSM}$ 特性について示している。第1世代に対して、第2世代SiC-SBDは $V_F$ (10A)が18%低減し、 $I_{FSM}$ は75%向上した。

#### 参考文献

- (1) Kimoto, T. Cooper, James A. Fundamentals of Silicon Carbide Technology: Growth, Characterization, Devices and Applications.
- (2) 大島雅文ほか. All-SiCモジュール搭載のメガソーラー用PCS「PVI1000 AJ-3/1000」. 富士電機技報. 2015, vol.88, no.1, p.13-17.
- (3) 仲村秀世ほか. All-SiCモジュールのパッケージ技術. 富士電機技報. 2015, vol.88, no.4. p.241-244.
- (4) 蝶名林幹也ほか. All-SiC 2in1モジュール, 富士電機技報.

2016, vol.89, no.4, p.238-241.

- (5) 中沢将剛ほか. SiCトレンチゲートMOSFET搭載All-SiCモジュール. 富士電機技報. 2017, vol.90, no.4. p.209-213.
- (6) 梨子田典弘ほか. メガソーラー用パワーコンディショナ向けAll-SiCモジュール. 富士電機技報. 2014, vol.87, no.4. p.244-248.
- (7) 辻崇ほか. 1.2kV SiCトレンチゲートMOSFET. 富士電機技報. 2016, vol.89, no.4, p.234-237.
- (8) 関野裕介ほか. 大容量SiCハイブリッドモジュール「HPnC」. 富士電機技報. 2017, vol.90, no.4, p.228-232.
- (9) 白井亮輔ほか. 高速IGBTとSiC-SBDを組み合わせた高速ハイブリッドモジュール. 富士電機技報. 2018, vol.91, no.4, p.201-205.
- (10) 奥村啓樹ほか. 第2世代SiCトレンチゲートMOSFET. 富士電機技報. 2019, vol.92, no.4, p.224-228.
- (11) 岩崎吉記ほか. 第2世代SiCトレンチゲートMOSFET搭載All-SiCモジュール. 富士電機技報. 2019, vol.92, no.4, p.229-233.
- (12) Bjoerk, F. et al. "2nd generation 600 V SiC Schottky diodes use merged pn/Schottky structure for surge overload protection". Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition, 2006. APEC '06.

#### 発売時期

2021年4月

#### お問い合わせ先

富士電機株式会社  
電子デバイス事業本部営業統括部営業第一部  
電話 (03) 5435-7152

(2021年4月9日 Web公開)



\*本誌に記載されている会社名および製品名は、それぞれの会社が所有する  
商標または登録商標である場合があります。