

# 分子レベル計算を活用した SiC-MOSFET の界面解析シミュレーション

Analytical Simulation Using Molecular-Level Calculation for SiC-MOSFET Interfaces

広瀬 隆之 HIROSE, Takayuki

分子レベル計算（分子シミュレーション）技術を活用し、パワー半導体分野や、地熱発電プラントなどの発電分野、ならびにガス絶縁開閉装置などのパワーエレクトロニクス機器の信頼性向上を目指した研究開発を行っている。SiC パワー半導体デバイスを題材とした分子レベル計算では、SiC/SiO<sub>2</sub> 界面の分析構造解析や、特性改善要因となる Si<sub>3</sub>N 構造生成メカニズムを明らかにした。このようなデジタル技術を活用した DX により、性能向上のメカニズム解析や製造プロセス条件の事前探索を行い、製品開発のスピードアップと製品の性能向上や信頼性向上に貢献する。

Fuji Electric uses molecular-level calculation (simulation at a molecular level) technology for research and development to improve the reliability of power semiconductors, power electronics equipment used in power generation field, such as geothermal power generation, and gas-insulated switchgear. The molecular-level calculation of SiC power semiconductor devices have clarified the structure of SiC/SiO<sub>2</sub> interfaces and the formation mechanism of Si<sub>3</sub>N structure, which is an improvement factor of characteristics. By employing our DX that involves these digital technologies, we will speed up product development and improve product performance and reliability by analyzing performance improvement mechanisms and searching for manufacturing process conditions in advance.

## 1 まえがき

デジタル技術を活用して製品開発の競争上の優位性を確立する DX（デジタルトランスフォーメーション：Digital Transformation）は、材料分野においても行われるべきである。材料設計や材料探索には、第一原理計算をはじめとした分子レベル計算（分子シミュレーション）技術や、機械学習を活用したマテリアルズインフォマティクスといった計算機を活用したデジタル技術がますます重要になってきている。特に、材料の分子レベルの構造やその挙動を直接目にするには不可能であるので、分子レベル計算技術を活用することで何が起きているのかを可視化し、どうすればよいかの改善点を見出すヒントを得ることが可能となる。

図 1 に示すように、製品の特性を改善する上でデジタル技術を活用するためには、リアルな製品に対する実験や分析からメカニズムや改善方向の仮説を立案し、モデル化によって検証を進めることになる。

このような計算科学技術（分子レベル計算）は図 2 に示

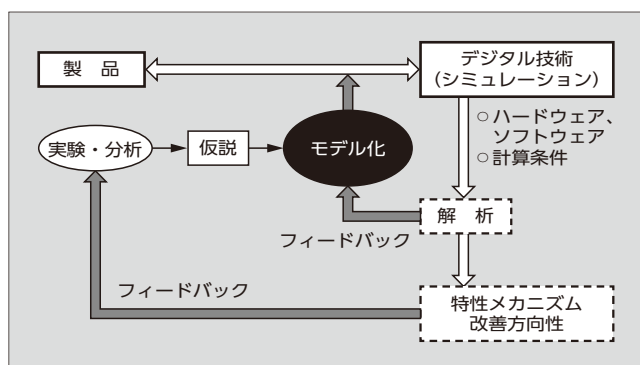


図 1 計算科学技術の活用方法

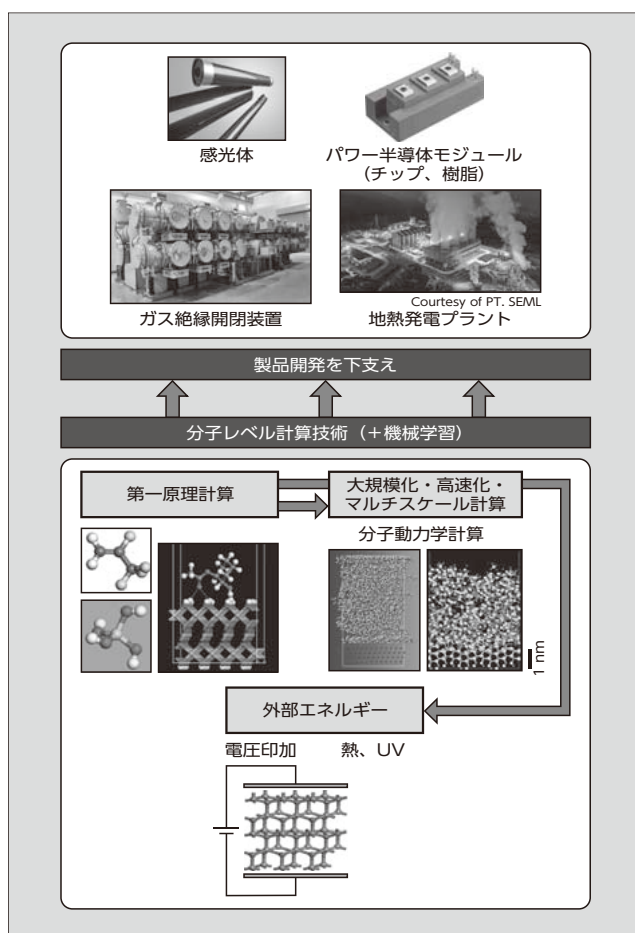


図 2 分子レベル計算の技術開発方向性と適用製品例

すように、非常にミクロな現象を扱う第一原理計算をベースにして現実を模擬できるようにするための大規模化や高速化計算の技術開発、ならびに駆動時の挙動や劣化を考慮した解析を可能にするための外部エネルギー（特に電圧）

印加計算の技術開発を行っている。さらに、機械学習を取り入れた解析手法の検討も進めている。

富士電機ではこれらの技術を活用し、パワー半導体分野や地熱発電プラントといった発電分野、ガス絶縁開閉装置などのパワーエレクトロニクス（パワエレ）機器分野のさまざまな製品の信頼性向上を目指して研究開発を行っている。

本稿では、パワー半導体のいっそうの低損失化を実現する SiC（炭化けい素）パワー半導体デバイスを題材として分子レベル計算による解析について述べる。

## 2 SiC パワー半導体デバイスについて

### 2.1 背景

富士電機は、無停電電源装置（UPS）や各種電動力応用機器、交通・流通インフラ向けに数多くのパワエレ機器を製品化している。低炭素社会を実現するために、パワエレ機器の低損失化の必要性が近年高まっている。パワエレ機器を飛躍的に低損失化するためにはパワー半導体デバイスや回路、制御などの技術革新による電源装置の高効率化が重要である。

パワー半導体デバイスの材料は、現在主流の Si（シリコン）に代わる次世代半導体として、SiC や GaN（窒化ガリウム）などのワイドバンドギャップ半導体が注目され、これらを使用したパワー半導体デバイスの研究・開発が活発に行われている。

富士電機は、SiC-MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）を低損失化する開発を行っている。低損失化のためにはオン抵抗を低減しなければならず、電気特性の一つである移動度<sup>(注1)</sup>の向上が必要になる。他に重要な特性として、しきい値電圧<sup>(注2)</sup>の大きさやその安定性といった信頼性に関わる特性もある。

移動度やしきい値電圧といった電気特性の支配要因として、SiC とゲート酸化膜（SiO<sub>2</sub>）の界面や酸化膜中の原子レベルの乱れ、SiC や SiO<sub>2</sub> の化学量論的組成から外れた化学状態に起因する電荷トラップの存在が考えられる。したがって、移動度の向上やしきい値電圧の安定化のためには、この電荷トラップの実体を明らかにし、それに基づいた改善が重要となる。

### 2.2 SiC パワー半導体のデバイス構造と特性

SiC-MOSFET のデバイス構造断面図（トレンチゲート）の概略を図 3 に示す。MOSFET では、ゲート電極に電圧を印加してゲート電極と SiC 基板の界面近くの p 層に反転層を形成し、ソースとドレイン間に電圧を印加することでチャンネルに電子が流れる。

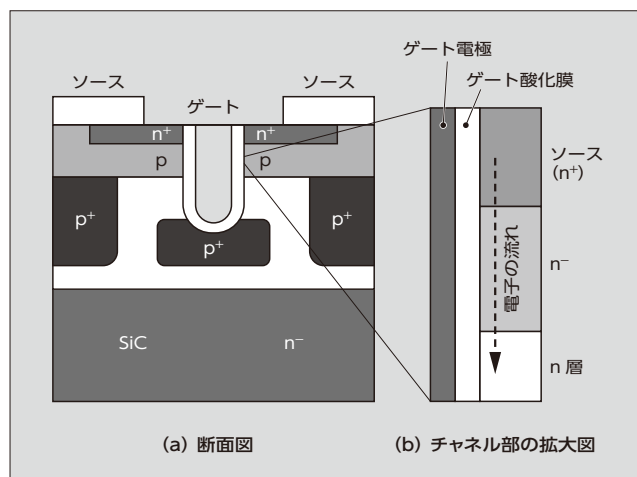


図 3 SiC トレンチゲート MOSFET のデバイス構造断面図

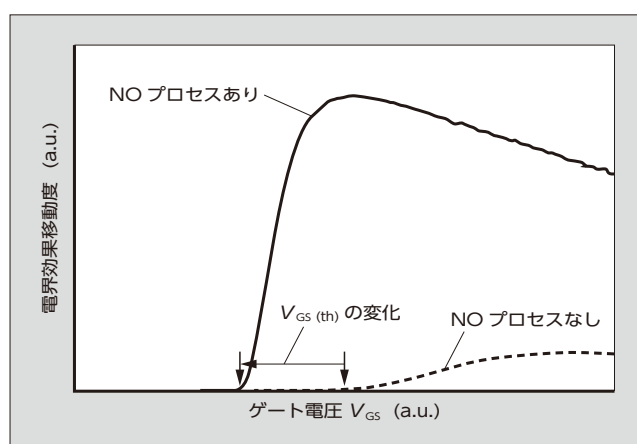


図 4 SiC-MOSFET の移動度特性の例

SiC-MOSFET の移動度特性の例を図 4 に示す。横軸はゲート電圧  $V_{GS}$  である。ここではゲート酸化膜形成プロセスにおける酸化膜形成後の NO（酸窒化）アニールの有無を比較した。両方で移動度やしきい値電圧  $V_{GS(th)}$  が大きく異なっている。この違いは、前述したように SiO<sub>2</sub> 界面の原子レベルの乱れなどに起因する電荷トラップの存在によるものと考えられる。さらに、この電荷トラップによる固定電荷などの影響で移動度の低下や  $V_{GS(th)}$  の変動が起こると考えられる。したがって、低オン抵抗化や  $V_{GS(th)}$  変動の抑制による信頼性向上には、原子レベルでの乱れの低減が重要となる。

原子レベルの乱れの指標として、界面準位密度がある。例えば、Dhar らや、Chung ら、Jamet らによって、界面への窒素導入によって界面準位密度が低減することが報告されている<sup>(1)~(3)</sup>、製造プロセスによって界面特性が異なる。

### 2.3 MOS 界面の分析構造解析

このような原子レベルの乱れに起因すると考えられる界面準位密度を低減するためには、その界面準位の化学状態や分子レベル構造・配列の実体を明らかにする必要がある。そのために、富士電機では SiC/SiO<sub>2</sub> 界面（MOS 界

〈注 1〉 移動度：固体の物質中の電子の動きやすさを示す量

〈注 2〉 しきい値電圧：MOSFET をオン状態にするために必要なゲートソース間電圧

面)の原子レベルでの分析・解析に取り組んでいる。例えば、SiO<sub>2</sub> 界面の様子を透過電子顕微鏡で観察したり、界面における Si 原子などの化学結合状態を評価するために放射光施設を利用した X 線光電子分光法 (XPS: X-ray Photoelectron Spectroscopy) による評価を行っている<sup>(4)</sup>。

富士電機は、この窒化 MOS 界面に対して XPS を行ったところ、図 5 に示すように、界面の SiC の炭素が窒素に置換している Si<sub>3</sub>N 構造になっていると推測した。この結果から、SiO<sub>2</sub> との結合を作っていない界面の SiC 中の炭素のうち未結合手 (DB: Dangling Bond) を有する炭素が窒素に置き換わることで、特性が向上したものと推測した<sup>(5)</sup>。

このような窒素が置換した構造は SiC 結晶の面方位によって異なっていると考えられるが、どの面方位であっても Si<sub>3</sub>N 構造の形成は、炭素が排出されてそこに窒素が置換されるようなメカニズムが起きていると考えられる。

一方で、MOS 界面近傍には余剰炭素による欠陥が存在し、それが特性劣化を引き起こす原因になっていると考えられている。さらには、Si<sub>3</sub>N 以外の窒素の結合において欠陥構造の存在が XPS 分析から示唆されている。このように NO アニールによって特性は向上するものの、さらなる特性向上には MOS 界面をさらに改善することが必要である。

従来、特性改善のためには実験と分析や静的な分子レベル計算<sup>(注3)</sup>を繰り返し、特性変化との相関を解析し、改善の方向性を推定していた。しかし、この従来手法では大多数の分子レベルの構造が分かっても MOS 界面のどの欠陥種が変化しているのか分からず、プロセス条件の改善の方向性の確度は低いままである。そのため、PDCA (Plan, Do, Check, Action) サイクルを何回も回すことになり時間がかかるという問題があった。

窒素置換や炭素排出による余剰炭素生成のメカニズムが動的な化学反応計算<sup>(注4)</sup>から分かれば、その過程で起こる反応副生成物の化学種 (化学状態) も分かり、なくすべき欠陥種が明らかになる。このような動的化学反応を計算機上でシミュレーション (酸化反応シミュレーション) ができれば、実験前に事前確認が可能となる。その結果、仮説検証の PDCA サイクルをシミュレーションで回せるように

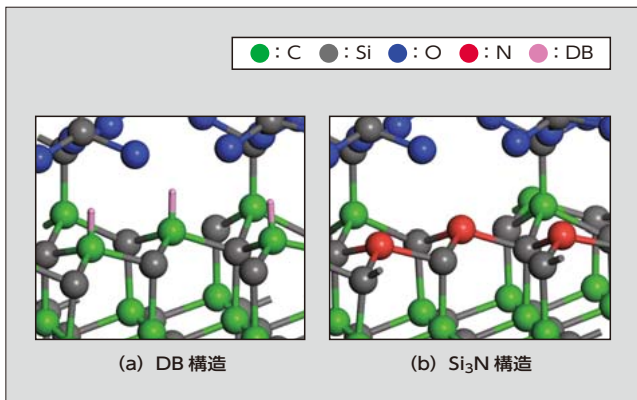


図 5 SiC/SiO<sub>2</sub> 界面の DB 構造と Si<sub>3</sub>N 構造のモデル図

なり、効率的に開発できるようになる。

### ③ 分子レベル計算による解析

窒素置換や炭素排出のメカニズムを調べるため、図 6 に示すようなフローで SiC の欠陥解析に分子レベル計算を活用した。

#### 3.1 計算モデル、計算条件

計算モデルの作成において、図 7 (a) に示した (1100) の最表面モデルを用いた。その原子配列は HAADF STEM (高角散乱環状暗視野走査透過型電子顕微鏡) による分析結果から決定した。この SiC 表面モデルに α-石英の結晶

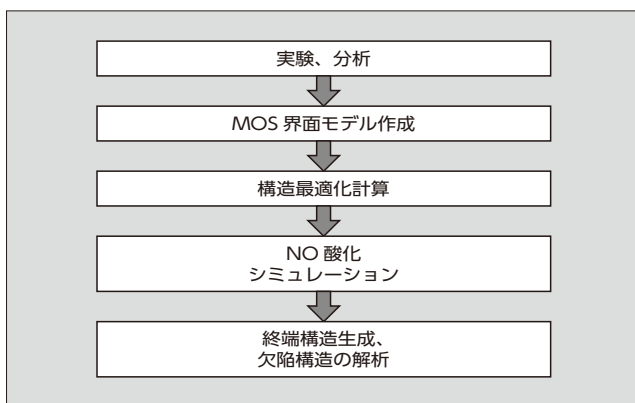


図 6 SiC の欠陥解析における分子レベル計算の活用フロー

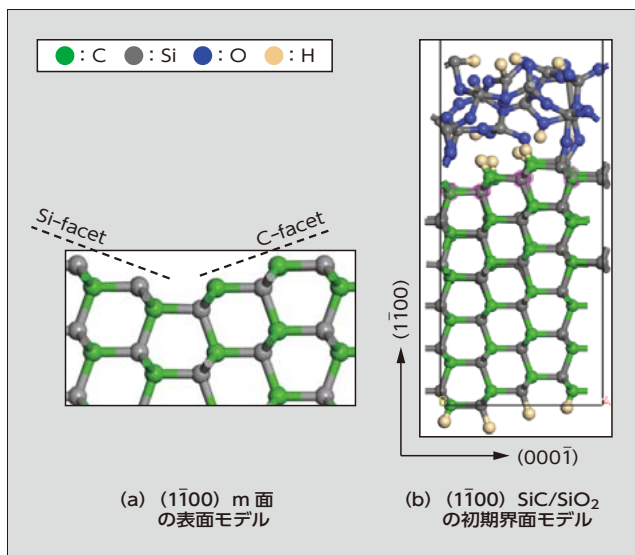


図 7 計算モデル

〈注 3〉 静的な分子レベル計算: 分子の熱振動を取り入れた分子レベル構造の時間的な変化を考慮しない計算のことである。

〈注 4〉 動的な化学反応計算: 結合した原子同士の熱振動を取り入れた分子レベル構造の時間的な変化を考慮した計算のことである。そのため、静的な計算では出てこない分子レベル構造が生成されることが期待される。

モデルを配置し、SiC 表面の Si と SiO<sub>2</sub> の酸素を結合させて界面構造モデルを作成した。その際、SiC 表面の炭素と  $\alpha$ -石英の結晶モデル下面の未結合手（ダングリングボンド）は水素で終端した構造とした。また、SiC 底面と  $\alpha$ -石英の結晶モデル上面の未結合手も水素終端した。この界面構造モデルに対して、DFTB（Density Functional based Tight Binding）を用いた分子動力学計算（ソルバ：Materials Studio/DFTB+）によって、1573 K、5 ps の緩和計算で初期界面モデルを作り〔図 7 (b)、原子数 217 個〕、その後、NO 酸化時の界面構造の変化を追跡する計算を 1573 K で実施した。

NO 酸化を模擬するため、NO を反応相手（Target Atoms）の上部（4.0 Å 以内）に 1.0 ps ごとにランダムに配置した。Target Atoms は反応の進行とともに下層に移動させ、界面での酸化の進行を表現した。

### 3.2 分子レベル計算の結果と解析

#### (1) 窒化終端構造の形成シミュレーション

NO 酸化シミュレーションで得られたモデルを図 8 に示す。XPS 分析で主要ピークとして観測された Si<sub>3</sub>N 終端構造がこの計算機シミュレーションでも得られることが分かった。60 ps 付近まで Si<sub>3</sub>N は増加傾向を示し、その後飽和傾向を示した。飽和した Si<sub>3</sub>N の面密度は平均で 1.4 ~ 2.8 × 10<sup>14</sup> cm<sup>-2</sup> であり、実験と同じオーダーであった。

飽和する傾向が見られたのは、Si<sub>3</sub>N 生成（界面終端）反応と酸化による Si<sub>3</sub>N の分解反応が平衡状態になったものと考えられる。

#### (2) Si<sub>3</sub>N 構造生成メカニズムの考察

今回の動的化学反応計算（分子動力学計算）から原子挙動を解析すると、Si<sub>3</sub>N 構造が生成する機構が分かってきた。Si<sub>3</sub>N 構造が生成するときの挙動を図 9 に示す。

NO ガス分子が酸化膜側から SiC 基板表面の C 上に到着し〔図 9 (a)〕、Si-C 結合の間に N が浸入する〔図 9 (b)〕。その後、N が C を横から上に押上げることで C が酸化膜側に移動し〔図 9 (c)〕、Si<sub>3</sub>N 構造が生成した〔図 9 (d)〕。SiC 表面から排出した C は酸化膜側に移動した。

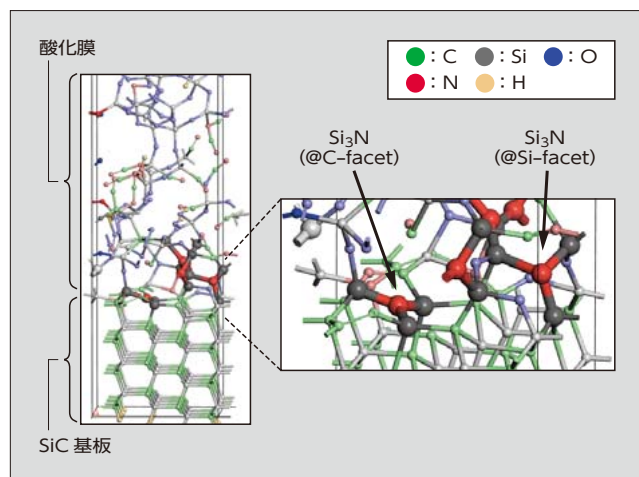


図 8 NO 酸化シミュレーション後のモデルと生成した Si<sub>3</sub>N 構造

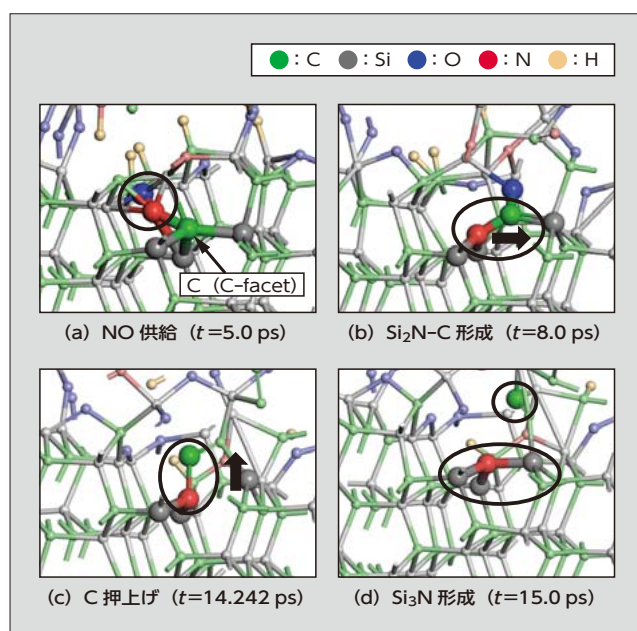


図 9 Si<sub>3</sub>N 生成メカニズム

今回の動的化学反応計算で生成した全 Si<sub>3</sub>N の 7 割が前述のような機構で N が C を下または横から押し出すことによって Si<sub>3</sub>N 構造が生成することが分かった。

#### (3) 炭素排出メカニズムの考察

次に、C がどのように排出されるかを解析した。図 10 に動的化学反応計算の結果を示す。SiC 基板表面の C に結合した CO に NO ガスが反応するスナップショットを図 10 (a) に示す。NO ガスの N が C と置換し、C は CO ガスとなって SiC 表面から脱離した〔図 10 (b)〕。その後、置換した N によって Si<sub>3</sub>N が生成した〔図 10 (c)〕。このシミュレーションのように、Si<sub>3</sub>N 生成と同時に CO が脱離することはなく、SiC と CO や CN の複合体に NO ガス

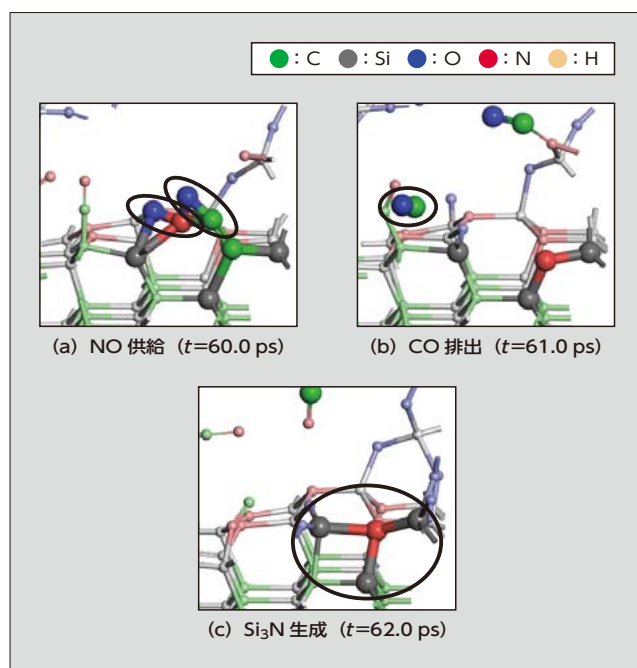


図 10 CO 脱離メカニズム

が反応することで CO が直接または  $CN+NO \rightarrow CO+N_2$  と反応することによって脱離することが明らかとなった。つまり、C はガス状で脱離する前には別の形態で MOS 界面に存在していることが示唆され、それがトラップ源になっている可能性がある。このように、分子レベル計算を活用して直接見ることができない現象をモデル化することによって反応ガスの作用を理解することができるので、特定の欠陥にターゲットを絞って効果の大きい反応ガス種の探索が可能になると考えている。

### 3.3 今後の課題

今回の動的化学反応計算から NO アニールによる  $Si_3N_4$  終端構造の生成メカニズムが明らかになった。しかし、N による欠陥や排出された C に起因する欠陥が存在すると考えられる。したがって、それらの欠陥の起源を明らかにし、欠陥生成を抑制するか、あるいは生成した欠陥を減少させるためのプロセス条件検討が必要になる。特に、MOS 界面から離れた酸化膜側の欠陥生成も含めたシミュレーション（計算機内でのプロセスシミュレーション）を行うためには、大規模分子レベル計算が必要になる。この計算技術開発によって、SiC の課題である MOS 界面と酸化膜中の残留欠陥の抑制や生成欠陥消失のプロセス条件の探索を行うことができるようにすることが今後の課題である。

## 4 あとがき

分子レベル計算を活用した SiC-MOSFET の界面解析シミュレーションについて述べた。分子レベル計算は SiC 以外に、パワー半導体で適用されるパッケージ樹脂材料や、発電分野、パワー機器に使われる材料に関する研究開発にも活用している。このように計算機シミュレーションを活用することで、製品性能の向上のメカニズム解析や製造プロセス条件の事前探索で実験試作回数を低減し、製品開発のスピードアップと製品の性能向上や信頼性向上に貢献

し、製品開発に計算機シミュレーションを活用する技術を確認することで、富士電機の DX に貢献する所存である。

本研究を行うに当たり、ご助言を頂いた名古屋大学未来材料・システム研究所の白石賢二教授、洗平昌晃助教、長川健太特任助教に謝意を表する。

### 参考文献

- (1) Dhar, S. et al. "Interface trap passivation for  $SiO_2/(000\bar{1})$  C-terminated 4H-SiC". Journal of Applied Physics. 2005, vol.98, no.1.
- (2) Chung, G. Y. et al. "Improved inversion channel mobility for 4H-SiC MOSFETs following high temperature anneals in nitric oxide", IEEE Electron Device Lett. 2001, vol.22, no.4, p.176-178.
- (3) Jamet, P. et al. "Effects of nitridation in gate oxides grown on 4H-SiC", Journal of Applied Physics. 2001, vol.90, no.10.
- (4) 森大輔ほか. "SiC/SiO<sub>2</sub>界面における窒素化学状態の結晶面方位依存性", 電子情報通信学会技術研究報告. 2015, vol.115, no.108, p.21-26.
- (5) 広瀬隆之ほか. シミュレーションを活用したSiCデバイスの原子レベルの解析. 富士電機技報. 2016, vol.89, no.1, p. 21-25.
- (6) Mori, D. et al. "Local structure of nitrogen passivating  $SiO_2/SiC(1\bar{1}00)$  interface", International Conference on Silicon Carbide and Related Materials. 2017, WE. BP.9.



### 広瀬 隆之

デバイス開発や、第一原理計算を用いた樹脂や SiC デバイスなどの解析に従事。現在、富士電機株式会社技術開発本部先端技術研究所材料基礎技術研究センター先端材料技術研究部マネージャー。応用物理学会会員、日本地熱学会会員。





\*本誌に記載されている会社名および製品名は、それぞれの会社が所有する  
商標または登録商標である場合があります。