

3.3 kV 第7世代「Xシリーズ」IGBT チップ技術

3.3-kV 7th-Generation “X Series” IGBT Chip Technology

伊倉 巧裕 IKURA, Yoshihiro

原田 祐一 HARADA, Yuichi

関野 裕介 SEKINO, Yusuke

鉄道分野において、モータを駆動するために使用される IGBT モジュールは、CO₂ 削減に直結するため、さらなる低損失化が求められている。富士電機は、この要求に応えるため、最新世代の「Xシリーズ」の IGBT と SiC-SBD を組み合わせた、3.3 kV 定格の SiC ハイブリッドモジュールを開発した。Xシリーズ IGBT チップは、表面構造の微細化とドリフト層の厚さを薄くすることで、コレクタ・エミッタ間飽和電圧を従来よりも 1.0 V 低減した。また、SiC-SBD を組み合わせることでターンオン損失を 51%、逆回復損失を 98% 低減した。

The railways, including high-speed rails, use IGBT modules for drive motors. It is essential for IGBT modules to reduce power loss, as they directly contribute to CO₂ reduction. To meet this demand, Fuji Electric has developed a 3.3-kV SiC hybrid module that combines the latest generation “X Series” IGBTs and SiC-SBDs. Using a finer surface structure and a thinner drift layer, the X Series IGBT chip has reduced the collector-emitter saturation voltage by 1.0 V, compared with a previous generation. In addition, by combining it with a SiC-SBD, the hybrid module has achieved significant performance improvements with a turn-on loss reduction of 51% and reverse recovery loss reduction of 98%.

① まえがき

地球温暖化を背景に、CO₂ の排出量を削減するさまざまな取組みが進んでいる。日本における CO₂ の総排出量のうち、およそ 20% が運輸に関わる活動から生じており、移動手段の電動化が進められている。中でも高速鉄道は飛行機よりも格段に CO₂ の排出量が少ないため、国内はもとより国外での導入が近年増加している⁽²⁾。

鉄道分野において、モータを駆動するために IGBT (Insulated Gate Bipolar Transistor) モジュールが使われている。消費電力を低減し、CO₂ を削減するために、IGBT モジュールのさらなる低損失化が求められている。また、高速鉄道自体の消費電力低減のためには、車両や搭載機器の軽量化が重要であり、システムの小型・軽量化に貢献できる IGBT モジュールが求められている。

従来の IGBT モジュールは、Si (シリコン) を原料とする Si-IGBT と Si-PiN ダイオードで構成されている。次世代のパワー半導体材料である SiC (炭化けい素) の実用化が始まっており、SiC を用いることで、Si よりも格段に損失を低減できる⁽³⁾⁽⁴⁾。SiC を用いた素子として、デバイス構造および製造プロセスがよりシンプルである SBD (Schottky Barrier Diode) の導入が MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) や IGBT に先行して進んでいる。

富士電機は、大幅な損失低減を実現するため、最新世代の「Xシリーズ」の IGBT と SiC-SBD を組み合わせた 3.3 kV 定格の SiC ハイブリッドハイパワーモジュール (HPM: High Power Module) を開発した。本稿では、3.3 kV Xシリーズ IGBT チップ (X-IGBT) 技術について述べる。

② 3.3 kV 「Xシリーズ」IGBT チップの特徴

2.1 低損失化技術

(1) 導通損失の低減

図 1 に IGBT の断面構造を示す。IGBT は表面の MOS チャネルから電子が注入され、それに応じて裏面の p⁺ コレクタ層からホールが注入されることで、低不純物濃度の n-ドリフト層に電流を担う粒子であるキャリア (電子とホール) がたまることにより、低抵抗となる伝導度変調により低導通損失を実現している。今回開発した X-IGBT は、従来の「Uシリーズ」IGBT チップ (U-IGBT) と比べて表面構造を微細化することでキャリア蓄積効果を増強し、n-ドリフト層中のキャリア密度を高めることで n-ドリフト層を低抵抗化した。

また、高度な薄ウェーハ化技術を用いて、n-ドリフト層の厚さを従来よりも薄くすることにより、コレクタ電極とエミッタ電極の間を流れる電流の導通経路を物理的に短

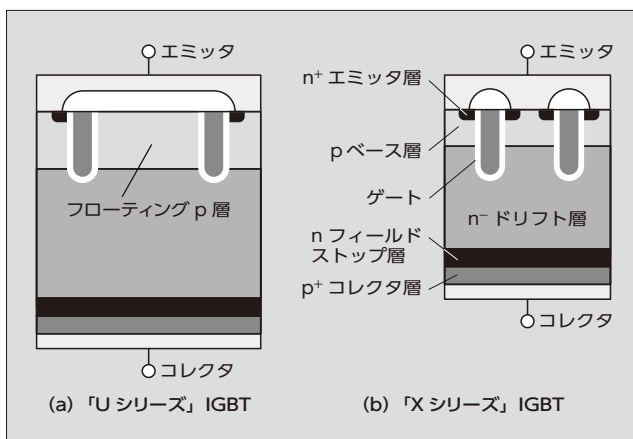


図 1 IGBT の断面構造

くすることで、n⁻ドリフト層を低抵抗化した。

図2にコレクタ電流 I_C - コレクタ・エミッタ間電圧 V_{CE} の波形を示す。X-IGBTは、前述したようにn⁻ドリフト層を低抵抗化することにより、定格電流での V_{CE} を従来のU-IGBTに対して1.0V低減した。

図3にターンオフ損失 E_{off} とコレクタ・エミッタ間飽和電圧 $V_{CE(sat)}$ の関係を示す。一般に、 E_{off} と $V_{CE(sat)}$ の間には二律背反の関係があり、p⁺コレクタ層の濃度を高くして $V_{CE(sat)}$ を下げると、 E_{off} は増加する関係にある。X-IGBTは従来に対して、同じ E_{off} で比べた時の $V_{CE(sat)}$ を1.0V低減した。

(2) ターンオン時の di/dt および dv/dt の制御性の改善

図1に示すように、キャリアの排出を抑制しキャリア蓄積効果を高めてオン電圧を下げるために、従来は表面にフローティングp層を備えた構造を採用していた。しかし、フローティングp層があると、ターンオン時の di/dt および dv/dt が大きくなり、それを抑制するためにゲート抵抗を高める必要があり、ターンオン損失 E_{on} の増加を招いていた。フローティングp層があると di/dt および dv/dt の制御性が悪化する。この原因を解析した結果、図4に模式的に示すように、フローティングp層にホールがたまり、フローティングp層の電位が急激に増加し、その電位の増加速度 (dv/dt) によりゲート電極に変位電流が流れる

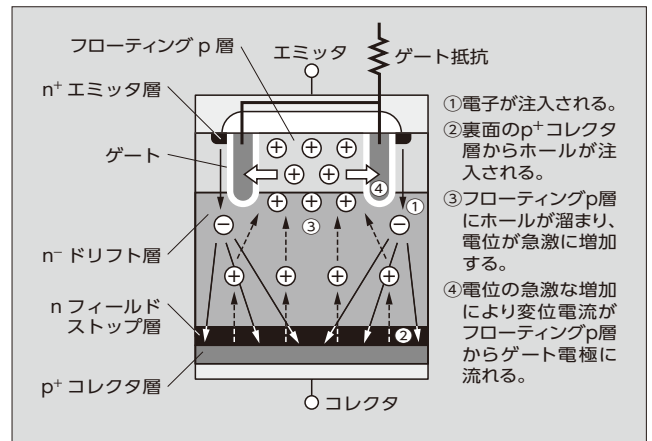


図4 フローティングp層と変位電流の模式図

ため、ゲート抵抗 R_G の抵抗値とは関係なく、ゲート電極の充電が速くなることを明らかにした⁽⁶⁾。

X-IGBTは、表面構造の微細化によりフローティングp層を用いずに低いオン電圧を実現し、フローティングp層をなくしてターンオン時の di/dt、dv/dt の R_G による制御性を改善した。図5にターンオン時の di/dt の R_G 依存性を示す。従来は R_G を大きくしても di/dt の減少は少ないが、X-IGBTでは大きく減少していることが分かる。例えば di/dt を 0.15 kA/μs にするときの R_G は、U-IGBTでは60Ω以上にする必要があるのに対し、X-IGBTではおよそ40Ωで済むため、 R_G が小さいだけ E_{on} を低減できる。

2.2 破壊耐量向上技術

IGBTには短絡状態でもある程度の時間は壊れずにいる短絡耐量が求められる。しかし、高耐圧のIGBTほどn⁻ドリフト層の正の固定電荷が少ないため、短絡時に注入される大量の電子により正の固定電荷が打ち消されやすくなる。結果として、電界のピークが裏面側に移動し、アバランシェ降伏を生じさせ、IGBTは破壊（裏面アバランシェ破壊）に至る⁽⁷⁾。

この裏面アバランシェ破壊を避けるためには、裏面からのホールの注入を最適化することが有効である。裏面から

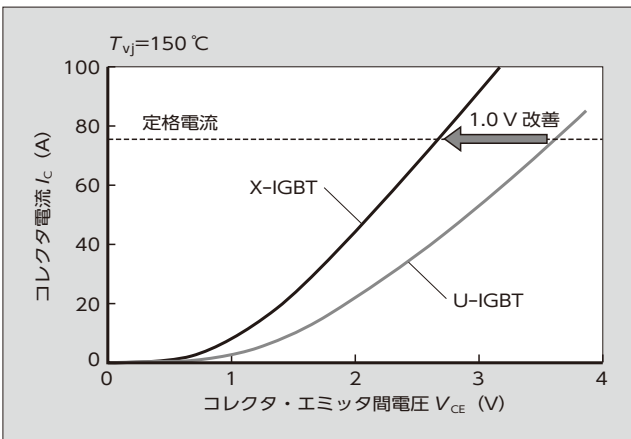


図2 コレクタ電流-コレクタ・エミッタ間電圧の波形

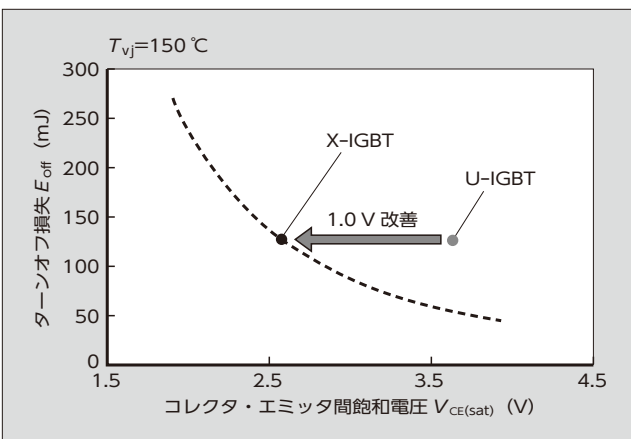


図3 ターンオフ損失とコレクタ・エミッタ間飽和電圧の関係

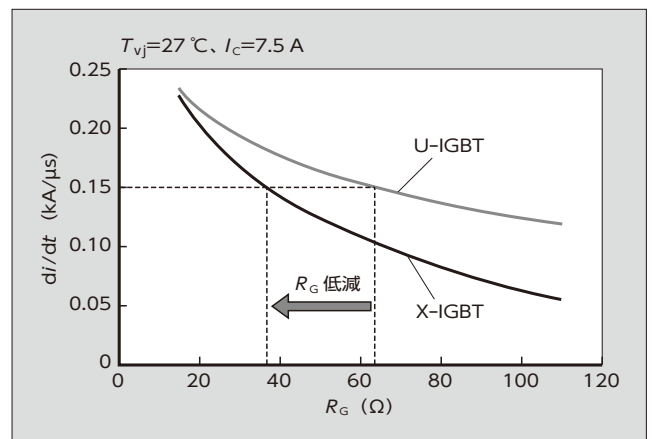


図5 ターンオン時の di/dt の R_G 依存性

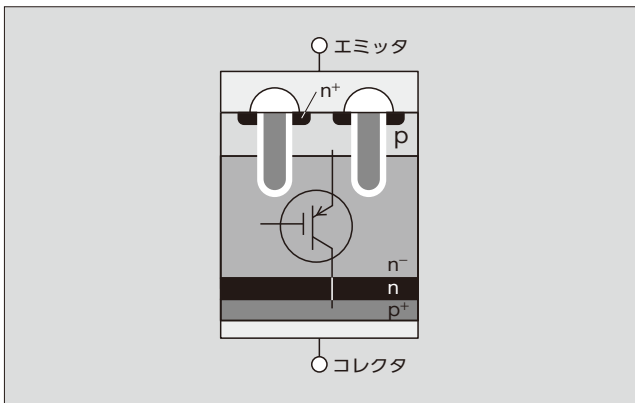


図6 IGBT中の寄生PNPバイポーラトランジスタ

のホールの注入を最適化することは、図6に示すIGBT中の寄生PNPバイポーラトランジスタの利得を制御することで可能となる。

$$\alpha_{PNP} = \alpha \times \beta \times \gamma \dots\dots\dots(1)$$

- α_{PNP} : ベース接地電流利得
- α : コレクタ効率
- β : ベース伝達効率
- γ : エミッタ注入効率

ここで α_{PNP} はベース接地電流利得、 α はコレクタ効率、 β はベース伝達効率、 γ はエミッタ注入効率を表す。

式(1)によれば、 α_{PNP} はnフィールドストップ層の中性領域により決まる β と、p⁺コレクタ層により決まる γ によって調整できる。nフィールドストップ層またはコレクタ層などを最適化することによって、裏面からのホールの注入を制御し、 α_{PNP} を適切な値にすることができる。その結果、短絡期間中の裏面アバランシェ破壊を回避できる。

図7に3.3kVのIGBTの短絡期間中の電界分布を示す。 α_{PNP} を適切な値に調整することによって裏面側の電界が高くなることを抑制できることが分かる。

しかし、従来のものから α_{PNP} だけが適切な値になるように調整したnフィールドストップ層またはコレクタ層は高温下でのリーク電流を増大させるので、高温動作時に破壊のリスクが高まる。この問題を乗り越えるため

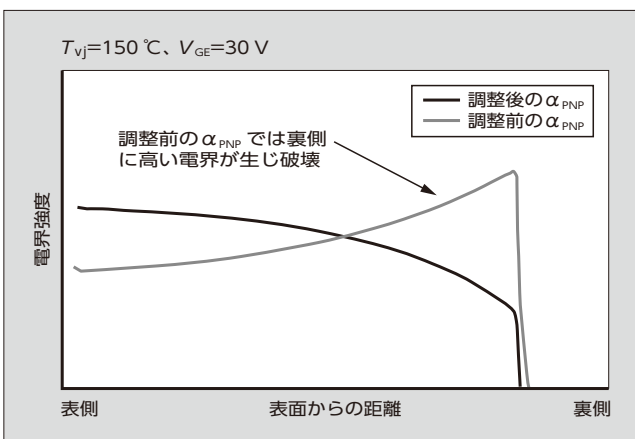


図7 3.3kVのIGBTの短絡期間中の電界分布

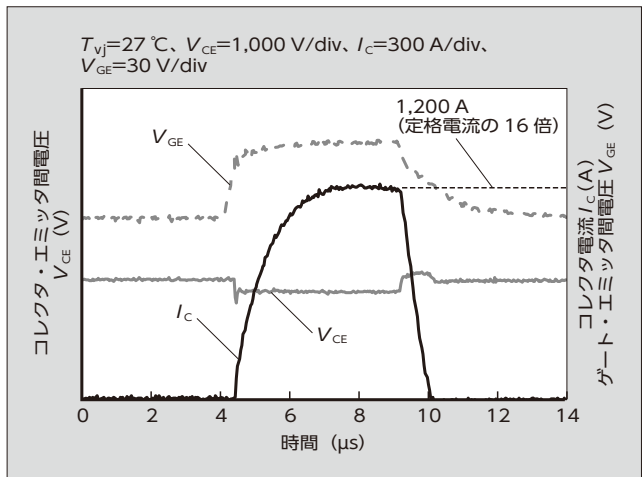


図8 短絡動作時の波形

に、X-IGBTでは新たに開発したnフィールドストップ層とコレクタ層を適用した。濃度分布を最適化することで、リーク電流を抑制しつつ、適切な値の α_{PNP} を実現した。これにより、短絡期間中のホールの注入を最適化し裏面アバランシェ破壊を抑制しつつ、高温動作でのリーク電流を抑制した。図8に短絡動作時の波形を示す。定格電流の16倍もの電流を流しても破壊せずに電流を遮断できることを確認した。

③ 適用例 (SiC-SBD との組み合わせによる損失の低減)

今回開発した3.3kV定格のSiCハイブリッドHPMでは、IGBTと組み合わせるFWD (Free Wheeling Diode)を従来のSi-PiNダイオードから新たに開発したSiC-SBDに置き換えることで、ダイオードの逆回復損失 E_{rr} を低減するだけでなく、IGBTの E_{on} も低減している。

Si-PiNダイオードは導通時に少数キャリアをデバイス内部に蓄積しており、オフするタイミングで掃き出す必要がある。これはFWDの逆回復波形の逆回復ピーク電流 I_{rp} として現れ、IGBTのターンオン波形のコレクタピーク電流 I_{cp} にも重畳され、その分の損失が生じる。SiC-SBDはデバイス内部にキャリアをためないため、 I_{cp} や I_{rp} は原理的に発生せず、その分の損失が生じない。図9にSi-PiNダイオード、SiC-SBDを組み合わせたときのIGBTのターンオン波形を示す。Si-PiNダイオードを組み合わせた場合には大きな I_{cp} が生じているが、SiC-SBDを組み合わせた場合には I_{cp} は生じていない。

表1に新製品と従来品のスイッチング損失の比較を示す。SiC-SBDを使用することで E_{on} を51%、 E_{rr} を98%低減し、大幅な特性改善を実現した。

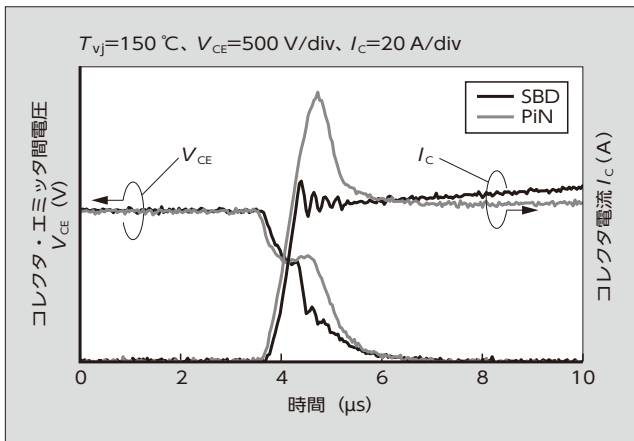


図9 ターンオン波形

表1 スイッチング損失比較

項目	従来品 HPM Si-PiN/ Si-IGBT	新製品 HPM SiC-SBD/ Si-IGBT	改善率
ターンオン損失 (mJ)	2,933	1,425	51%
ターンオフ損失 (mJ)	1,957	1,900	3%
逆回復損失 (mJ)	1,548	30	98%

4 あとがき

3.3 kV の最新世代である「Xシリーズ」の IGBT チップ技術について述べた。表面構造と裏面構造の最適化により損失の改善を実現した。本稿で述べた 3.3 kV X シリーズ IGBT を搭載した 3.3 kV SiC ハイブリッドハイパワーモジュールは高速鉄道に採用され商用運転しており、高速鉄道の消費電力の低減と共に、機器の小型・軽量化に寄与している⁽⁸⁾。今後も IGBT の特性改善を進め、CO₂ 削減により持続可能な社会の実現に貢献する所存である。

参考文献

- (1) 国土交通省. “運輸部門における二酸化炭素排出量”. https://www.mlit.go.jp/sogoseisaku/environment/sosei_environment_tk_000007.html, (参照 2022-11-24).
- (2) 国土交通省. “主な鉄道プロジェクトと海外展開に向けた取組”. <https://www.mlit.go.jp/tetudo/content/001485720.pdf>, (参照 2022-11-24).
- (3) Takasaki, A. et al. “All SiC module with 1700 V

rated 2nd generation trench gate SiC-MOSFETs”. International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe), 2021.

- (4) Sekino, Y. et al. “High Power next Core (HPnC) package with 3.3 kV SiC Hybrid chip combination”. International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Asia), 2018.
- (5) 関野裕介, 森谷友博. 電鉄向け 3.3 kV SiC ハイブリッドハイパワーモジュール. 富士電機技報. 2021, vol.94, no.1, p.63-65.
- (6) Onozawa, Y. et al. “Development of the next generation 1200 V trench-gate FSIGBT featuring lower EMI noise and lower switching loss”. International Symposium on Power Semiconductor Devices and ICs (ISPSD), 2007.
- (7) Onozawa, Y. et al. “Development of the next generation 1700 V trench-gate FS-IGBT”. International Symposium on Power Semiconductor Devices and ICs (ISPSD), 2011.
- (8) 藤田憲司, 小林宣之. 世界の安全・安心・快適な公共交通に貢献する鉄道車両用パワーエレクトロニクス機器. 富士電機技報. 2021, vol.94, no.1, p.19-23.



伊倉 巧裕

IGBT チップの研究・開発に従事。現在、富士電機株式会社半導体事業本部開発統括部デバイス開発部。IEEE (米国電気電子学会) 会員。



原田 祐一

IGBT チップの研究・開発に従事。現在、富士電機株式会社半導体事業本部開発統括部デバイス開発部。



関野 裕介

IGBT モジュール、All-SiC モジュールの開発・設計に従事。現在、富士電機株式会社半導体事業本部産業事業部産業設計第一部主査。



*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。