

降圧同期整流コンバータ IC

特集

山田谷 政幸 (やまだや まさゆき)

佐々木 修 (ささき おさむ)

1 まえがき

近年、フラットテレビを中心としたデジタル家電の急速な普及に伴い、12～24Vの電圧を中心とした中間バスからの降圧コンバータICの需要が急速に拡大してきている。また機器の薄型化・高機能化が進むことにより、中間バスからの降圧コンバータにはさらなる小型化・大電流出力化が要求されている。

これまで富士電機では入力電圧45V、発振周波数400kHz、出力電流1.5AのパワーMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) とPWM (Pulse Width Modulation) 制御回路をワンチップ化した降圧同期整流コンバータICの製品化を行ってきた。今回、さらに高度化する要求に応えるために、新たに開発した30V耐圧、低オン抵抗のパワーMOSFETを用いたハイサイドnチャネルMOSFET駆動、電流モード制御を採用し、従来よりも高周波動作・大電流出力を実現可能とする二つの降圧同期整流コンバータIC「FA7748」「FA7749」の開発を行ったので紹介する。

2 製品の概要

今回開発したICの外観を図1に、電源仕様を表1に示す。

2.1 ICの特長

電子機器の小型化・高機能化とそれに伴う負荷の低電圧大電流化が進んでいることから、電源回路に対し構成する部品点数の削減、小型化、低損失化の要求が高まっている。これらの要求に応えるため、ICは以下の特長を持っている。

(1) ハイサイドnチャネルMOSFETの採用

内蔵する降圧コンバータのスイッチング素子としてハイサイドnチャネルMOSFETを採用した。従来のpチャネルMOSFETを用いた場合に比べパワーMOSFETの面積を小さくすることができ、入力容量を削減することができる。これらにより小型パッケージの採用が可能となり、高周波動作にも適している。

(2) 部品点数の削減

スイッチング素子および同期整流素子としてパワーMOSFETを同一チップに内蔵したほか、位相補償、ブー

図1 降圧同期整流コンバータICの外観

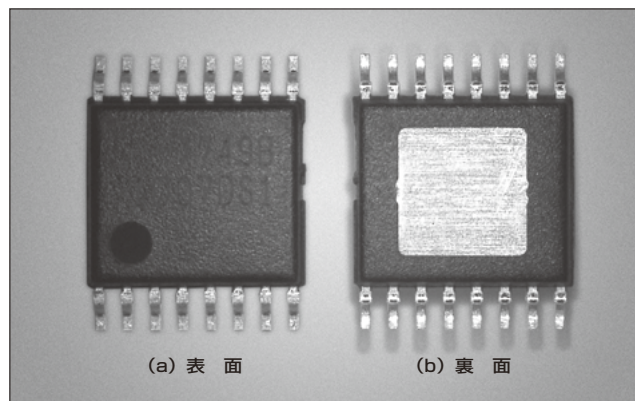


表1 FA7748とFA7749の電源仕様

項目	分類	FA7748	FA7749
電源 (VCC端子) 電圧		6~28V	
出力電圧		任意設定	
最大負荷電流		1A	3A
動作周波数 (固定)		1.5MHz	500kHz
動作周囲温度		-40~+85℃	
回路方式		降圧同期整流電流モード	
パワーMOS駆動方式		ハイサイドNMOS駆動方式	
チップイネーブル機能		H:動作 L:待機	
位相補償機能		内蔵位相補償	
保護回路	ソフトスタート	外付け容量にて時間設定	
	タイマラッチ	外付け容量にて時間設定	
	UVLO	-	
	過電流保護	パルスバイパルス・ヒックアップ	
パッケージ	過熱保護	140℃	
		Epad-TSSOP16 (エクスポーズパッド付)	



山田谷 政幸

スイッチング電源ICの開発に従事。現在、富士電機デバイステクノロジー株式会社半導体事業本部 情報・電源事業部技術部。電気学会会員。



佐々木 修

パワーデバイスの開発に従事。現在、富士電機デバイステクノロジー株式会社電子デバイス研究所 デバイス開発部。

トストラップ用ダイオードを内蔵し、外付け部品点数を削減した。また、スイッチング周波数の高周波化によりインダクタ、出力コンデンサ（セラミックコンデンサ対応）の小型化を実現し、電源回路全体の小型化が可能となった。

(3) パッケージ

放熱性に優れた裏面パッド付き小型・薄型の 16 ピン TSSOP (Thin Shrink Small Outline Package) を採用した。

(4) 出力の大電流化・高効率

電源電圧 6 ~ 28 V にて「FA7748」(発振周波数 1.5 MHz) は 1 A まで、「FA7749」(発振周波数 500 kHz) は 3 A まで出力することができる。また、電源効率は最大で 93 % を実現した。

2.2 動作説明

図 2 に内部ブロック回路を示す。各種動作について以下に述べる。

(1) ソフトスタート回路

起動時の DC-DC コンバータ回路の異常動作（ラッシュ電流、出力電圧のオーバershoot）を抑制する回路である。エラーアンプの非反転入力に接続される基準電圧を SS 端子により 0 V から 0.8 V まで徐々に上昇させることにより実現している。SS 端子には内部電流源を内蔵しているため外部にコンデンサを接続するのみで使用でき、その容量により任意に時間を設定することができる。

(2) エラーアンプ回路

電源回路出力を IN 端子（反転入力）に帰還している。また非反転入力には IC 内部で 0.8 V ± 1 % の基準電圧回路が入力されている。位相補償は内蔵しており、エラーアンプの出力には IC 外部端子を設けていない。

(3) チップイネーブル回路

CE 端子を使用して外部信号により電源出力の起動と停止ができる。停止の場合は IC の待機電流を 10 μA 以下に抑えることができる。

(4) 発振器回路

発振周波数がそれぞれ 1.5 MHz (FA7748)、500 kHz (FA7749) 固定の発振器を内蔵した。

(5) タイマラッチ式出力短絡保護回路

電源回路の出力電圧が短絡などで一定期間低下した場合に、スイッチングを停止させるためのタイマラッチ式短絡保護回路を内蔵している。出力電圧を帰還する IN 端子電圧 0.6 V 以下の状態が CP 端子で設定した時間以上継続するとスイッチングを停止させる。CP 端子には SS 端子と同様に内部電流源を内蔵しており、CP 端子に接続する外部コンデンサの容量によりタイマラッチの設定時間を任意に調整できる。タイマラッチによるスイッチング停止後は、電源電圧または CE 端子の再投入により再起動が可能である。また、CP 端子を接地するとタイマラッチを無効化できる。

(6) 低電圧誤動作防止用回路 (UVLO)

電源電圧低下時の回路誤動作を防止する機能である。入力電圧上昇時は 4.5 V 以下、降下時は 4.2 V 以下でスイッチング出力を停止する。

(7) パルスバイパルス・ヒカップ式過電流制限回路

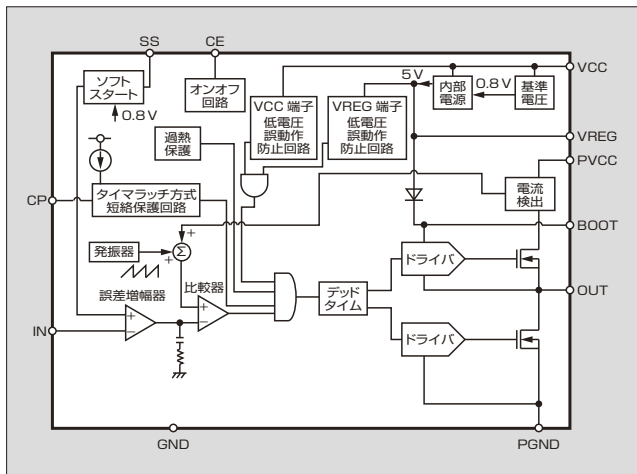
ハイサイド n チャネル MOSFET に流れる電流を監視し、スイッチング周期ごとに IC 内部で設定された電流値を超えた場合、スイッチングをオフさせるパルスバイパルス式過電流制限回路を内蔵している。さらにこの過電流状態が一定回数連続した場合、一定期間スイッチングを休止させ、ソフトスタート起動により再起動するヒカップ式過電流制限回路を採用した。過電流状態が解除するまでこの一連の動作を繰り返す。

従来、入力電圧が高い場合はパルスバイパルス式過電流制限回路のみでは回路の遅延時間により電源回路の電流値が設定値以上に上昇してしまうという課題があったが、ヒカップ式過電流制限回路を併用したことでスイッチング素子の発熱を大幅に軽減することができる。

(8) 過熱保護動作

IC チップの温度上昇を監視し、140 °C 以上でスイッチングを停止する。110 °C まで下がるとソフトスタート起動にてスイッチング動作を再開する。

図 2 FA7748, FA7749 の内部ブロック回路



3 応用回路例

3.1 回路構成

FA7749 の応用回路の一例を図 3 に示す。出力コンデンサにはセラミックコンデンサ 10 μF を採用し、小型化を実現している。位相補償は内蔵しており外付け部品を削減している。また、出力 3 A クラスの同期整流降圧コンバータは外付けパワー MOSFET が主流であるが、FA7749 はパワー MOSFET をすべて IC に内蔵しているため非常にコンパクトでシンプルな回路構成を実現している。

3.2 効率特性

図 4 は FA7748 (1.5 MHz, 1 A 出力品) の電源効率特性であり、最大効率 90 % を達成している。図 5 は FA7749 (500 kHz, 3 A 出力品) の電源効率特性であり、最大効率 93 % を達成している。

図3 FA7749の応用回路例

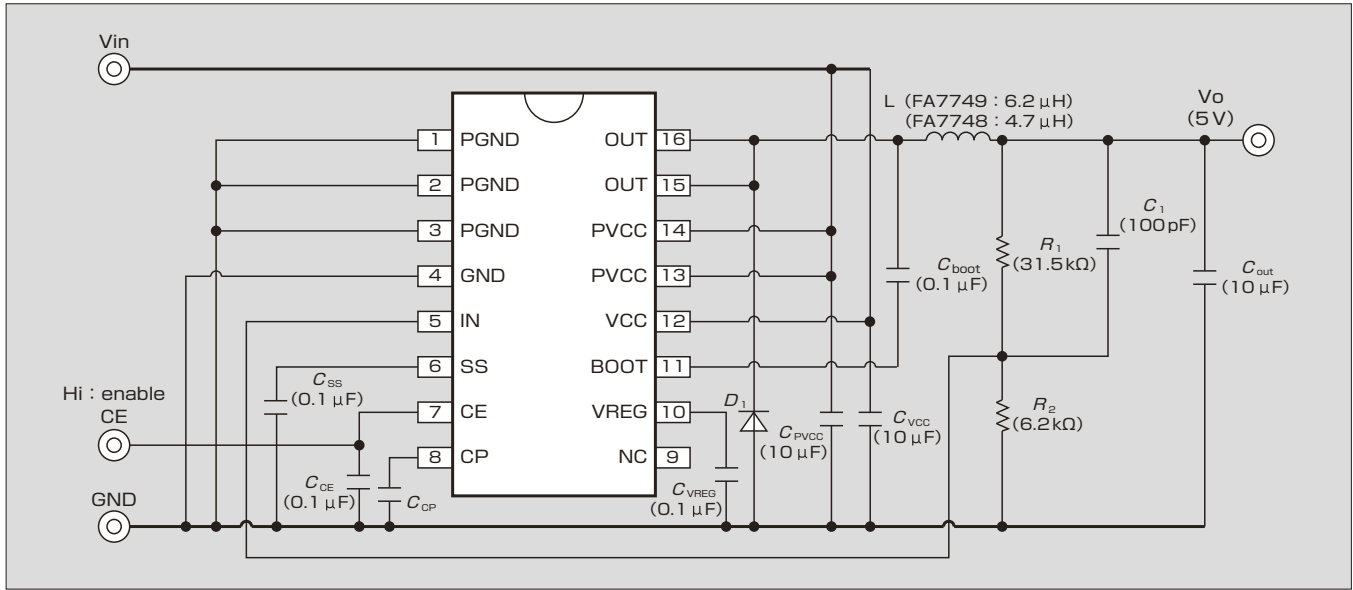


図4 FA7748 (1 A 出力品) の電源効率特性

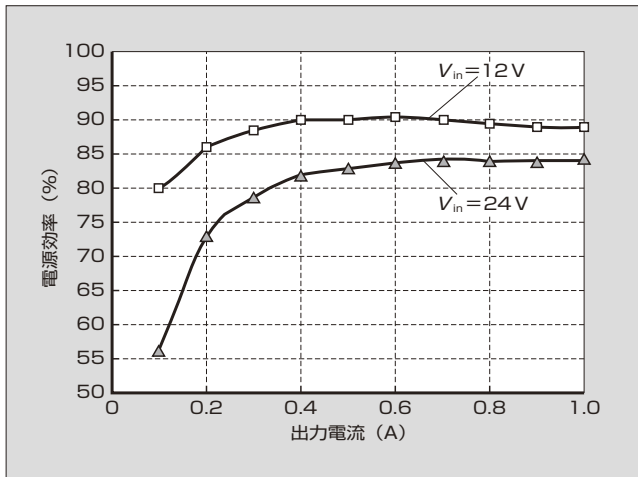


図6 FA7748のスイッチング波形 (Vin = 12 V, Io = 500 mA)

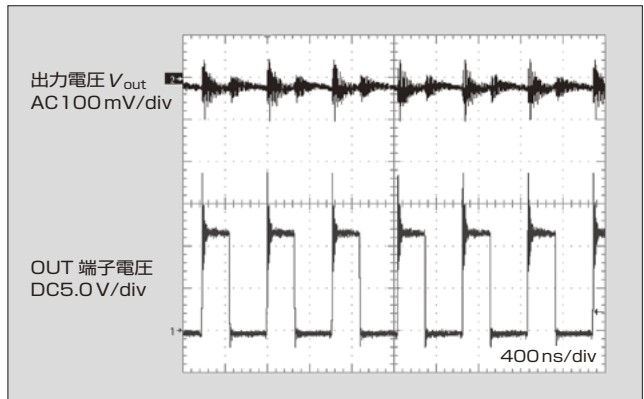


図5 FA7749 (3 A 出力品) の電源効率特性

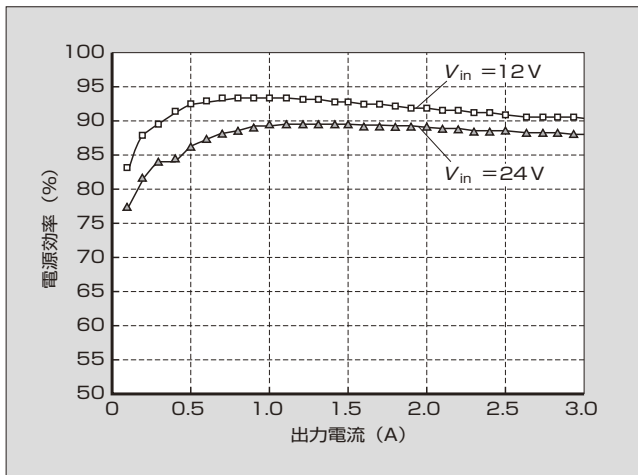
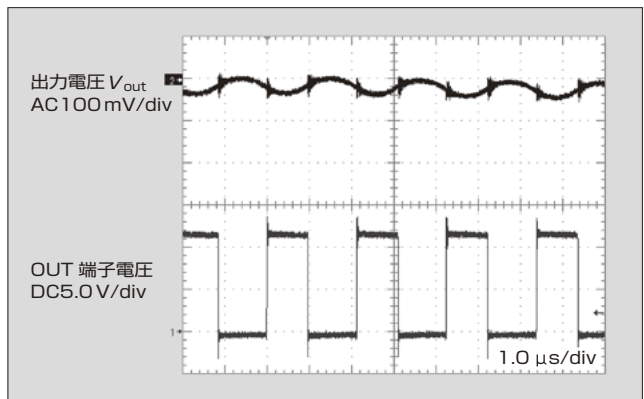


図7 FA7749のスイッチング波形 (Vin = 12 V, Io = 1 A)



3.3 定常動作特性

図6にFA7748 (入力電圧 12 V, 負荷電流 500 mA), 図

3.4 ロードレギュレーション

図8にFA7748 (入力電圧 12 V), 図9にFA7749 (入力

図8 FA7748のロードレギュレーション

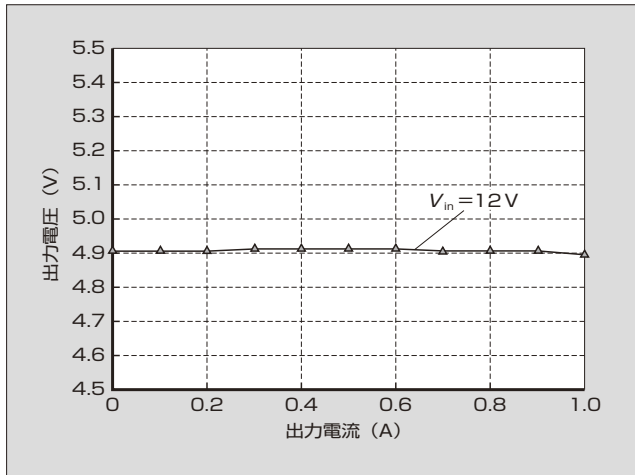
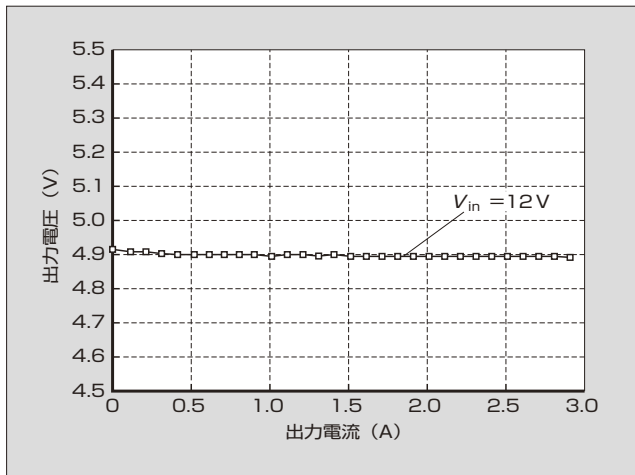


図9 FA7749のロードレギュレーション



電圧 12V) のロードレギュレーションを示す。すべての出力電流範囲で良好な特性を得ている。

4 あとがき

新たに開発した入力電圧 6 ~ 28V、ハイサイド n チャネル MOSFET 内蔵、1A および 3A 出力の降圧同期整流コンバータ IC の概要を紹介した。

デジタル家電の急速な普及によりこれら機器向けの電源として、小型・大電流出力・高効率の要求が今後ますます高まってくるのが想定される。

これらの要求に応えるため、富士電機では今回の MOSFET 内蔵降圧同期整流コンバータ IC の系列化のほか、ダイオード整流降圧コンバータ IC や外付け MOSFET 駆動の降圧コンバータ制御 IC の系列化を進めていく所存である。

参考文献

- (1) 原田耕介ほか、スイッチングコンバータの基礎、コロナ社、1992.
- (2) Johns, D. A. ; Martin, K. Analog Integrated Circuit Design. John Wiley & Sons, Inc. 1997.
- (3) 中森昭ほか、2チャンネル電流モード同期整流降圧電源 IC、富士時報、vol.78, no.4, 2005, p.290-293.
- (4) 藤井優孝、米田保、1チャンネル出力降圧型 DC-DC コンバータ IC、富士時報、vol.79, no.5, 2006, p.402-404.

