

# 第3世代マイクロ電源「FB6832J」

特集

藪崎 純 (やぶざき じゅん)

横山 岳 (よこやま たけし)

山田 教文 (やまだ たかふみ)

## 1 まえがき

2004年、マイクロ電源「FB6800シリーズ」は、インダクタと制御ICを一体化しつつ3.5mm×3.5mm、厚さ1.0mmという超小型サイズの1チャンネルDC-DCコンバータモジュールとして誕生した。その構造はユニークで、インダクタ上部に制御ICを載せたワンパッケージモジュールである。また、超小型でありながら出力MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) を内蔵し同期整流方式を採用することにより高効率を実現した。

第2世代となった「FB6831J」は、第1世代から設置面積で40%のサイズダウンを行った。端子配列を4辺配置から2辺配置にすることでコイルパターンが最適化され、特性を低下することなくサイズダウンを可能にした。また、インダクタと制御ICの接続をフリップチップボンディングからワイヤボンディングへ変更することで、チップサイズのさらなる小型化を実現した。

今回開発した第3世代となる「FB6832J」では、第2世代の構造はそのままに19%のサイズダウンを行った。また、ターゲットを300mA以下の小電流用途におき、小型インダクタにマッチした設計をすることで高効率を維持した。

## 2 FB6832Jの特徴

FB6832Jは、リチウムイオンバッテリー1セルを使う携帯機器をターゲットに開発された、同期整流型降圧DC-DCコンバータである。図1にFB6832Jのブロック図を示す。

携帯機器では、サイズとともに低消費電力(高効率)、低ノイズ(低リプル)も要求される。これらのニーズに応えるため、FB6832Jは全負荷領域でオン時間を固定したPFM (Pulse Frequency Modulation) 制御を採用した。これにより低消費電力を実現しつつ、リプル電圧も低く抑えられている。

図1 FB6832Jのブロック図

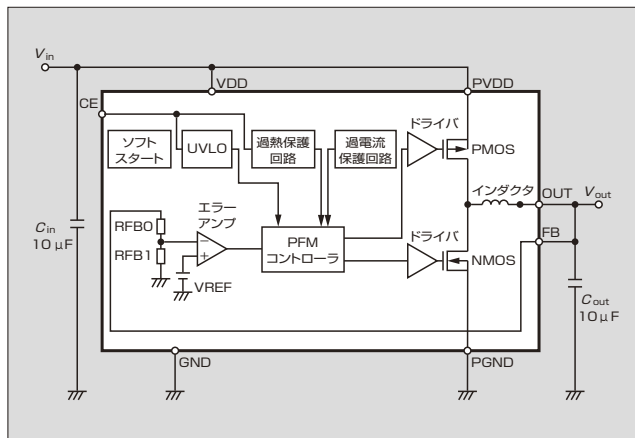
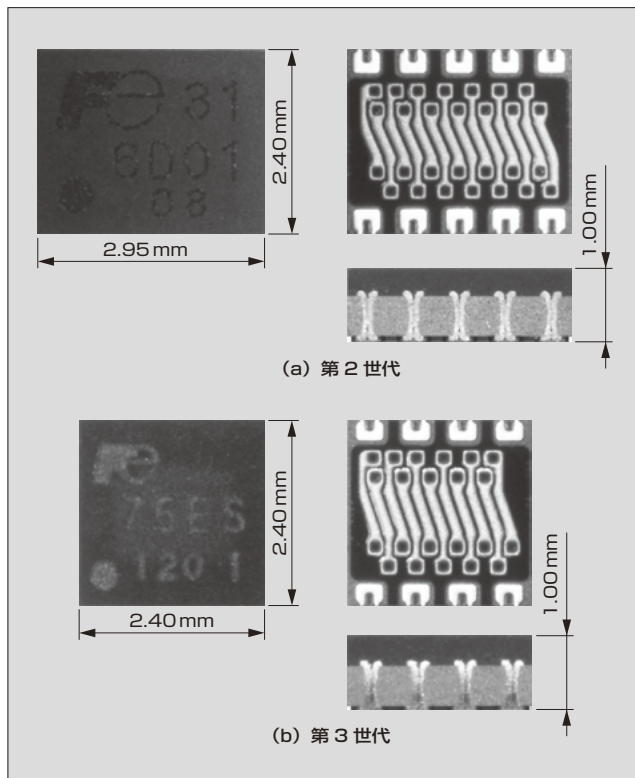


図2 マイクロ電源の外形寸法



藪崎 純

電源ICの開発・設計に従事。現在、富士電機デバイステクノロジー株式会社半導体事業本部情報・電源事業部技術部。



横山 岳

モノリシックICパッケージの開発・設計に従事。現在、富士電機デバイステクノロジー株式会社電子デバイス研究所アセンブリ開発部。



山田 教文

マイクロインダクタの開発・設計に従事。現在、富士電機デバイステクノロジー株式会社電子デバイス研究所アセンブリ開発部。

主な特徴は次のとおりである。

(1) 外形寸法

図2(b)に示すように、インダクタを内蔵しているにもかかわらず2.4mm×2.4mm、厚さ1.0mm(標準)の超小型を実現した。

(2) インダクタ

インダクタ構造は第2世代と同様トロイダル型であるが、端子数を10ピンから8ピンに減らすことで、長手方向を2.95mmから2.4mmに短縮した。インダクタの特性は、 $L = 1.56 \mu\text{H}$  (100mA),  $R_{dc} = 0.087 \Omega$  である。図3に構造を示す。

(3) 低消費電力

FB6832Jは、100mA以下の軽負荷電流でも高効率を保つためPFM制御を行っている。PFM制御は、負荷電流に応じて発振周波数を変え出力電圧を一定に保つ制御方法で、負荷が軽くなってくるとスイッチング周波数を低下させ、スイッチングロスを少なくできるという特徴がある。さらにFB6832Jの制御回路は消費電流を極力抑えた設計を行っているため、無負荷での消費電流は10 $\mu\text{A}$ とLDO(Low Drop Out)レギュレータなみの特性を実現している。

(4) 保護機能

過電流保護、過熱保護、UVLO(Under Voltage Lock

Out)の保護機能を備えている。それぞれの保護機能は異常解除で自動復帰する。

過電流保護は、図4に示すように負荷電流がある値以上に大きくなると、出力電圧を低下させる「フ」の字特性となっている。 $V_{out} = 0\text{V}$ となったときの $I_{out}$ は約370mAである。FB6832Jの主な電気的特性を表1に示す。

③ 応用回路

FB6832Jの応用回路例を図5に示す。インダクタ、出力電圧検出抵抗、位相補償回路を内蔵しているため、外付け部品としては入出力コンデンサのみでDC-DCコンバータを構成できる。出力電圧のラインアップとしては1.0V, 1.2V, 1.5V, 1.8Vを用意している。

(1) 実装面積

従来の一般的なDC-DCコンバータとの実装面積の比較を図6に示す。一般的なDC-DCコンバータと比較し、実装面積削減が可能となった。

一般的なDC-DCコンバータでは、制御ICとインダク

図3 マイクロ電源の構造

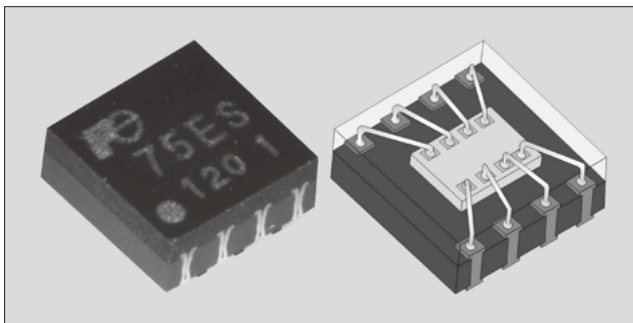


図4 FB6832Jの過電流保護特性

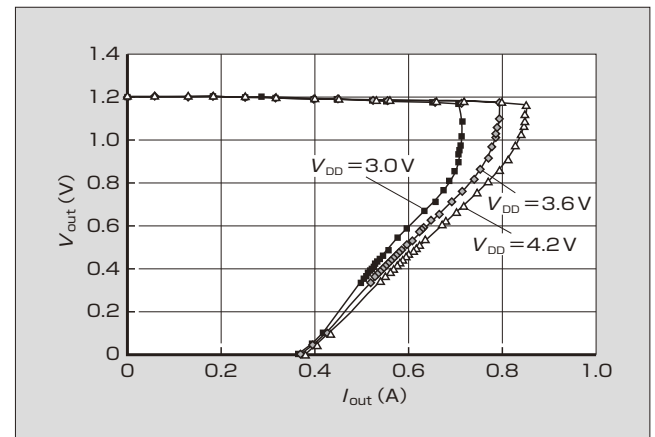


表1 FB6832Jの主な電気的特性

項目	記号	条件	最小	標準	最大	単位
電源電圧	$V_{DD}$		2.7	3.6	5.5	V
消費電流	$I_{VDD1}$	VDDピン, CE=L (停止時)	—	0.1	1.0	$\mu\text{A}$
	$I_{VDD2}$	VDDピン, CE=H, 無負荷, $V_{out}=1.5\text{V}$	—	10	—	$\mu\text{A}$
	$I_{PVDD1}$	PVDDピン, CE=L (停止時)	—	0.1	1.0	$\mu\text{A}$
	$I_{PVDD2}$	PVDDピン, CE=H, $I_{out}=300\text{mA}$ , $V_{out}=1.5\text{V}$	126	145	156	mA
出力電圧精度	$V_{out-T1}$	$I_{out}=50\text{mA}$	-2	—	+2	%
	$V_{out-T2}$	$I_{out}=0\sim 300\text{mA}$ , $V_{in}=2.7\sim 5.5\text{V}$	-3	—	+3	%
出力リップル電圧	$V_{ripple}$	$V_{out}=1.5\text{V}$ , $I_{out}=10\text{mA}$ , コンデンサESR<100m $\Omega$ (ESR: 等価直列抵抗)	—	10	—	mV <sub>p-p</sub>
		$V_{out}=1.5\text{V}$ , $I_{out}=300\text{mA}$ コンデンサESR<100m $\Omega$	—	8	—	mV <sub>p-p</sub>
最大効率	$\eta_1$	$V_{out}=1.8\text{V}$ , $I_{out}=200\text{mA}$	80	90	—	%
	$\eta_2$	$V_{out}=1.5\text{V}$ , $I_{out}=200\text{mA}$	80	86	—	%
UVLOオンしきい値電圧	$V_{UVLH}$		2.25	2.4	2.55	V
UVLOオフしきい値電圧	$V_{UVLL}$		2.15	2.3	2.45	V

図5 FB6832Jの応用回路例

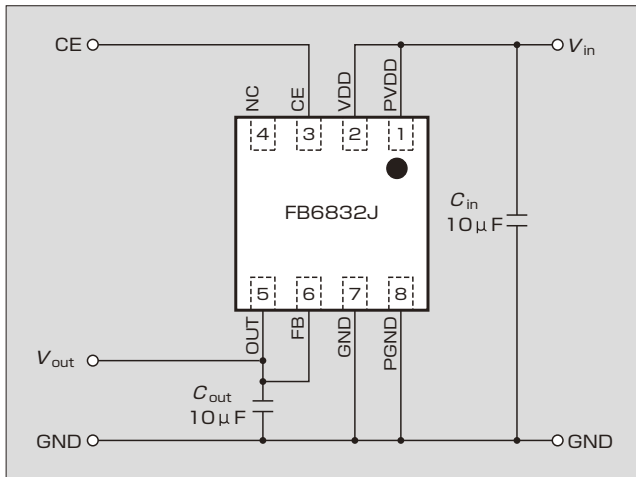
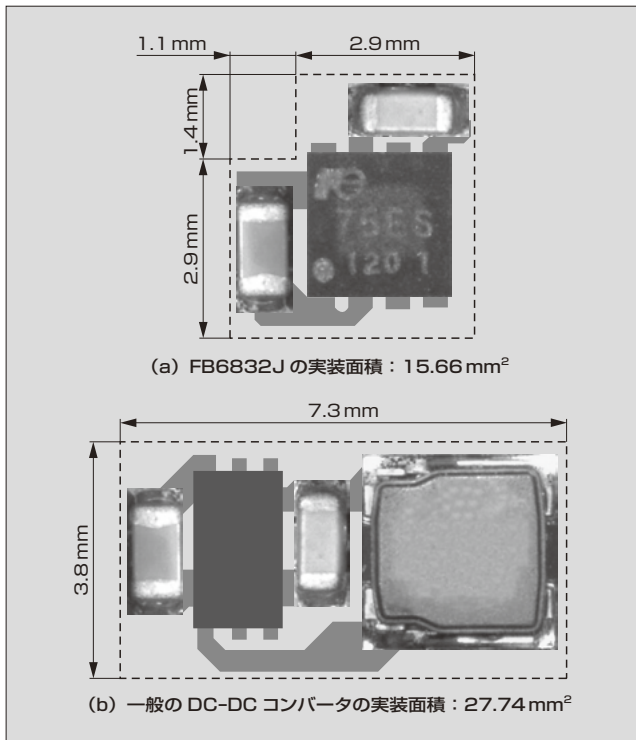


図6 FB6832Jの実装面積比較



タをつなぐスイッチングラインをプリント基板上に配置する必要があり、実装面積を増やすと同時にノイズ発生源にもなっていた。FB6832Jは、外付け部品としては入出力のコンデンサのみであるため、制御ICのGNDとコンデンサのGNDを最短でつなぐ理想的なパターン配置が可能となった。

(2) 効率

効率特性を図7に示す。PFM制御を採用しているため、100mA以下の軽負荷での効率低下が抑えられ、 $I_{out} = 5\text{mA}$ でも85%以上 ( $V_{out} = 3.6\text{V}$ のとき)を維持している。さらに、無負荷では消費電流が $10\mu\text{A}$ と小さいため、負荷が待機状態となる用途には最適である。

(3) リプル電圧

軽負荷での効率を維持するため、PFM制御/PWM

図7 FB6832Jの効率特性

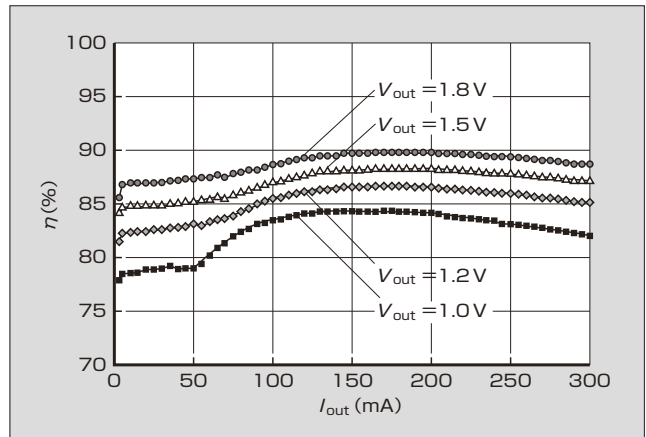
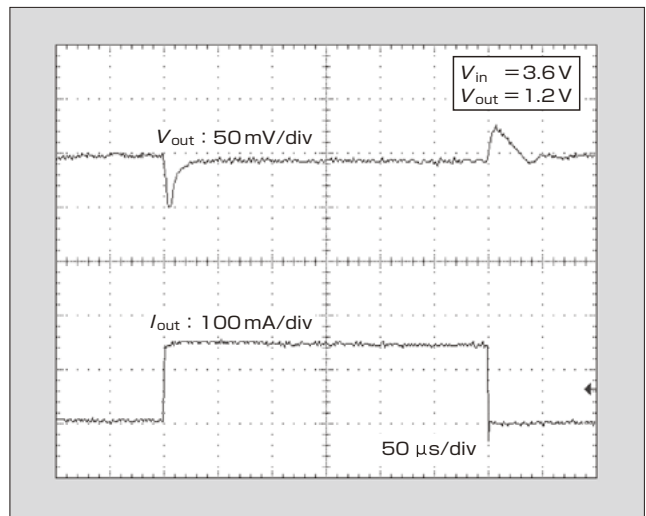


図8 FB6832Jの負荷応答波形



(Pulse Width Modulation) 制御の切替を行うDC-DCコンバータでは、PFM制御をバースト動作させるタイプが多い。バースト動作中は、スイッチングと休止を繰り返すため、リプル電圧がPWM制御時に比べ極端に大きくなってしまふ。これに比べ、FB6832Jはオン時間を固定したPFM制御を行っているため、負荷電流が同一であればオフ時間は一定となりスイッチング周波数は変動しない。このため、リプル電圧は負荷電流に影響を受けることが少なく、変動幅を小さくすることができるためノイズ低減に有効である。

(4) 負荷応答特性

図8に示すように、10mAから150mA、150mAから10mAの負荷変動においてドロップ電圧50mV、オーバershoot電圧35mVと良好な応答特性となっている。

④ 系列化

現在、マイクロ電源の系列化として、同期整流型昇圧DC-DCコンバータ「FB6841J」を開発している。FB6841Jは、2.4mm×2.4mmのサイズは同じであるが、厚さを0.9mm(最大)へ薄型化している。FB6832Jと同

図9 FB6841Jのブロック図

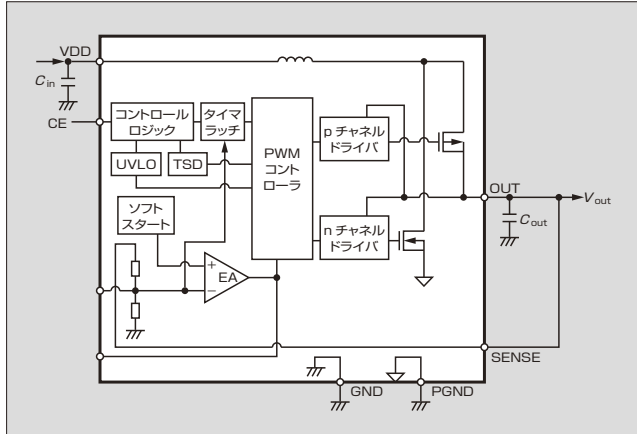


表2 FB6841Jの主な電気的特性

項目	記号	条件	最小	標準	最大	単位
電源電圧	$V_{DD}$		2.7	3.6	5.5	V
出力電圧	$V_{out-T1}$	$I_{out}=50\text{mA}$	4.9	5.0	5.1	V
最大効率	$\eta$	$V_{out}=5.0\text{V}$ $I_{out}=0.1\text{A}$	—	85	—	%
UVLOオンしきい値電圧	$V_{UVLH}$		1.8	1.9	2.0	V
ヒステリシス電圧	$V_{UVHYS}$		—	100	—	mV

様に、インダクタ、出力電圧検出抵抗、位相補償回路を内蔵しているため、外付け部品としては入出力コンデンサのみでDC-DCコンバータを構成できる。FB6841Jのブロック図を図9に、主な電気的特性を表2に示す。

5 あとがき

第3世代マイクロ電源は、リチウムイオンバッテリー1セルを使った携帯機器に適した超小型・高効率・低リップルのDC-DC電源モジュールである。「FB6832J」は降圧タイプで、PFM制御を用いて軽負荷での効率特性に優れた特徴を持つ。また、「FB6841J」は厚さ0.9mmの薄型化を図った昇圧タイプのDC-DC電源モジュールである。

これまで、小型であるという特徴を生かした小電流用途向けの製品を開発してきたが、今後、出力電流が1Aを超える製品も開発が計画されており、系列拡大を図っていく所存である。

参考文献

- (1) 藪崎純. マイクロ電源（インダクタ内蔵パワーIC）の設計と応用例. 次世代エネルギーエレクトロニクス研究会. 2006-3.
- (2) 佐野功ほか. 第二世代マイクロ電源. 富士時報. vol.79, no.5, 2006, p.405-407.

