

高効率降圧コンバータ IC 「FA7743N」

特集

大和 誠 (おわ まこと)

山田谷 政幸 (やまだや まさゆき)

一岡 明 (いちおか あきら)

1 まえがき

近年、フラットテレビに代表されるデジタル家電の急速な普及や産業用市場の拡大に伴い、12～24Vの電圧からの降圧コンバータの需要が急速に拡大してきている。製品の高効率化、小型化、高信頼性出力電圧の低電圧化には降圧コンバータの対応が必要となっている。

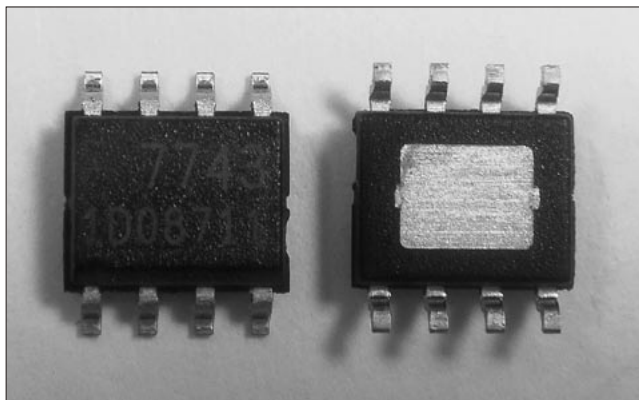
これまで富士電機では、入力電圧45V、発振周波数400kHz、1.5A出力のパワーMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) とPWM (Pulse Width Modulation) 制御回路をワンチップ化した降圧非同期整流コンバータICの製品化を行ってきた。

今回、市場要求に対応するため、従来機種より高効率化、高周波化、高信頼性化、低電圧化および外付け部品削減を図るため、45V耐圧、低オン抵抗のパワーMOSFETを用いたハイサイドnチャネルMOSFET内蔵、位相補償内蔵、電流モード制御、ヒカッパ動作を採用した高信頼性製品の降圧コンバータIC「FA7743N」を開発したので、その概要を紹介する。

2 製品の概要

今回開発したFA7743Nの外観を図1、電源の仕様を表

図1 降圧コンバータICの外観



1に示し、特徴を以下に述べる。

2.1 ICの特徴

電源回路に対しては、高効率化、構成部品点数の削減、高信頼性化、低電圧化の要求が強求められている。これらの要求に応えるため、ICは以下の特徴を持っている。

(1) 高効率・小型化

内蔵する降圧コンバータのスイッチング素子としてハイサイドnチャネルMOSFETを採用した。従来のpチャネルMOSFETを用いた場合に比べてパワーMOSFETの面積を小さくすることができ、入力容量を削減することができる。これにより効率改善および高周波動作を可能とし、小型パッケージの採用が可能となった。

(2) 部品点数削減

スイッチング素子としてパワーMOSFETを同一チップ

表1 FA7743Nの電源仕様

項目	仕様	
電源 (VCC端子) 電圧	9～45V	
出力電圧設定	外部設定	
最大負荷電流	1.5A	
動作周波数 (固定)	500kHz	
許容損失	3.9W	
周囲温度	-20～+85℃	
回路方式	降圧非同期整流モード	
パワーMOSFET駆動方式	ハイサイドNMOS駆動	
イネーブル機能	L:動作 H:待機	
スタンバイ電流	10μA	
位相補償	内蔵位相補償	
保護回路	ソフトスタート	外付け容量にて時間設定
	タイマラッチ	内蔵にて時間設定
	低電圧保護	6.5V
	過電流保護	3.5A
パッケージ	過熱保護	145℃
		Epad-SOP8 (エクスポーズドパッド付き)



大和 誠

スイッチング電源制御ICの開発に従事。現在、富士電機デバイステクノロジー株式会社半導体開発営業本部開発統括部ディスクリート・IC開発部。



山田谷 政幸

電源ICの設計開発を経て、電源デバイスの企画、開発に従事。現在、富士電機デバイステクノロジー株式会社半導体開発営業本部営業統括部営業推進部。電気学会会員。



一岡 明

スイッチング電源制御ICの開発に従事。現在、富士電機デバイステクノロジー株式会社半導体開発営業本部開発統括部ディスクリート・IC開発部。

表2 従来機種との比較

項目 \ 機種	FA7743N	従来機種
効 率	90.7%	88.6%
動作周波数	500kHz	120kHz
位 相 補 償	2個	4個
短 絡 保 護	ヒカップ+タイマラッチ	タイマラッチ
最低動作電圧	$V_{in}=6.0V$	$V_{in}=9.0V$

に内蔵したほか、位相補償、ブートストラップ用ダイオードを内蔵し、外付け部品点数を削減した。

(3) 信頼性

負荷短絡時にヒカップ動作により出力を停止および再起動させることで、電源を保護する。また、万が一整流用のダイオードが外れた場合には、それを検知し電源動作を停止することにより IC および電源回路の破損を防止している。

(4) 出力の低電圧化

内部基準電圧の低電圧化により、出力電圧を 1.0V まで設定可能として負荷の低電圧化を実現している。

(5) 従来機種との比較

FA7743N は従来機種に比べ、表 2 に示すように電源回路の高効率化、部品点数の削減、高信頼性化、低電圧化が可能となった。

2.2 動作説明

図 2 に内部ブロック図を示し、その詳細を以下に述べる。

(1) イネーブル回路 (ENB 端子, ON/OFF)

ENB 端子を制御し外部信号により電源出力の起動・停止を設定することができる。停止時は消費電流を 10 μ A に抑える。

(2) ソフトスタート回路 (SS 端子, Soft start)

起動時の DC-DC コンバータ回路のラッシュ電流、出力電圧のオーバシュートを抑制する回路である。エラーアンプの非反転入力に接続される基準電圧を SS 端子により 0V から 0.8V まで徐々に上昇させることにより実現している。この動作は SS 端子にコンデンサを接続するだけで使用でき、その容量により任意に時間を設定することができる。

(3) エラーアンプ回路 (IN 端子, OTA)

0.8V \pm 1%の基準電圧を非反転して入力し、電源出力電圧を帰還している IN 端子を反転して入力し制御を行っている。位相補償は内蔵しており、エラーアンプの出力端子は設けていない。

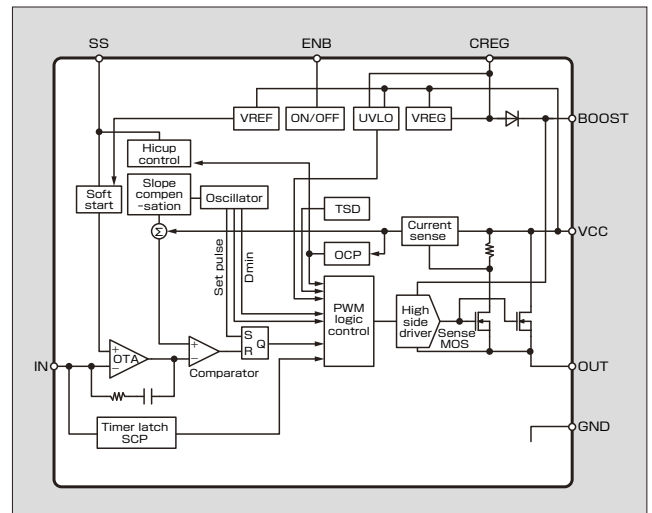
(4) 発振器回路 (Oscillator)

発振周波数は 500 kHz で内蔵したコンデンサと抵抗で固定している。

(5) パルスバイパルスおよびヒカップ回路 (SS 端子, Soft start, Hicup control)

スイッチング時のハイサイド n チャンネル MOSFET に流れる電流を監視し、スイッチング周期ごとに IC 内部で設

図 2 FA7743N の内部ブロック図



定された電流値を超えた場合、スイッチングをオフさせるパルスバイパルス式過電流制限回路を内蔵している。さらにこの過電流状態が一定回数連続した場合、SS 端子の外付けコンデンサで設定される期間はスイッチングを休止させ、その後ソフトスタート動作により再起動するヒカップ式過電流制限回路を採用した。内蔵タイマラッチカウンタによる設定時間内は、過電流状態が解除するまでこの一連の動作を繰り返す。

これにより過電流が発生し、タイマラッチによってスイッチングが停止するまでスイッチングが継続すると、スイッチング素子が過熱することを防ぎ高信頼性を実現している。

(6) タイマラッチ式出力短絡保護回路 (Timer latch SCP)

電源回路の出力が短絡などで一定時間低下を継続した場合にスイッチングを停止させるため、タイマラッチ式短絡保護回路を内蔵している。出力電圧を帰還する IN 端子電圧が 0.6V 以下の状態が 65ms 以上継続するとスイッチングを停止させる。このタイマラッチの設定時間は内部で固定されている。タイマラッチによるスイッチング停止後は、電源電圧または ENB 端子の再投入 (オフ→オン動作) により再起動が可能である。

(7) 低電圧保護回路 (UVLO)

電源電圧低下時の回路誤動作を防止する機能である。入力電圧上昇時は 6.5V 以下、降下時は 5.5V 以下でスイッチング出力を停止する。

(8) 過熱保護回路 (TSD)

IC 動作中にチップ内の温度上昇を監視し、145 $^{\circ}$ C 以上でスイッチングを停止し出力電圧は低下する。温度が 95 $^{\circ}$ C まで低下すると、ソフトスタートにより出力電圧は再起動する。

③ 応用回路例

3.1 回路構成

FA7743N の応用回路の一例を図 3 に示す。入出力のコ

図3 FA7743Nの応用回路例

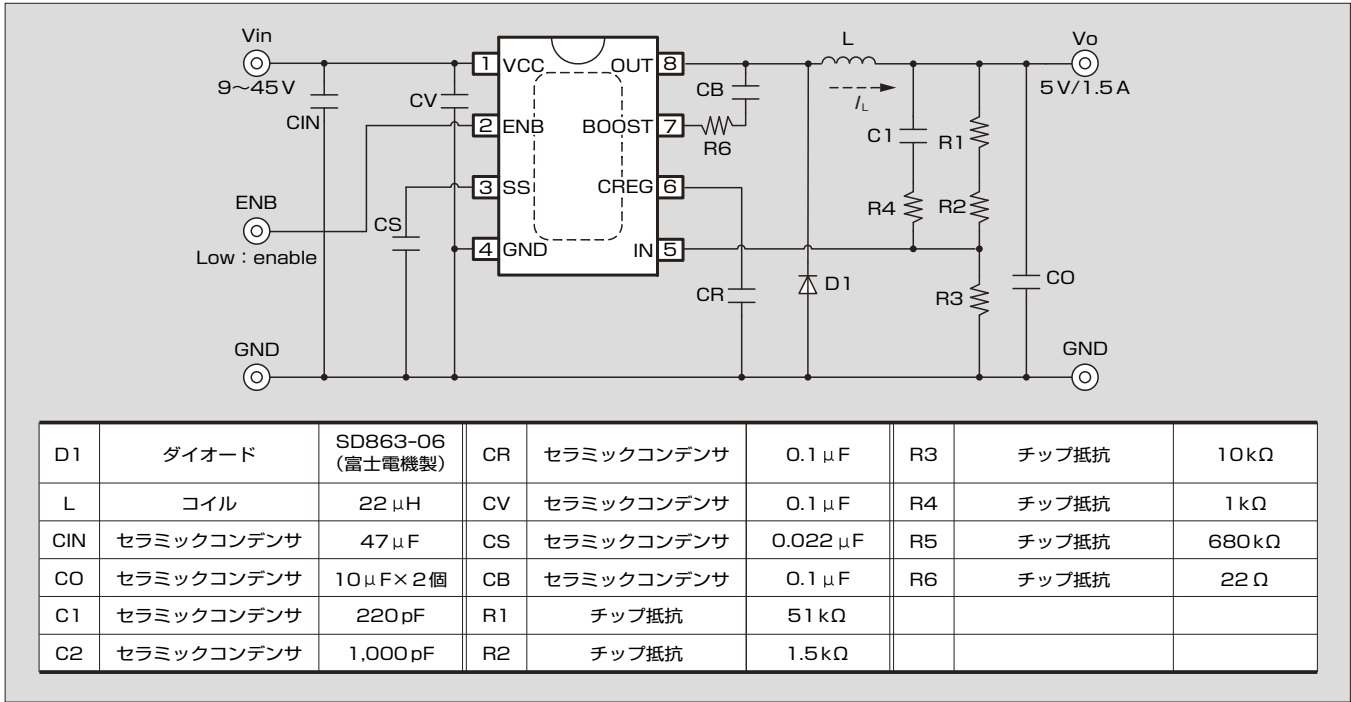


図4 FA7743Nの電源効率特性

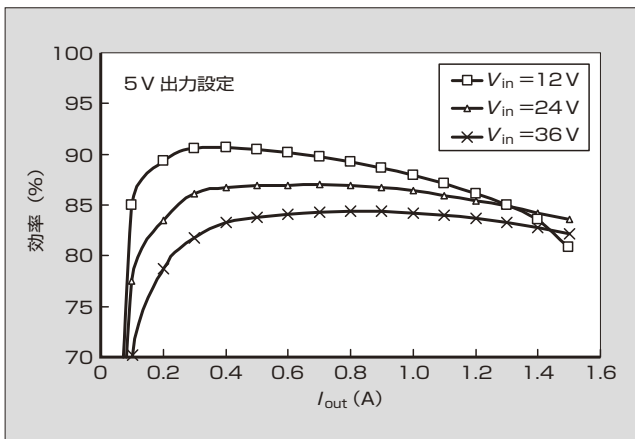


図6 FA7743Nの起動波形

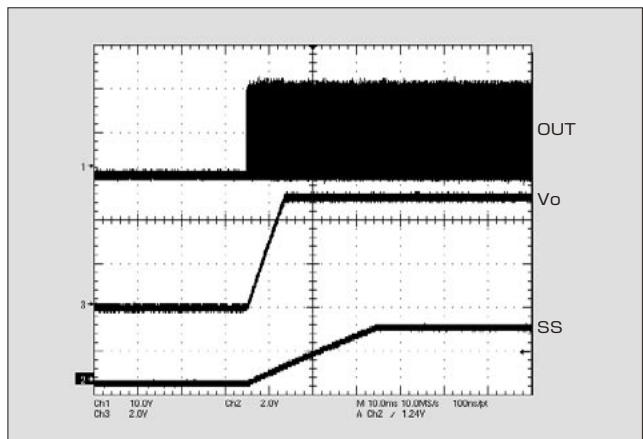
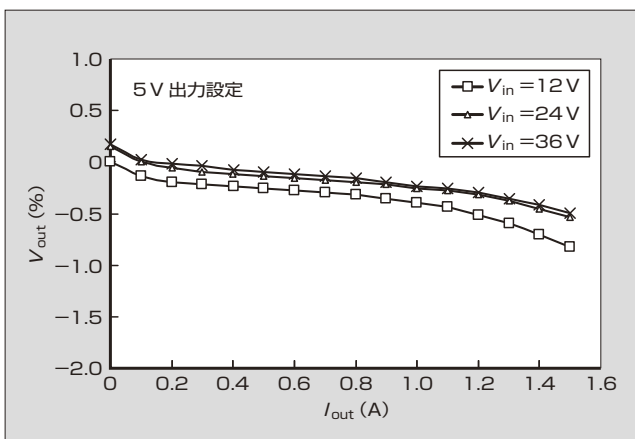


図5 FA7743Nのロードレギュレーション



さらにハイサイド n チャンネル MOSFET 駆動用のダイオードを IC に内蔵しているため、外付け部品を削減して省スペースを実現している。

3.2 効率特性・ロードレギュレーション

図4は、FA7743Nの出力電圧が5V設定時の電源効率特性であり、最大90.7%を達成している。

図5は、同じ条件での出力電圧の負荷電流依存性であり、負荷電流が1.5Aでも最大-0.7%と良好な特性を得ている。

3.3 ソフトスタート電源起動

図6に、FA7743Nの出力電圧起動波形を示す。出力電圧(Vo)はソフトスタート(SS)により、緩やかに定格出力電圧まで上昇する。このソフトスタート時間は入力電源電圧に依存せず一定となる。

ンデンサはすべてセラミックコンデンサを採用し、小型化および高信頼性を実現している。一部の位相補償を内蔵し、

図7 FA7743N のヒカッパ動作波形

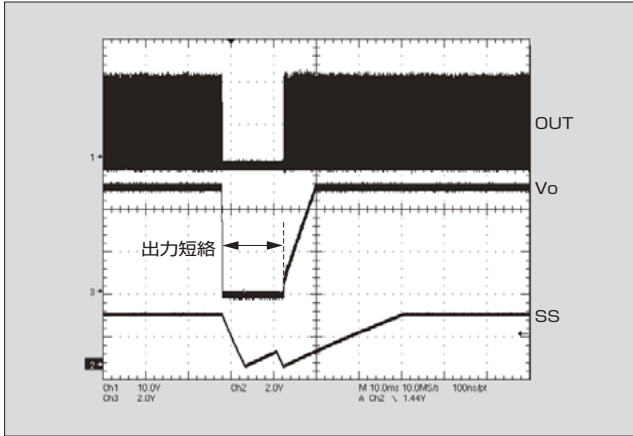
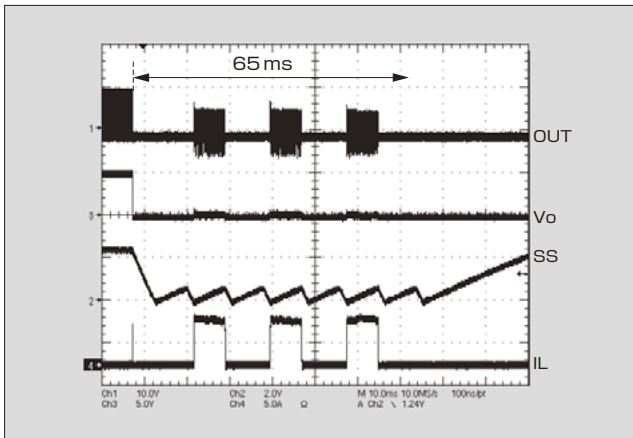


図8 FA7743N のタイマラッチ動作波形



3.4 ヒカッパ動作

図7に、FA7743N の出力電圧が一時的に短絡し復帰するときの波形を示す。パルスバイパルスの過電流保護を一

定回数繰り返した後にスイッチングが停止し、同時にSS端子に接続されたコンデンサの放電が開始する。コンデンサを放電後、再充電・再放電動作を行っている間に出力短絡が解除されているため、ソフトスタートにて再起動を行い出力は定格電圧に復帰する。

3.5 タイマラッチ停止

図8に、FA7743N の出力電圧がタイマラッチ時間以上短絡を継続したときの波形を示す。出力短絡後、タイマラッチ時間をカウントしている間は、ヒカッパ動作にて間欠的にスイッチングを行うが、この間に出力短絡が解除されないため、タイマラッチ時間が経過後にスイッチングは停止し、電圧出力も停止する。これにより、短絡が継続した場合でも、電源回路は安全に停止する。

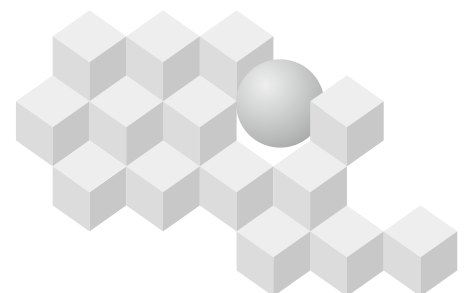
4 あとがき

新規に開発した45V耐圧のハイサイドnチャンネルMOSFETを内蔵し、1.5A出力の降圧コンバータICの概要を紹介した。

デジタル家電の急速な普及や、通信および産業用市場の拡大によりこれらの機器の電源として、小型化、高効率化、高信頼性化の要求が今後ますます高くなっていくと考えられる。富士電機では本製品の市場展開により、これらの市場の要求に応じていく所存である。

参考文献

- (1) 藤井優孝, 米田保, 1チャンネル出力降圧型DC-DCコンバータIC. 富士時報, vol.79, no.5, 2006, p.402-404.
- (2) 山田谷政幸, 佐々木修, 降圧同期整流コンバータIC. 富士時報, vol.80, no.6, 2007, p.420-423.





*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。