

埋込みエピタキシャル技術

栗林 均 (くりばやし ひとし)

山口 一哉 (やまぐち かずや)

矢嶋 理子 (やじま あやこ)

特集

① まえがき

半導体デバイスは、微細化加工技術を中心とした半導体プロセスの高度化を駆動力として、目覚ましい高性能化が継続的に推し進められてきた。近年では、さらに高性能化を継続するために、デバイスを形成するシリコン (Si) 基板に種々の機能を付加する工夫が積極的になさるようになってきている。パワー半導体においては、オン抵抗の低減、あるいは集積化を図るために、Si 基板中の導電性を変えるボロン、リン、ヒ素、アンチモンなどの不純物の分布を高精度に制御することが重要になってきている。

富士電機では、このような動向を踏まえて、CVD (Chemical Vapour Deposition) 法によるエピタキシャル成長の技術開発を行っている。Si 基板中の不純物の高精度制御の一例として、超接合デバイスがあり、Si の物性限界を超えて低いオン抵抗が得られるため、電子機器の低消費電力化が図れることで注目を浴びている^{(1),(2)}。この超接合デバイスの Si 基板 (以下、超接合基板という) は、Si 基板に深い溝 (トレンチ) を形成し、Si のエピタキシャル成長により埋め込む技術、いわゆる埋込みエピタキシャル技術によって得られる。

本稿では、超接合基板の形成フローを紹介した後に、鍵

となる埋込みエピタキシャル技術について、成長条件の検討結果と成長後の不純物分布の評価事例を紹介する。

② 超接合基板の形成方法

トレンチ埋込み方式での超接合基板形成フローを図 1 に示す。p 型領域と n 型領域が交互に並んだ超接合基板を形成するために、まず、Si 基板に Si 酸化膜 (SiO₂) を形成し、ホトリソグラフィ工程で、Si 酸化膜をパターニングする [図 1(a)]。パターニングした Si 酸化膜をマスクとして異方性エッチングで深いトレンチを形成する [図 1(b)]。トレンチ側壁の生成物除去・洗浄を行い、エピタキシャル成長で埋め込む [図 1(c)]。オーバーエピタキシャル部分と Si 酸化膜を除去して基板表面を平坦化する [図 1(d)]。トレンチの深さが超接合層の厚さになる。この方式では、約 10 μm ピッチ、約 50 μm 厚さの超接合層を 1 回の埋込みエピタキシャル成長により形成できる。

③ 埋込みエピタキシャル成長条件

実験には枚葉方式のエピタキシャル成長装置を用いている。装置の模式図を図 2 に示す。石英チューブ内、サセプタ上の Si 基板は上下に配置したランプにより加熱される。さらに面内の均一性を確保するために、Si 基板は回転 (約 30 r/min) する構造となっている。また、Si 原料ガスは水素をキャリアガスとして、加熱された Si 基板上に、横方

図 1 超接合基板の形成フロー

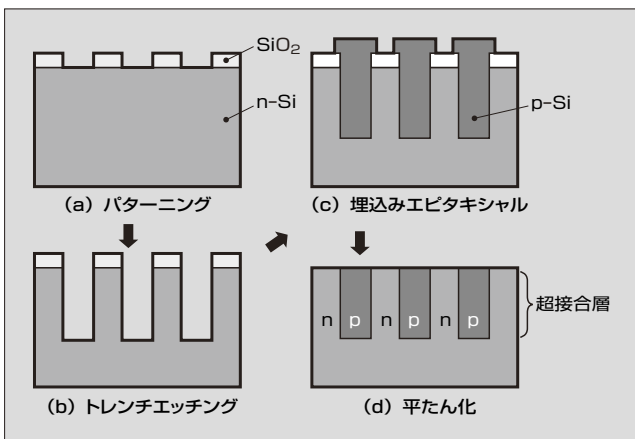
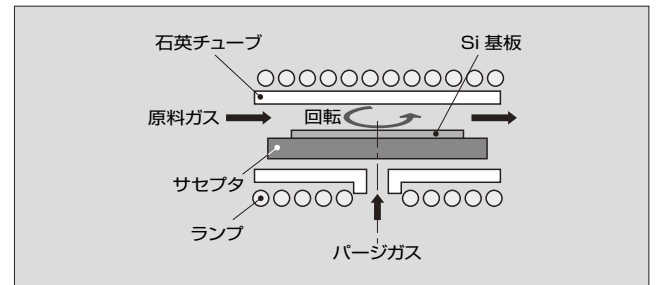


図 2 エピタキシャル装置の模式図



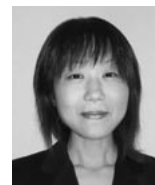
栗林 均

パワー半導体のプロセス開発に従事。現在、富士電機デバイステクノロジー株式会社電子デバイス研究所プロセス開発部。工学博士。応用物理学会会員。



山口 一哉

SJ-MOSFET のプロセス開発に従事。現在、富士電機デバイステクノロジー株式会社電子デバイス研究所プロセス開発部。



矢嶋 理子

パワー半導体のプロセス開発に従事。現在、富士電機デバイステクノロジー株式会社電子デバイス研究所プロセス開発部。

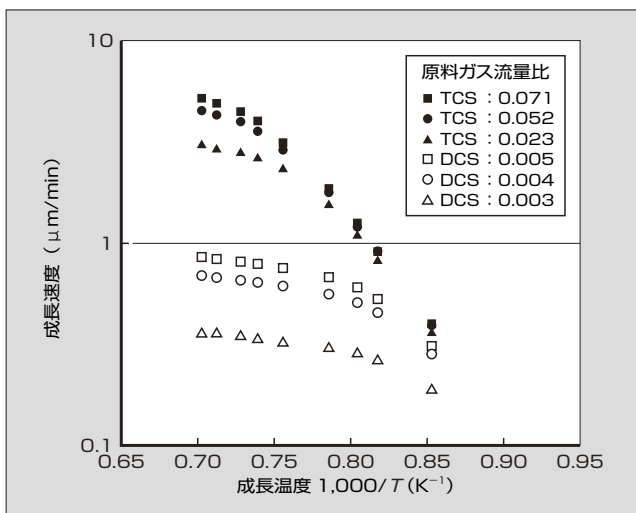
向から層流にて供給する。

エピタキシャル成長に用いる Si 原料ガスは、純度、反応温度、コストなどの点からトリクロロシラン (SiHCl₃: TCS)、ジクロロシラン (SiH₂Cl₂: DCS) などがある。

図 3 はエピタキシャル成長速度の温度依存性を、全ガス流量に対する原料ガスの流量比率について調べた結果である。低温側と高温側で傾きが変わっており、輸送律速から反応律速に変わる様子が見られる。輸送律速条件では成長速度の温度依存性が少なくなり供給ガス濃度にほぼ比例するため、成長速度の制御が比較的容易である。通常、一様な Si 層を形成する場合は、輸送律速領域でエピタキシャル成長を行う。さらに、埋込みエピタキシャル成長においては、前述のとおり、Si 酸化膜、トレンチが形成された表面にエピタキシャル成長するため、選択エピタキシャル成長条件を用いることが必要である。選択エピタキシャル成長では、Si と Si 酸化膜が同時に存在する表面に、原料ガスにエッチングガスである HCl などを適量混ぜて流すことで、Si 上のみ選択的に単結晶成長し、Si 酸化膜上には成長が起こらない。これは、HCl のエッチング作用により Si 酸化膜上の核形成を防止しているためである⁽³⁾。選択エピタキシャル成長によって、Si 酸化膜上での多結晶の成長を抑え、結晶性のよいトレンチ埋込みができる。図 4 に成長速度の HCl 流量比率依存性を示す。選択エピタキシャル成長では、成長速度と選択性にはトレードオフの関係があり、HCl 流量比を小さくすると成長速度は速くなるが選択性は悪化する。逆に、HCl 流量を多くすると良好な選択性が得られるが、成長速度が低下するため適切な HCl 流量を決める必要がある。このほか、選択エピタキシャル成長を半導体デバイスに応用する場合、Si 酸化膜境界に熱応力などによる欠陥が導入されやすい、また、ファセット(結晶面の面指数に応じて成長速度が異なるために現れる特異な面)が現れやすいため、注意が必要である。

トレンチが形成された立体的な Si 表面では、種々の面方位が現れるため、成長速度の面方位に依存性の考慮が必要となる。成長条件にも依存するが、成長速度は通常、

図 3 エピタキシャル成長速度の温度依存性



(110) 面が最も速く、ついで (100) 面、(111) 面の順になる。実際に埋込み形状の比較を行い、エピタキシャル成長中に (111) 面のファセットが形成されると、その周囲の成長が促進されることで、トレンチ開口部が閉じてしまい、大きなポイドが発生した。そこで、トレンチを埋め込む際には、側壁が (001) 面と (00 $\bar{1}$) 面になるようにトレンチを形成し、(111) 面のファセットの形成を防ぐことで、ポイドの発生がなく埋込みができるようになった。

上記結果を基に、トレンチの埋込みエピタキシャル成長条件の最適化を行い、実際に埋め込んだ結果を図 5 に示す。断面 SEM (走査型電子顕微鏡) 像において、仕事関数差によって n 型領域と p 型領域とでコントラストがついて観察され、埋め込んだ領域が確認できる。ここで、n 型領域、p 型領域ともに、比抵抗で数 Ω cm 程度になるようにリンとボロンをそれぞれドーピングしている。図 5 では、5 本のトレンチ埋込み領域が観察され、トレンチ幅は約 7 μm、深さは約 50 μm である。図の一番左側のトレンチ埋込み領域のみ分かりやすいように境界を実線で示す。Si 基板面内で完全にトレンチを埋め込むため、トレンチが埋まりきった後、1 ~ 2 μm 程度のオーバーエピタキシャル成長を

図 4 成長速度の HCl 流量依存性

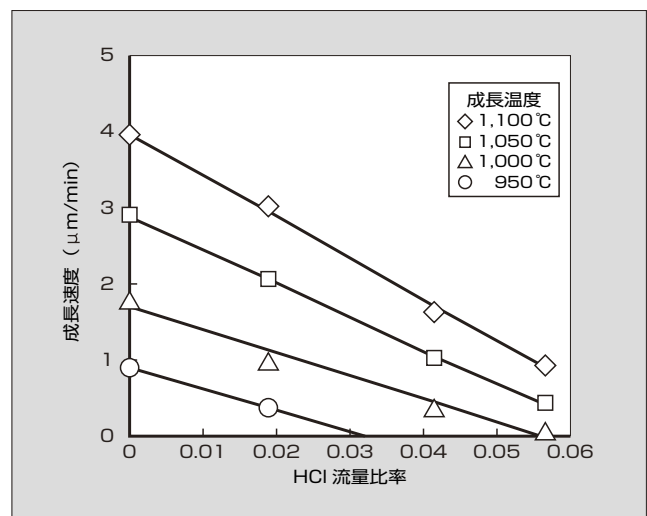


図 5 埋込みエピタキシャル成長後の断面 SEM 像 (埋込み条件 TCS, ATM, 1,000 °C)

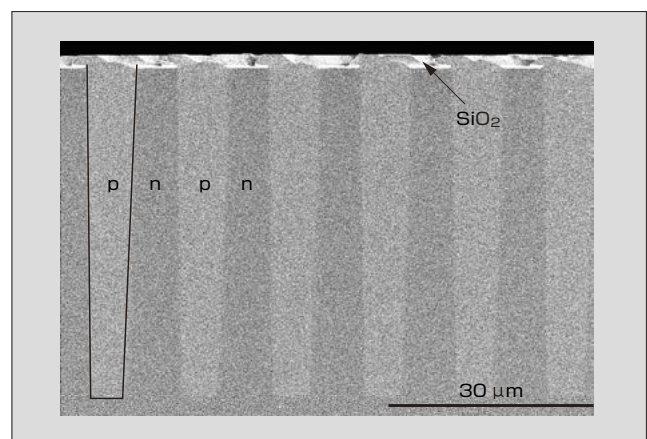


図6 深さ方向ボロン濃度分布 (SIMS)

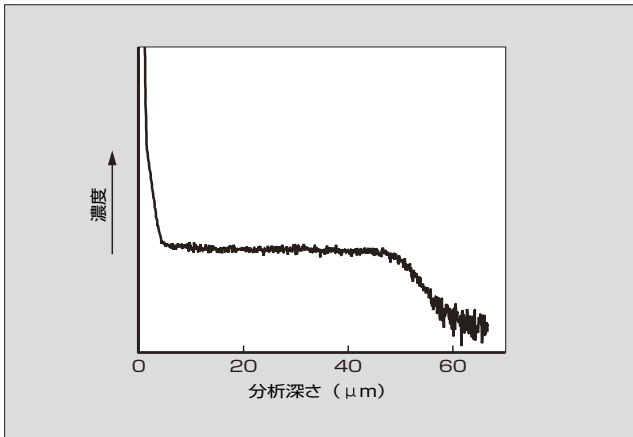
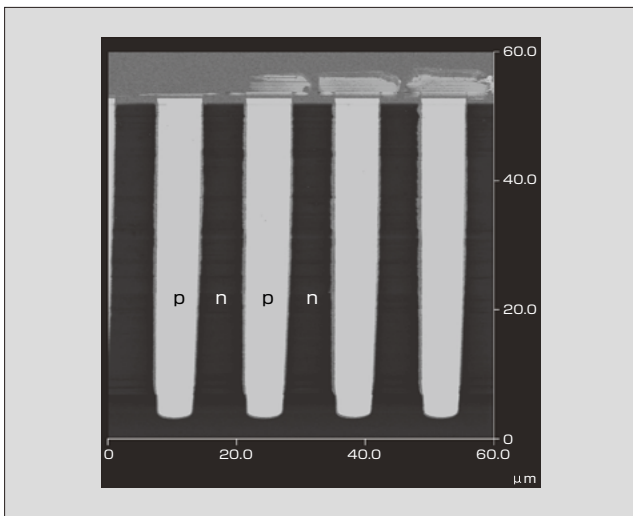


図7 埋込み領域内ボロン濃度分布 (SCM)



行っている。そのため、Si 酸化膜上にも横方向から Si エピタキシャル成長が 1 ~ 2 μm 程度伸びている。

続く平坦化の工程で、Si 酸化膜上の Si は取り除かれ、超接合基板が完成する。

埋込みの途中形状の観察結果から、埋込みエピタキシャル成長ではトレンチ底側の側壁から斜めに埋め込まれていくことを確認している。側壁からの結晶成長がぶつかるトレンチ中央付近においてもボイドや結晶欠陥の発生がなく埋め込める。このことは、断面 TEM (透過型電子顕微鏡) 観察やジルトルエッチングによる結晶欠陥の可視化によっても確認している。

4 不純物濃度分布評価

実際に、パワー半導体用の超接合基板として用いる場合には、デバイス耐圧を決定づける不純物濃度の制御が重要である。超接合基板では、n 型 Si 基板にトレンチを掘って p 型の Si を埋め込むことで、Si 基板全面にわたり、約 50 μm の深さで、数 μm 間隔で p 型領域と n 型領域が交互に形成されている。深さ方向の不純物 (ボロン) 濃度分布については二次イオン質量分析法 (SIMS) によって、また、トレンチ内の局所的な不純物分布については、走査型静電容量顕微鏡 (SCM) による評価を行っている。

図6は深さ方向のボロン濃度分布の SIMS 評価結果である。検出感度を得るために数十 μm φ の領域での検出を行う必要があり、数箇所の埋込み領域の平均的な濃度分布を検出している。深さ方向に濃度分布はほとんど見られず、均一な埋込みができていていると考えられる。

図7は埋込み領域内のボロン濃度分布について SCM により評価した結果である。濃度分布は局所的なキャパシタンスの差として濃淡で表されるが、SCM 結果からはほぼ均一なボロン濃度となっていることが考えられる。

以上により、トレンチ埋込みの際にボロンを導入し、超接合基板が形成可能であることを示した。局所濃度の定量的な評価、Si 基板面内の評価については今後の技術開発が必要である。

5 あとがき

本稿では、埋込みエピタキシャル技術について紹介した。Si 面方位、成長条件の最適化により、結晶性よく埋込みができることを示し、超接合基板の形成が可能になった。今後、Si 基板面内での均一性の改善、生産性の改善を進める。また、エピタキシャル成長技術を駆使して、パワー半導体の性能向上に貢献していく所存である。

参考文献

- (1) Fujihira, T. Theory of Semiconductor Superjunction Devices. Jpn. J. Appl. Phys. vol.36, no.10, 1997, p.6254-6262.
- (2) Sugi, A. et al. Super Junction MOSFETs above 600V with Parallel Gate Structure Fabricated by Deep Trench Etching and Epitaxial Growth. Proc. of ISPSD'08. 2008, p.165-168.
- (3) Tanno, K. et al. Selective Silicon Epitaxy Using Reduced Pressure Technique. Jpn. J. Appl. Phys. vol.21, 1982, p.L564-L566.



*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。