

解説

解説 1 3レベルインバータ技術

3レベルインバータに代表されるマルチレベルタイプのインバータは、一般的な2レベルインバータに対して多くのメリットを持つ。図1に示すように、2レベルインバータの変換器出力部の電圧波形が、ゼロ点を中心とした $\pm E_d$ のPWM（パルス幅変調）パルスとなるのに対し、3レベルインバータは、ゼロ点を中心とした $\pm E_d/2$ と $\pm E_d$ とのPWMパルスとなる。3レベルインバータの出力波形がより正弦波に近くなることから、出力波形を正弦波化するためのLCフィルタを小型化することができる。また、1回のスイッチ動作当たりの電圧変動幅が2レベルインバータの半分となるため、スイッチ素子に発生するスイッチング損失がおおむね半減し、装置から発生するノイズも低減する。これらの特徴を持つ3レベルインバータは、システムの小型化や高効率化を実現する有効な方式である。

3レベルインバータの中で、図に示す直流電源の中間電位点（N）に結線されている方式をNPC（Neutral-Point-Clamped）方式と呼ぶ。これはスイッチ素子に印加される電圧が、常に直流電圧 E_d の半分の電圧にクランプされることに由来する。

NPC方式に対してA-NPC（Advanced-NPC）方式は、直列に接続されたIGBT（Insulated Gate Bipolar Transistor）がNPC方式で使用されるIGBTの2倍の定格電圧であることと、直流電源の中間電位点（N）と直列に接続したIGBTの中間点（U）との間に結線される素子に、RB-IGBT（Reverse Blocking IGBT）を用いることで回路を簡素化できる。電流の通過素子数が少ないため低損失化が実現でき、インバータを構成するときに必要となるゲート駆動回路の電源数も低減できるメリットを持つ。

解説

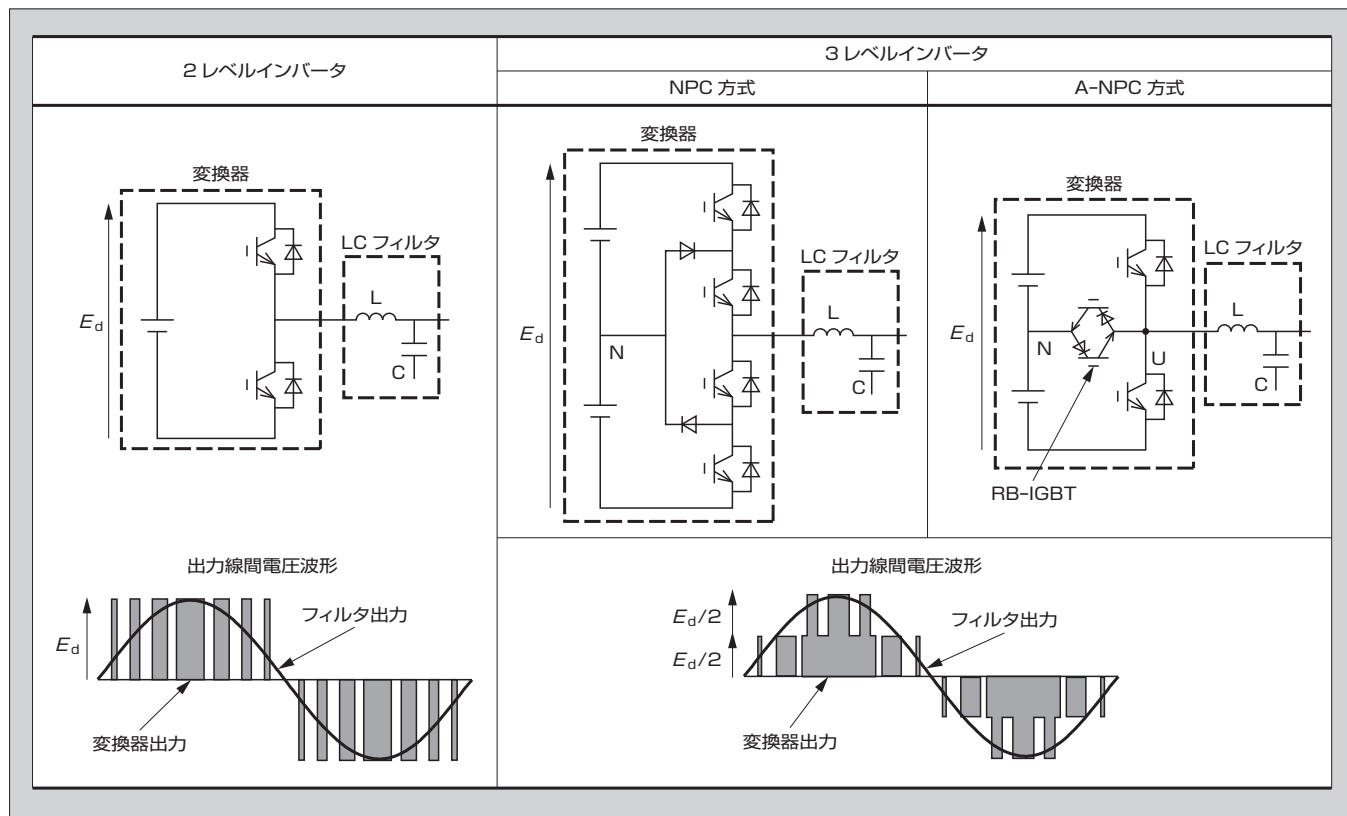


図 2レベルインバータと3レベルインバータの回路および電圧波形比較

解説

解説 2 ミラー期間

半導体素子のスイッチングにおいては、ゲート容量を充放電してターンオン・ターンオフを行う。そのとき、ドレイン・ソース電圧 V_{DS} の変動によりゲート・ドレイン容量 C_{GD} が変化し、 C_{GD} を充放電するためにゲート・ソース電圧 V_{GS} がフラットとなる期間が発生する。これをミラー期間と呼ぶ。図にパワー MOSFET の L 負荷ターンオフスイッチング波形の模式図を示す。図に示すように、 V_{GS} を下げると、 $V_{GS}=V_{DS}$ になった時点 t_0 からゲート・ドレイン間に空乏層が広がり始め、 V_{DS} が上がり始める。そのため、 C_{GD} が低下しミラー期間が生じる。 V_{DS} が電源電圧に到達した時点 t_1 で空乏層が広がりきって C_{GD} の低下が止まり、ミラー期間が終了する。ミラー期間が終了すると、 V_{GS} とドレイン電流 I_D が低下し始める。ミラー期間の長さは C_{GD} とゲート抵抗 R_g の積に依存するため、ミラー期間が長くなって損失が増大してしまわないように設計することが重要である。

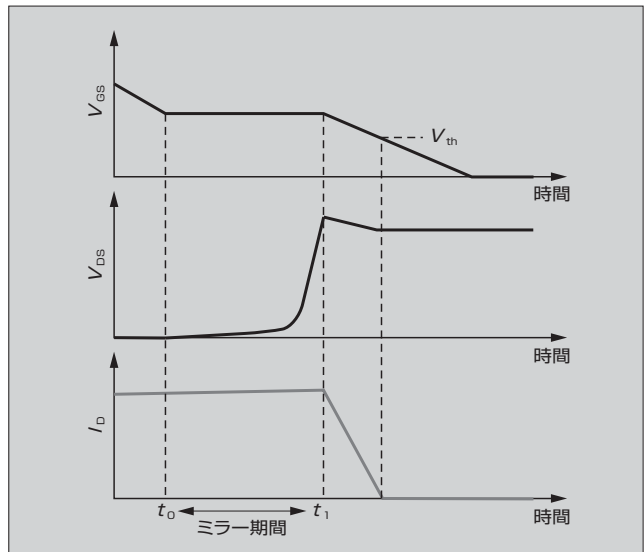


図 L 負荷ターンオフスイッチング波形の模式図



*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。