

F-MATIC による シーケンス制御とデータログ装置

Sequence Control and Data Logger Equipment Used F-MATIC

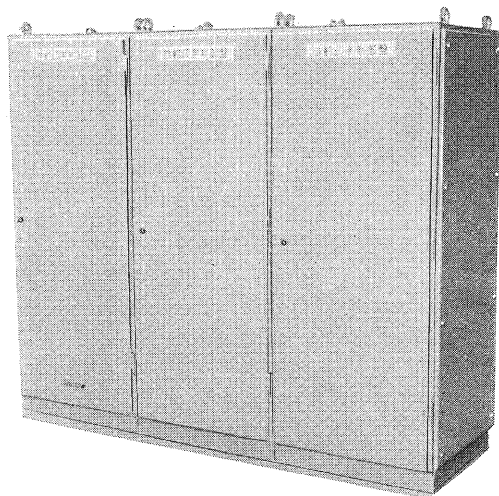
篠原 勝年*
Katsutoshi Shinohara

I. ま え が き

近年、電算機の普及はめざましく、電算機があればどのような制御も可能といわれる。しかし、制御対象によっては被制御機に対する電算機の占めるコストの割り合いが大きく、電算機の導入に二の足をふんでしまいがちで、せっかくの有効な計画もとみやめとなってしまうことがある。これは電算機でなければ制御できないと思いつこんでいるからで、いわゆるシーケンス制御を含めて被制御機の制御内容を掌握し、コスト/パフォーマンスで採用の要否を充分検討すべきである。ここで紹介する「シーケンス制御とデータログ装置」の分野においても必ずしもすべてが電算機の介入をゆるすものではない。

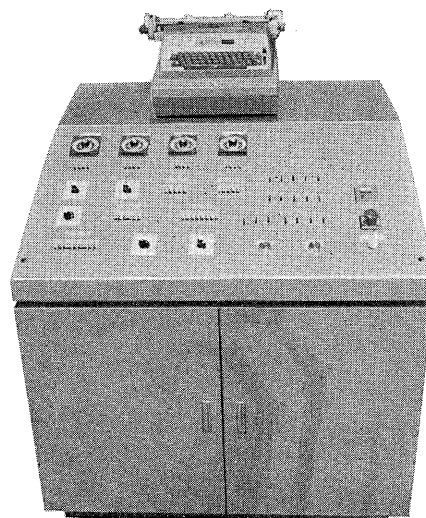
F-MATIC N は、すでに強電機器の制御に数多く実績のある当社のトランジスタデジタル回路システムであり、この F-MATIC N を主体としたこの装置は、つぎにあげた制御対象に主として設計されたものであり、すでに納入済みのものは現在好評運転中である。

- (1) E-G 自動試験装置
- (2) M-G 自動試験装置



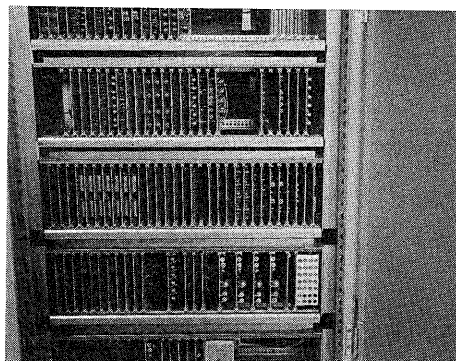
第1図 自動試験装置外観

Fig. 1. Outerview of automatic testing equipment



第2図 自動試験装置用デスク

Fig. 2. Desk board of automatic testing equipment



第3図 F-MATIC NL キュービクル内部

Fig. 3. Interview of F-MATIC NL cubicle

- (3) データログ
- (4) モニタリングログ

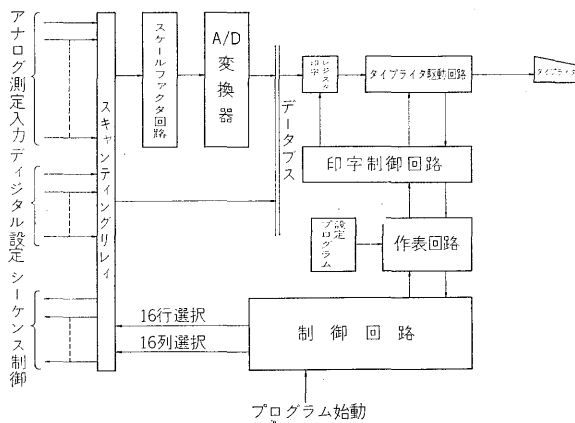
II. 装置の特長

この装置の特長を列記すると、

- (1) プログラム方式の採用により、ハードの標準化とソフトの汎用性が得られる
- (2) プログラム部は10ステップ単位で設定でき、必要な個所をダイオードで結ぶ、ダイオードマトリクスであ

* システム技術第二部

- る
- (3) リレーシーケンスに無電圧接点で接続できる
 - (4) リレーシーケンスからプログラムステップを再歩進できる
 - (5) 同一行程を反復するプログラムが可能
 - (6) A/D変換装置内蔵であるので測定入力アナログ量で良い
 - (7) A/D変換装置の入力レベルが高いので取扱いが容易である
 - (8) F-MATIC の採用により、この種のものでは低コストである
 - (9) F-MATIC の採用によりコンパクトであるので、現存設備の自動化のための改造スペースがあまり必要としない
 - (10) 耐圧は、500V・1分間であるが、2,000V・1分間も製作可能である
 - (11) その他、F-MATIC の特長を充分發揮している



第 4 図 制御装置ブロック図

Fig. 4. Block diagram of control equipment

III. 装置の概要

第 4 図にこの装置の構成をブロックで示した。ここにおいて各部の機能と動作を説明すると、

1) 制御回路

純 2 進 8 ビットからなるステップカウンタ (SPC) と、これを 4 ビットずつ 16 進化してマトリクス (16 行 × 16 列) を構成してステップリレーを動作させる純 2 進 / 16 進のコード変換回路、SPC の反復動作コンパレータおよびジャンプ回路を中心にこれを制御するパルス、タイミング素子からなっている。

一つのプログラムが終了するか、またはシーケンスからのプログラ再歩進指令で SPC を 1 ステップ進め、タイミングを経てプログラム実行指令を作表回路に送る。また、SPC が歩進中に任意のステップ間を繰り返し使う場合、任意のステップ間の両端を設定板に設定してお

けば、デジタルコンパレータとジャンプ回路により、指定の回数だけ繰り返しプログラムを実行することができる。

2) ステップリレー回路

SPC により駆動されるリードリレーで、プログラムステップ数だけ用意され、アナログ回路と A/D 変換器との切換、または、リレーシーケンスとのインターフェイス用に用い、同時に作表回路のプログラムを決めるプログラム設定板に結ばれる。

3) プログラム設定回路

10 行 21 列のマトリクス状に組まれたカードの 21 列にそれぞれ固有の指令要素をもたせ、これをダイオードで入力側に結んでおけば、ステップリレーにより順次入力を与えることにより、それぞれのステップで 21 の組合せ指令が作表回路に送られることになる。第 1 表に指令の一覧表を掲げてある。

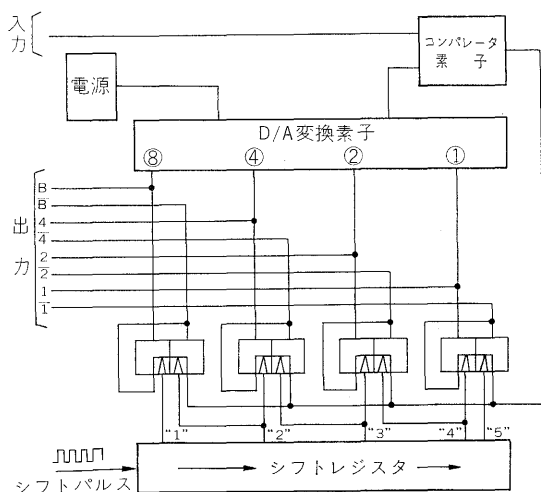
4) A/D 変換回路

ロギングの際、測定データを必ずタイプライタに合ったコードに変換しなければならない。したがって測定したアナログ量 (電圧、電流など) は一度この A/D 変換器をとおしてデジタル化し、さらにタイプライタコードに変換することになる。本装置では市販のデジタル電圧計を使うことも可能であるが、ここでは F-MATIC のみで構成された A/D 変換装置を紹介する。

第 1 表 プログラム指令一覧表

Table 1. List of program command

番号	プログラム名	用途
1	FUNCTION	FUNCTION のみではプログラムロック TAB または CR と組合せて一命令となる
2	TAB	FUNCTION と組合せて TAB の動作を行なう
3	T-1	TAB の設定 (BCD コードの "1")
4	T-2	TAB の設定 (BCD コードの "2")
5	PRINT	データ印字動作を行なう
6	P-2	2 桁印字
7	P-3	3 桁印字
8	P-4	4 桁印字
9	P-5	5 桁印字
10	P-6	6 桁印字
11	CR	FUNCTION と組合せて CR の動作を行なう
12	C-1	CR の設定 (BCD コードの "1")
13	C-2	CR の設定 (BCD コードの "2")
14	C-4	CR の設定 (BCD コードの "4")
15	C-8	CR の設定 (BCD コードの "8")
16	O-1	小数点以下第 1 位
17	O-2	小数点以下第 2 位
18	O-3	小数点以下第 3 位
19	A/D	A/D 変換の必要あり
20	AN	数字のみ印字
21	予備	



第5図 AD変換回路

Fig. 5. Circuit of A/D converter

このA/D変換装置の仕様は下記のとおりである。

- (1) 変換方式：逐次比較方式
- (2) 入 力：最大10V
- (3) 出 力：999 (BCDコード3桁)
- (4) 変換時間：最高 12×10^{-3} 秒

第5図に1桁分の回路図を示す。今わかりやすくするために変換比をアナログ量 9Vでデジタル出力“9”(BCDコードで 1001)としておく。入力5Vを与えた場合について説明すると、制御回路からA/D変換指令が入るとシフトパルスによりシフトレジスタ(SRG)が順次動作する。第1パルスでD/A変換素子(D/A)の入力⑧番がたたかれ、D/Aの出力は8Vとなるが、これでは入力値より大きいのでこの値と測定値を比較しているアナログコンパレータ素子(CP)の出力は“1”となる。つぎに第2パルスで⑧に対応したレジスタ(RG)がリセットされ、同時にD/Aの④番がこの第2パルスでたたかれる。つぎにこの4VでCPの出力は“0”となり、第3パルスで④に対応したRGはリセットされず同時に②番がたたかれる。すると先の4Vとこの2Vの和がCPに印加されるのでCPの出力が“1”となり、つぎのパルスで②はリセットされる。同時に①がたたかれD/Aの出力は $4V + 1V = 5V$ となり入力値と一致するのでCPは“0”信号の出力となつてかつシフトレジスタは最終波まで送られA/D変換が完了する。

この結果D/Aの各ビットに対応した四つのRGの内容を読むとBCD出力で0101となり、すなわち10進数で“5”でありこれがA/D変換装置の出力となる。

5) スケールファクタ回路

4)で述べたようにA/D変換装置にはアナログ量とデジタル量の間に変換比がある。たとえば9.99Vの入力電圧に対して“999”と出力するのは変換比を10V/999と表わす。今この変換比で5.00Vの入力に対しては“500”と出力する。しかし、このままでは入力に変換比のある

変換器を経てきた場合でもA/Dの入力が5.00Vなら“500”と出てくる。これでは実際問題として好ましくない。たとえば電力変換器の出力がDC 0~5Vであっても、計測値は0~200kWに対してなら、5V入力に対しては“200”と出てほしい。そこでA/D変換器の前段にトランジスタ演算増幅器(OA)またはポテンショメータなどでスケリングする回路が必要なわけである。ちなみに電力変換器の仕様が0~5V/0~200kWに対してはスケールファクタは0.4となりOAの増幅比を0.4とすればA/D変換器の出力は“200”となる。

6) 作表回路

プログラムのダイオードマトリクスからの21の指令から作表プログラムを逐一解読し、与えられたプログラムが終了すると制御回路に知らせて、つぎの作表プログラムを待つ機能を有している。またプログラム内容を次段の印字制御回路に与えプログラムどおりに実行される過程を掌握している。

7) 印字制御回路

作表回路から送られた順序にしたがいタイプライタ駆動回路とのタイミングを取りつつデータを直列コード化して印字レジスタに一字ごとに送り込む。プログラムの設定どおりに実行し終ると作表回路にその旨知らせて一つの印字プログラムを終る。

8) タイプライタ駆動回路

印字レジスタに入っている1文字の内容をタイプライタに送る回路でタイプライタコードに変換したり、ファンクションと印字のタイミングを切替える機能を有している。

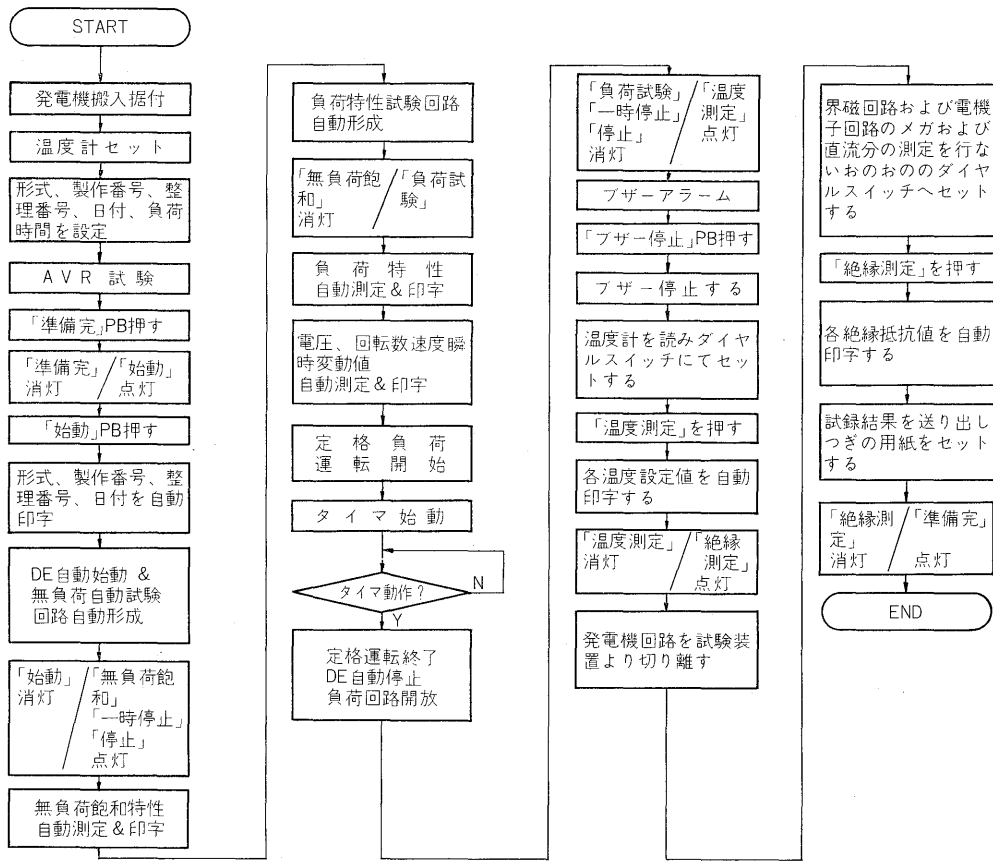
9) その他

この装置の印字制御回路にはゼロサプレス回路が施してある。A/D変換器から送られてきたデータはすべてこの回路をとおして高位の桁からデータが“0”の場合印字レジスタに“0”コードを送らず瞬時に“スペース”コードに切替える機能である。ただし、高位桁から順次判断している途中で“0”以外のデータに変わった場合、または小数点以下となった場合は、直ちにこの回路は除かれデータは直接印字レジスタに送られる。

また、小数点はプログラム設定板において小数点の位を3種類(小数点以下第1, 第2, 第3位)設定できる。

IV. シーケンス制御とデータロガ

さて、この装置をシーケンス制御と組合わせた例を紹介する。従来から小容量のM, Gなどの試験においても大容量のそれと同じく試験回路の構成から試験成績書の作成に至るまで数人掛りで行なっていた。しかし同一機種はもちろん類似機種などを系統化して試験工程を共通化することにより自動化の道がひらけおのずと合理化、省力化につながるわけでもある。



第 6 図 フローチャート Fig. 6. Flow chart

第 6 図にフローチャートでこの作業内容を表わしているが、最終結果は A4 判程度の試験成績表にすべて自動印字される。また、この作表プログラムはシーケンスプログラムと協調されるものでなくてはならない。したがってシーケンス制御用として必要な機能を再度あげるならば、

- (1) シーケンス回路と作表回路とのインターフェイスが一方通行でない
 - (2) プログラム反復動作ができる
- であり先に述べたこの装置の機能にこの(1), (2)を制御回路に付加してある。したがってこれらについて追記すると、

1) シーケンスとのインターフェイス

先に述べたようにステップリレーが直ちにプログラムステップとしてシーケンスに与えられるのでシーケンスはこのステップリレーを読み取ってこの装置と同期をとることができる。しかし、シーケンスが今のような状態か装置に与えなければ一方通行となってしまう。そこで、シーケンスがあるプログラムステップで動作を始めそれが完了したことで作表回路を作動させたい場合、シーケンス動作始めのステップのプログラムを“FUNCTION”命令のみとしておく、すると作表回路は一時ロックされ SPC は次段に進めなくなる。このような状態で一連のシーケンス動作が完了したことを示す接点信号を装置に与えればその接点の閉路をキャッチして強制的に SPC に再歩進指令を与えることができる。このようにしておくことによりデータログとプロセス制御を一体化したシ

ーケンスが組める。

2) 反復動作回路

シーケンス制御の中には、同一動作もしくは類似動作が含まれる場合が多い。このような場合でもこの装置では、いたずらにプログラムステップが増し、また、ハードの増大によりコストアップとならないよう反復動作、開始ステップと終了ステップ、その反復回数を設定するのみでハードとプログラムステップを消滅している。これは第 6 図フローチャートの例で無負荷飽和試験の各データを測定する際、界磁電流の設定を数回変えるのみで各データの測定プログラムは同一となる。したがってこの部分は反復回路を使用すると有利である。また、負荷試験においても同様である。

V. む す び

この装置を一言でいうならば、ロギング機能を持ったステップ式シーケンサとも言えるかもしれない。最近万能シーケンサなるものが出現しこの装置はその特異性からこの種のシーケンサとは活用される場が違うと思うし、もちろん、この装置のようにロギング機能を付加することのできるシーケンサが現われるであろう。そのようなとき、やはり冒頭で述べたようにコスト/パフォーマンスで採用の要否を決定すべきであると思う。

また、この装置が基本となった各種データログも納入されていることを加筆してさらにこの装置を顧客の満足のいくものとすべく微力を傾注する次第である。



*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。