UDC 621.316.7

産業用マイクロコントローラ FUJI MICREX-E

Industrial Microcontroller FUJI MICREX-E

河野正明* Masaaki Kawano・吉田昌弘** Masahiro Yoshida・須山悦明** Yoshiaki Suyama・千葉芳弘** Yoshihiro Chiba
野尻裕昭** Hiroaki Nojiri・柿間克彦** Katsuhiko Kakima・富沢敬一** Keiichi Tomizawa

I. まえがき

階層制御，分散制御などに特徴づけられる最近の制御システムの発展にはめざましいものがある。これらの制御システムを支える技術的背景としては，計算機制御技術，データ通信技術の進歩並びにマイクロプロセッサを使用したプロセス，マシンなどの直接制御レベルのコントローラの高機能・低価格化などがあげられる。これらはいずれも半導体回路技術に負うところが大であるが，近年最も顕著な影響を受けているのは，直接制御レベルのコントローラであろう。すなわち，リレー制御装置，ソリッドステートロジック，アナログ調節計などがマイクロプロセッサを使用した新しいコントローラへ急速に世代替わりしてきている。また，このレベルのコントローラの高性能・低価格化とデータ伝送機能が加わることにより，計算機を中核とした集中形制御方式に代わり，データウェイを仲介とした分散形制御システムが多く採用されるようになった。

マイクロプロセッサを使用した直接制御レベルのコントローラは，プログラマブルなものが多い。しかし，一般のマイクロコンピュータとは異なったコントローラとして，固有のアーキテクチャ及びソフトウェア方式が採用されている場合が多い。

FUJI MICREX-E も直接制御レベルのコントローラであり，シーケンス制御，算術演算，調節演算，印字操作などの複合制御，データウェイとのリンケージ及びリモートI/O 機能を備えたコントローラとして開発されたものである。開発に際しては，大幅なファームウェア化を志向し，処理効率が高く自己診断が容易なアーキテクチャを構成し，ソフトウェア面では直接制御レベルのプログラムを直観的かつ工学的に記述できるプログラム言語（EPOL）を採用した。一方，プログラム作成ツールとしては，可搬形のプログラム作成装置（プログラムローダ）を作り，プログラムの作成，編集及びデバッグがどこでも容易にできるようにして，プログラマブルなコントローラとしての特長を十分生かせるようにしている。

以下に具体的な内容について説明する。

II. システム構成

1. システム構成と仕様

FUJI MICREX-E のシステム構成を第1図に示す。図示のように，中央処理部，入出力部が各々単独に設置，あるいは取扱ができるようにユニット化されている。中央処理ユニットは文字どおりシステムの制御，処理動作のセンタである。また入出力ユニットは，制御対象と入出力信号のインタフェースを行うものである。これらのユニット間は，後述するように，直列インタフェースでハードウェア的には疎に結合されているのが特徴の一つである。

システムアーキテクチャとしては，大幅なファームウェア化が図られている。すなわち，メインプロセッサ(MPU）は，ビットストライス形のマイクロプロセッサを使用したマイクロプログラム方式のプロセッサである。第1図中の PGIF，DPC 制御，RIOC，RIOL もすべてマイクロプロセッサを内蔵したサテライトプロセッサとして働き，システムの動作は，ROM 中に書き込まれたプログラム（ファームウェア）によって定められている。次に中央処理ユニットの外部インタフェースについて説明する。

中央処理ユニット（MPU ユニット）と入出力ユニット（RIO ユニット）は，直列インタフェース（RIOC，RIOL）で結合され，最大1km までの分離が可能である。1台の MPU ユニットに8台の RIO ユニットが接続できるので，広域な制御対象を合理的に制御できる。

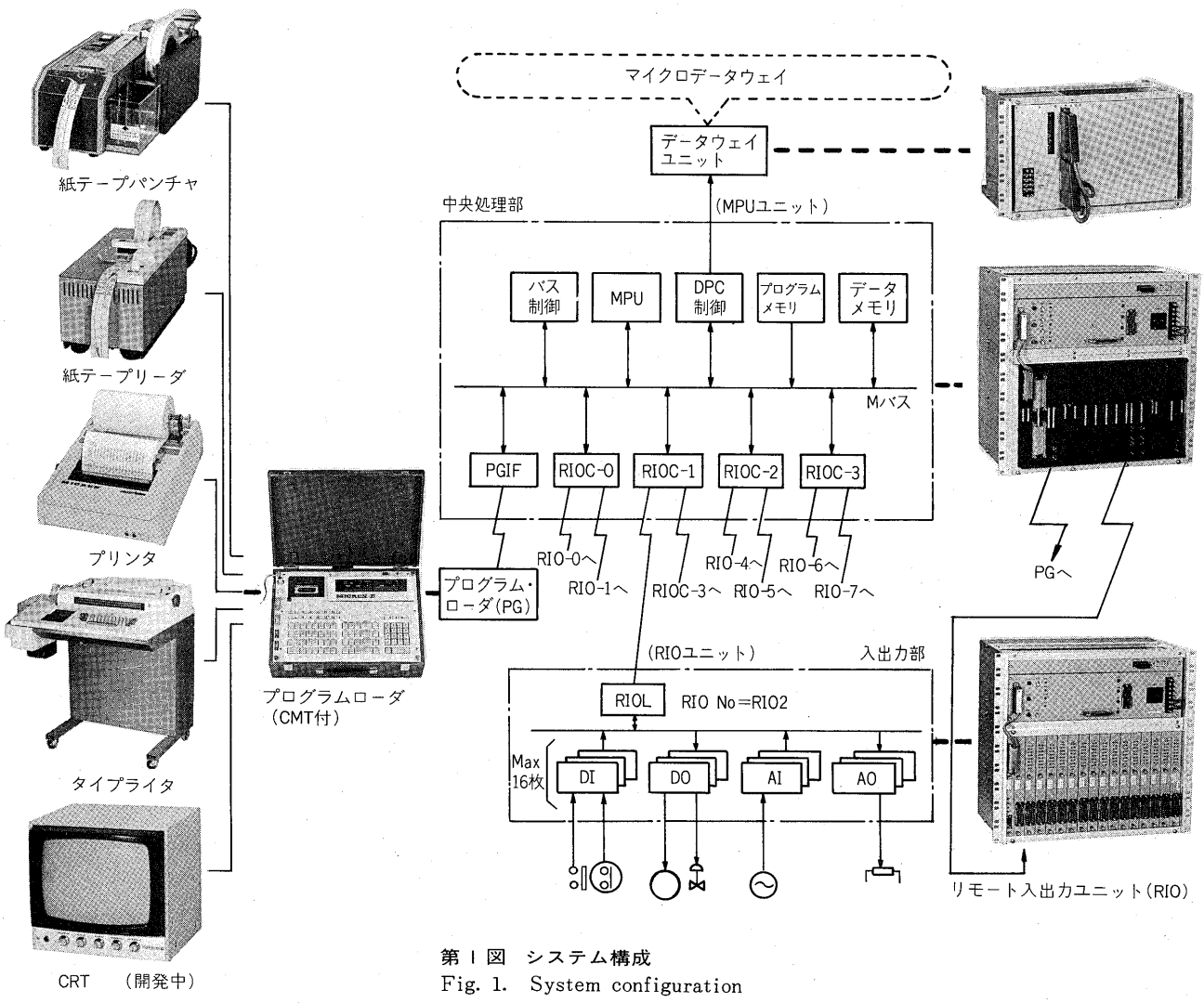
プログラムローダ（PG）は，直列インタフェース（PGIF）を経由して接続され，オンラインでの着脱が可能である。また，パンチャ，リーダ，プリンタ，CRT などのプログラミング支援機器は，すべて PG 経由で接続され，これらの制御，管理の一切は PG にて行われる。

したがって，MPU はプログラミングの負担から解放され，PG は MPU とは無関係にプログラムの作成ができる。

マイクロデータウェイとは DPC カード，データウェイ回線ユニットを経由して接続でき，分散形制御システムが構成できる。もちろんスタンドアロン形で使用する場合は，これらのカード，ユニットは不要である。

次に MPU ユニット，RIO ユニットの外部仕様を第1

*電機技術部 システム技術部 **富士ファコム制御 技術本部

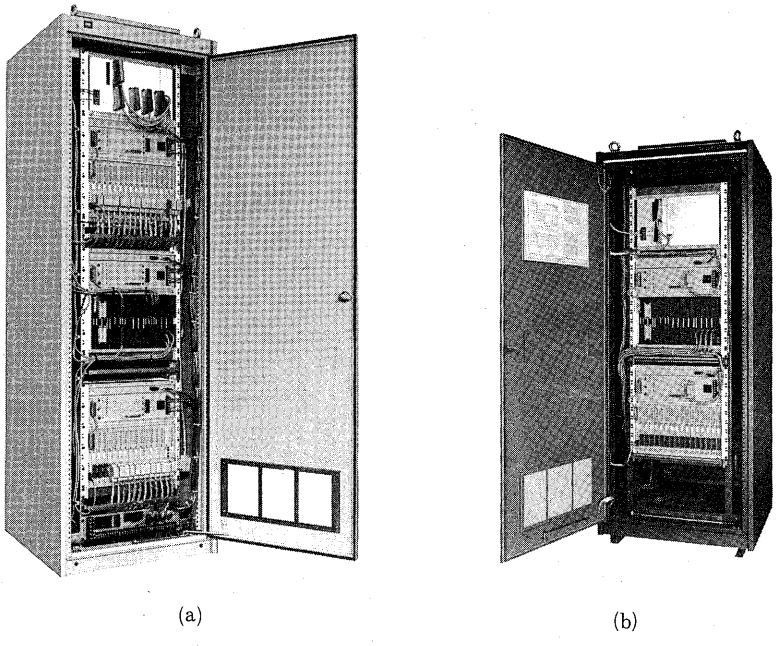


第1図　システム構成
Fig. 1.　System configuration

表に示す。これらMPUユニット，RIOユニットは，あらかじめ標準メニュー化された組合せに従って標準ロッカに収納される。すなわち，ロッカ及びロッカへの実装方法とも標準化が図られている。第2図はロッカへの実装例を示すものである。

2.　動作概要

FUJI MICREX-Eは，アプリケーション側からはEPOLを実行する単一プロセッサ方式であるが，メイン



第2図　標準ロッカの内部構成
Fig. 2.　Interior view of standard locker

第1表　仕様一覧
Table 1. Specifications of FUJI MICREX-E

	項　目	仕　　様	備　考
中央処理ユニット	制御方式	マイクロプログラム方式	
	命　令	制御向き専用言語	
	命令実行時間	論理演算5.75μs　微分40μs レジスタ演算3.5μs　積分46μs 加減算6.25μs　フィルタ46μs 乗算22.5μs　タイマ14μs 除算36μs	汎用レジスタ命令によりすべてのレジスタに対して演算処理ができる。
	レジスタ	汎用演算レジスタ　7 インデックスレジスタ　4 プログラムカウンタ　1 その他　4　計16	
	主記憶装置	素子　コアまたはEPROM 語長　16ビット＋2パリティビット 容量　基本部　4k語 標準プログラム部　4k語 アプリケーションプログラム部 標準　4k語 最大　28k語 （実装上の制限あり）	基本部　4k語内に下記を含む 一時記憶　1,024ビット 一時記憶　1,664語 （ただしDPCSありの場合640語） 演算メモリ　256語 タイマ・カウンタ　256語
	制御機能	常時サイクリック制御 ステップシーケンス制御 定周期サンプリング制御 割込み制御	割込み　4レベル 定周期割込み　10ms×n（プログラムで設定） 外部割込み　64点（リモート入出力経由）
	タイマ・カウンタ	合計　240点 （カウンタは可逆）	0.1秒～約2時間50分（タイマ） 0～1,023（カウンタ）
	ファンクションモジュール	ユーザ用　128 ネスティング　実用上制限なし	2語長演算，コード変換等を標準ファンクションモジュールとして装備
	データウェイ結合	マイクロデータウェイ（DPCS）	FUJI MICREX-E，FUJI MICREX-P，PANAFACOM Uシリーズ最大16台結合可能
	リモート入出力	リモート入出力ユニット　最大8台	ディジタル入出力　最大2,048点 アナログ入出力　最大128点
	高速カウンタ etc.		オプション
	プリンタ		
入出力ユニット	伝送仕様	全二重直列伝送方式 リンケージ　1：1 データ信号速度　48kビット/s 伝送距離　最大1km	中央処理ユニットにては（1：1）×8 伝送路　計装ケーブルKPEV-SB 0.5 mm^2×4P
	入出力点数	入出力カード枚数　16枚/ユニット カード1枚当たりの収納点数 ディジタル入出力　16点/枚 アナログ入力　8点/枚 アナログ出力　2点/枚	ただしアナログ入出力合計　16点/ユニット
共通	絶縁耐力	AC 1,500V　1分間	
	電　源	AC 100/110V $\left(^{+10}_{-15}\%\right)$ 50/60Hz またはDC 110V（90～140V）	プラグイン式　投入電流：10A以下 容量：AC入力　500VA　許容瞬断：20ms（定格入力電圧時） DC入力　400W
	周囲温度，湿度	0～40℃ 20～90%RH（結露なし）	

プロセッサ（MPU）と複数のサテライトプロセッサから構成されるので，ハードウェア及びファームウェア面からはマルチプロセッサとして動作する。これらのプロセッサは，制御レジスタ，共通メモリ，バス制御を介して，固有のバス使用権に従ってバスを時分割で使用しながら，コマンド及びデータの交換を行い，機能分担に従って動作する。

MPUはマイクロプログラムにより，後述するマイク

ロオペレーティングシステムが働いて，システムイニシャライズ，プログラムの実行管理，EPOLの解読・実行，オペコン及びプログラムローダとのインタフェース，マイクロ診断などを実行する。アプリケーションプログラムは，プログラムメモリの中にEPOLで書かれ，MPUはこれを解読・実行する。

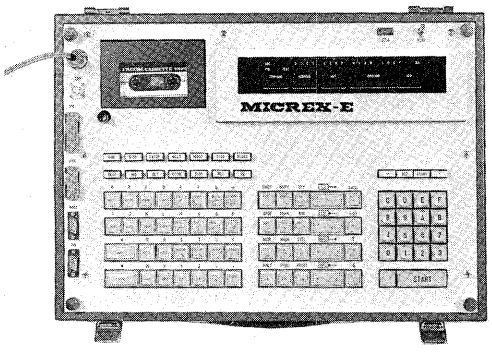
MPUユニットとRIOユニット間のデータ伝送は，データメモリを中継して行われる。アプリケーションプログラムに従った演算処理は，MPUとデータメモリ間で行われる。また，データメモリとRIOユニット間のデータ伝送は，RIOCとRIOLによって実行される。入力信号は，RIOCからDMAでデータメモリへサイクリックに書き込まれるが，RIOユニットへの出力信号は，所定のプログラムを実行後にMPUがマイクロ診断を行い，異常がない場合だけ伝送される。このことは，誤出力信号の伝送を防止するのに極めて有効である。

RIOユニットからは，ディジタル入出力，アナログ入出力などの構成情報も伝送される。RIOCは，これをもとにデータメモリの入出力管理を行う。その他RIOCとRIOL間の伝送制御として，システム立上り時の自動接続，システム停止，電源断，伝送回線異常時などの自動切離し及びRIOユニットの出力信号処理などがある。

データウェイを使うデータの送受は，標準プログラムを使って簡単に実行できる。また，データウェイを介して他のステーションからのスタート，ストップ及びプログラムのローディングが可能である。

3. プログラムローダ（PG）と付属機器

第1図に示すように，PGを中心として各種の付属機器が用意されている。プログラムの作成はPG単体で行うことができ，作成されたプログラムはMPUユニットのプログラムメモリ，あるいは各種の付属機器へ転送して格納される。このようにMPUユニットとは，独立してプログラムの作成，変更が行えるので，プログラム作成効率を向上することが可能である。また，MPUユニットの実行状態監視機能，テスト機能も付加されている。更にオンライン着脱が自由であるので，複数台のMPUユニットに共通に使用可能である。プログラムローダの外観図を第3図に示す。



第3図　プログラムローダ外観
Fig. 3. Exterior view of program loader

III. ハードウェア

1. 半導体回路技術

FUJI MICREX-Eのハードウェアは，TTL回路技術のほか，ビットスライス形マイクロプロセッサ，8ビット汎用マイクロプロセッサ，ROMによるストアードロジックなどを適用している。これらは高速化，高機能化を実現する上で，次のような役割を果たしている。

1）ビットスライス形プロセッサとマイクロプログラム

(1) コントローラアーキテクチャ

MPUに採用し，処理データ長，制御方式，マイクロプログラム言語などをシステムに最適な構成とした。

(2) 高速処理

ショットキーバイポーラ素子，及びパイプライン処理，水平形マイクロプログラムによる並列動作などの方式により高速処理を実現した。

(3) ハードの簡素化と診断の強化

マイクロプログラム方式の特長を生かし，ハードの簡素化と同時にマイクロ診断が容易なハード構成とした。

2）汎用マイクロプロセッサの採用

8ビット処理の汎用プロセッサ（8085A）を，リモートI/O伝送処理（RIOC，RIOL），データウェイ伝送処理（DPCS），プログラムローダ制御（PGIF）などに適用し，ハードウェアの簡素化と機能アップを図った。

3）ストアードロジック

FUJI MICREX-Eでは，バスインタフェース回路，アドレス解読回路などに，従来のTTLロジックの代わりにROMによるストアードロジックを採用して，ハードのコンパクト化と部品点数・種類の減少による諸管理費の低減を図った。

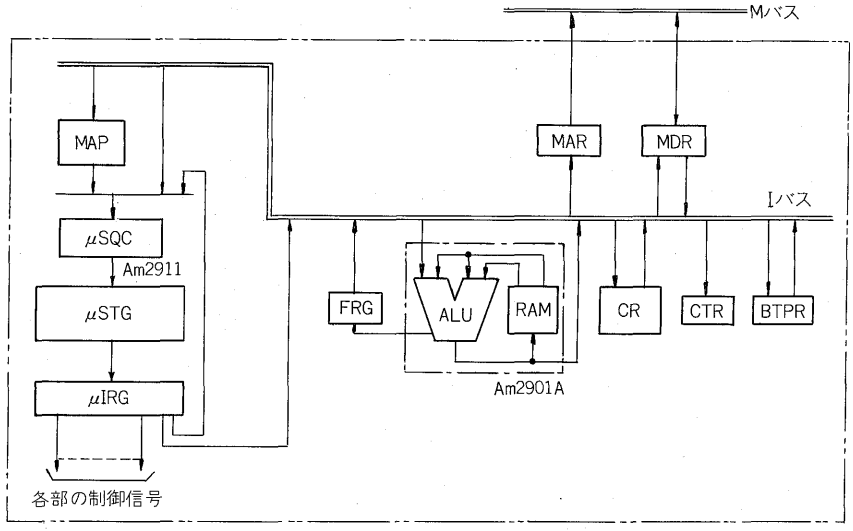
2. MPUとマイクロプログラム

MPUのブロック構成を第4図に示す。

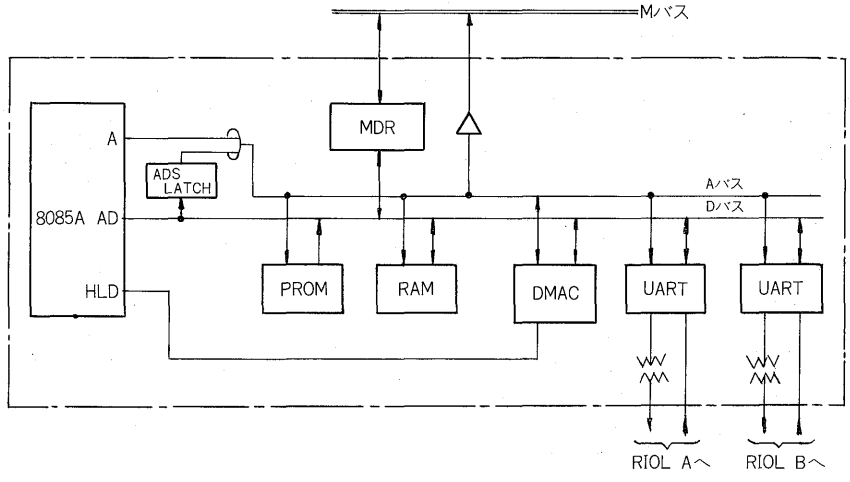
演算処理ブロックはALU（Am2901）を中心に，キャッシュメモリ（CR），Mバスインタフェースレジスタ（MAR，MDR），その他のコントロールレジスタがIバスで結合されている。

マイクロプログラム制御ブロックは，マイクロシーケンサ（μSQC，Am2911）がマイクロプログラムストレージ（μSTG）のアクセスを行い，読み出されたマイクロ命令は，1段パイプライン方式でマイクロ命令レジスタ（μIRG）へ取り込まれる。また，μSQCの入力段にMAPを用意し，プログラム処理の効率化を図っている。

マイクロ命令は，μSQCの分岐制御，ALU動作モード指定，ソース及びディスティネーションレジスタの選択，各種ゲート制御，直接数値，を同時に指定できる水



第 4 図　MPU ブロック図
Fig. 4.　Block diagram of MPU



第 5 図　RIOC ブロック図
Fig. 5.　Block diagram of RIOC

平方式としている。

このマイクロプログラム方式の特長は次の点である。

(1) マイクロプログラムでデコーダなどを経由せず，直接ゲートの制御を行うのでハードが簡素化され，マイクロプログラムによるハード診断が細部まで行える。

(2) マイクロ命令アクセス部をパイプライン処理して命令の先取りをし，時間を短縮している。

(3) 水平形のマイクロプログラムなので，レジスタ演算処理とプログラムの分岐が同時に実行できる。

3. 汎用プロセッサによる機能向上

FUJI MICREX-E ではリモート I/O 伝送，データウェイ伝送，プログラムローダとのインタフェースの制御を汎用プロセッサで行っている。これらのデバイスは，汎用プロセッサの採用によりハード設計が合理化されるとともに，ファームウェアによる診断機能の強化が行えた。

以下に汎用プロセッサを使用したデバイスを簡単に説明する。また，代表例として RIOC のブロック構成を第 5 図に示す。

1) RIOC

MPU ユニットに実装され，RIO ユニット 2 台とのデータ送受信を制御する。

(1) RIO ユニットとのデータ送受信制御
全二重常時サイクリック伝送，48k ビット/秒

(2) M バス上の主記憶へのリードライト（DMA 動作）

(3) RIO ユニットからの外部割込みの受付

(4) RAS 機能として，誤伝送チェック（水平垂直パリティ），ケーブルの誤接続チェック，M バスデータパリティチェック及びリトライ，ファームのウォッチドッグタイマ（WDT）による監視

2) RIOL

RIO ユニットに実装され，MPU ユニット間の伝送制御と I/O カードの制御を行う。

(1) MPU ユニットとのデータ送受信制御
全二重常時サイクリック伝送，48k ビット/秒

(2) I/O カードの種類（AI，DO など）判別とリード，ライト制御

(3) 外部割込み信号の受付，MPU ユニットへの通知

(4) RAS 機能として，誤伝送チェック（水平垂直パリティ），I/O カードの種類による誤差込みチェック，I/O カード間データパリティチェック，ファームの実行時間監視

3）PGIF

MPUユニットに実装され，プログラムローダとのインタフェースを行う。PGIFはローダからの指令に従って以下の動作を行う。

(1) プログラムのロード・ストア
　ローダとの間は全二重直列伝送　19.2kビット/秒
　Mバス上の主記憶との間はDMA動作で転送
(2) MPUの始動・停止・リセット
(3) C-STOP，STEPなどのデバッグ制御

4）DPCS

MPUユニットに実装され，FUJI MICREX-Eとマイクロデータウェイのリンケージ制御を行う。

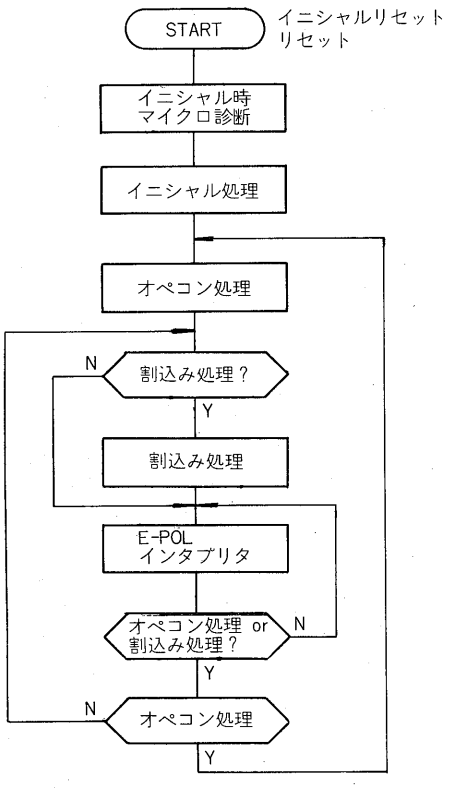
伝送データの種類は，

(1) 個別データの伝送
(2) IPLデータの伝送
(3) 制御指令

などがある。

IV. マイクロオペレーティングシステム

FUJI MICREX-Eではコントローラの制御管理をマイクロプログラムで実行しており，これをマイクロオペレーティングシステム（マイクロOS）と呼んでいる。マイクロOSの機能フローを第6図に示す。以下具体的内容について説明する。



注）EPOLの特定命令（CHT）実行時にはインタプリタ内で主要部のマイクロ診断が行われる。

第6図　マイクロOS機能フローダイアグラム
Fig. 6. Functional flow diagram of micro OS

1. システムイニシャル処理

電源投入またはリセット押しボタンスイッチにより，マイクロOSは標準プログラム（EPOLで記述）を始動し，次のイニシャル処理が実行される。

(1) MPU・バス・メモリのマイクロ診断
(2) システム領域のイニシャルセット
(3) DPCS，RIOへの始動指令発信
(4) プログラム実行管理テーブルの作成
(5) データメモリ領域のイニシャライズ（アプリケーションプログラムで，データのクリヤまたは保存の指定ができる。）

2. プログラムの実行管理

プログラム設計の簡素化とプログラム構成の明確化を目的として，アプリケーションプログラムは，用途別・性格別にユニット化ができるようになっている。

プログラムユニットは，プログラム番号（n）を宣言する命令（PROG n）で始まり，プログラム終了命令（PEND）で終了するプログラムとして定義される。プログラムユニットは，そのプログラム番号により第2表に示すような性格づけがされている。

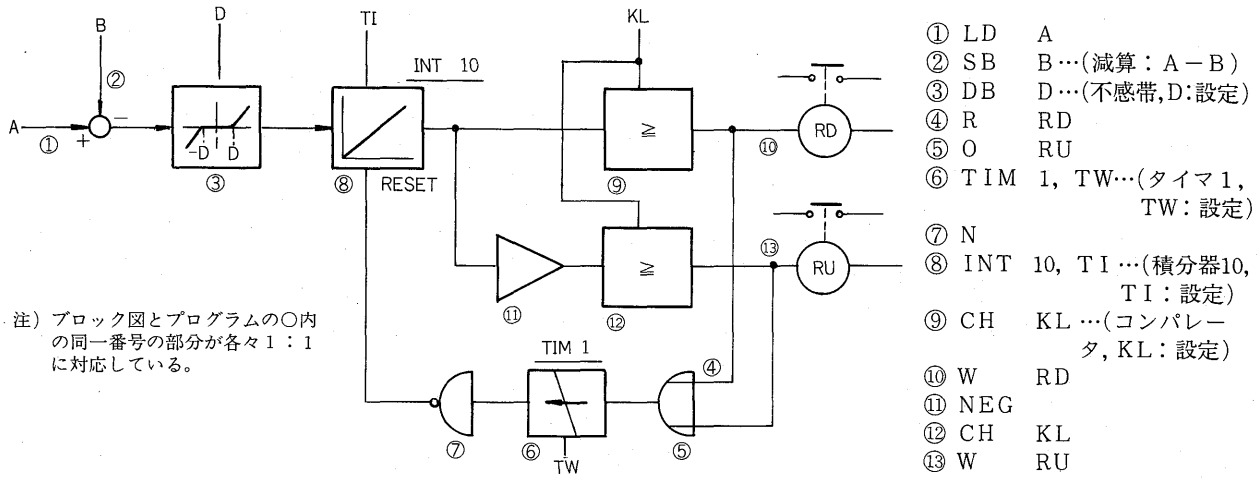
マイクロOSは，イニシャル処理時に，プログラム中で使用されているプログラム番号をプログラム実行管理テーブルへ登録し，プログラム実行時には登録されているプログラムユニットの実行順序を管理する。プログラムユニットは第2表に示すように全部で64本使用でき，これらは実行の優先順位に従ってレベルづけされている。優先順位の高い方から 0，1，2，3，Pレベルと呼ばれる。Pレベルのプログラム（0～31）は，より高レベルのプログラムが始動されない限り，プログラム番号順に常に繰り返し実行される（常時スキャンモード）。

レベル0～3のプログラムは，割込みモードのプログラムで，始動要因が発生したときだけ実行される。同一

第2表　プログラムユニットのプログラム番号と動作モード
Table 2. Program operation mode defined program number

プログラム番号	レベル	処理内容
0 ～ 31	P	常時スキャン
32 ～ 35	3	定周期(10ms)実行
36 ～ 39		プロセス割込み
40	2	DPCS伝送処理
41		故障情報処理
42 ～ 43		定周期(10ms)実行
44 ～ 47		内部割込み(*1)
48 ～ 55	1	システム制御(*2)
56 ～ 59	0	異常処理(電源断を含む)
60 ～ 63		イニシャルプログラム(*1)

注）(*1)アプリケーション処理と標準処理を含む
　　(*2)リザーブを含む



第7図　EPOLによるプログラム例
Fig. 7. An example of EPOL program

レベル内のプログラムユニット間では，プログラム番号順に優先順位が付けられている。

3. EPOLインタプリタ

プログラム言語EPOLをマイクロプログラムで解読・実行するもので，機能的に命令フェッチ部と命令の実行部から成る。前者では，オペコン操作要求，割込み要求などをチェックして，これらの要求があればオペコン処理，割込み処理などのルーチンへ分岐し，なければメモリから命令を読み出し，これを解読して命令実行部へ分岐する。命令実行部では，命令のパラメータ部で指定されたデータを読み出して命令語で指定された演算・処理を実行する。未定義命令のフェッチ及び演算結果のオーバフローなどが発生した場合は，レベル1の割込みプログラムを始動させる。

4. オペコン及びローダとのインタフェース

オペコンあるいはプログラムローダからのスタート，ストップ，レジスタへの書込み，読出しなどのコマンドがあれば第6図に示すように最優先で処理される。

5. マイクロ診断

MPUハードウェアの基本部分であるコントロールメモリと，マイクロプログラムの順序制御を行うマイクロシーケンサは，マイクロプログラムのパリティチェック，アドレスのアクセス領域の監視及びマイクロプログラムの実行時間の監視など，ハードウェアでチェックされている。基本部分が健全なことを前提として，MPU内の主要なALU，内部レジスタ，バスインタフェースなどがマイクロプログラムによって診断される。

マイクロ診断は，イニシャル時及びアプリケーションプログラムでデータメモリの内容を出力ユニットへ転送する特定の命令を実行するときに行われ，前者のときには詳細に，後者の際にはプログラム実行時間を犠牲にしないために，主要点だけの診断としている〔診断結果の処置については，RAS技術(**VI**章)を参照〕。

V. ソフトウェア

1. ソフトウェア方式の基本的な考え方

各種プラントで要求される種々の制御内容に合理的に対処するため，ソフトウェア方式の上でいろいろな工夫がなされている。

1) 制御用言語（EPOL）

制御技術者が，特別な計算機の知識なしで簡単にプログラムの作成・保守ができるように，リレーシーケンス，ロジックシーケンス，制御ブロック図から簡単にプログラミングできるプログラム言語(EPOL)を開発した。第7図はこのEPOLを用いたプログラム例である。

2) モジュール化の徹底

プログラムは徹底してモジュール化するように考慮されており，作成・保守・ドキュメンテーションの効率を上げられる。

PROG n 命令，PEND命令で囲まれたプログラムをプログラム n と呼び，これを単位としてプログラムの実行が行われる。

コード変換，ルート演算，PID演算，関数発生器，内部時計利用，データ伝送制御などや，ユーザプログラムに表れる同じような処理の繰返し実行などは，機能単位にモジュール化されており，これをファンクションモジュール(FM)と呼んでいる。

3) プログラムの動作モードの指定

プログラムの動作モードが指定できるプログラム制御命令があり，プログラム中にこれらの命令を記述すれば以下に説明する種々のプログラムが実現できる。

(1) サイクリックシーケンスプログラム

プログラムの最初から最後まで順次実行する従来のシーケンサと同じ動作をするプログラムで，特に指定しなければこのモードで動作をする。

(2) ステップシーケンスプログラム

ステップシーケンス処理命令をプログラミングすることにより，ステップ式シーケンサの動作を実現できる。

各ステップでは，そのステップでの出力信号，次のステップへの歩進条件を記述する。

ステップシーケンスプログラムでは，現在のステップの命令だけしか実行しないため，サイクルタイムを高速にできる。

(3) サンプリングプログラム

定周期に実行されるプログラム（プログラム32～35，42，43）に，サンプリングフェーズ命令をプログラミングすると，プログラムが始動されるごとに各フェーズを順次実行することができる。これにより，レベルの高いプログラムが長時間MPUを占有することが避けられる。

(4) プロセス割込みプログラム

プログラム36～39は，リモート入出力ユニットへの外部からの割込み信号により始動される。

FUJI MICREX-Eに登録可能な64本のプログラムは，その動作性格が番号によって一義的に決まっており，その内の一部はシステムとしての動作に必要な標準プログラムとして使われている。プログラムの性格づけは，第2表に示したとおりである。

4） ファンクションモジュール（FM）

FMは，1台中に256種類使用可能で，128種は標準で用意されたモジュールであり，他の128種はアプリケーションで利用できる。

FMは容易にリエントラント・リロケータブルに作成できる。

5） プログラム制御テーブルの自動作成

すべての命令は，絶体アドレスを持っていない。プログラム，FM，ステップ番号，フェーズ番号，分岐点などは，システムまたはプログラム内での通番であり，アドレスには依存しない。

これらプログラムの制御は，マイクロOSによって種種の制御テーブルを参照しながら行われる。この制御テーブルは，イニシャルスタート時に標準イニシャルプログラムで，自動的にリンクづけが行われる。

したがって，プログラムを登録修正しても，コントローラのリセットスタートで自動的にシステムを立ち上げることができる。

6） 命令とパラメータ，プログラムとデータの分離

汎用の計算機では，命令とデータが明確に分離不可能なために，一時的な障害やプログラムミスにより暴走が暴走を呼び，遂にはシステムの破壊につながることがあった。プラントを直接制御するコントローラは，いかなる場合にもこのような事態があってはならない。このためにプログラムとデータは，メモリ上で明確に分離され，メモリの書込みに対して保護がなされている（ROM化）。また，プログラムの中でも，オペランドに命令コードを割り当てて，命令とオペランドの分離を明確にしている。

したがって何らかの一時的な障害が，後述するRAS機能の網を抜けて発生したとしても，オペランドを命令と解釈して暴走することはない。

7） オブジェクトコードからの逆アセンブル

MPUユニットに格納されているオブジェクトコードは，ローダによって逆アセンブルされる。これは前にも述べたように，命令とオペランドが分離されているので，容易にしかも正確に行われる。

2. 命令体系

EPOLは，第8図に示すような命令群から成っている。これらの命令は，MPU内にある16個のレジスタを効率良く使って動作するように工夫されている。

1） シーケンス制御命令

シーケンス制御命令は，当社のシーケンサの命令体系を受け継ぎ，基本4命令（R，A，O，W）のほか，更に機能を充実させ，フリップフロップ命令，タイマ命令，可逆カウンタ命令，共通インタロック命令などがある。

2） 数値演算命令

算術演算・論理演算・シフト命令のほかに，データ検索命令も備えている。

3） 調節演算命令

フィルタ（一次遅れ），P（比例）調節器，I（積分）調節器，D（微分）調節器，PWM（パルス幅変換器）のほか，切換器，リミッタ，不感帯など一般調節演算の制御ブロック図に現れる素子のほとんどすべての命令を持っている。またこの命令は，従来のアナログ素子と同様に飽和特性，ゼロホールド機能などを持たせている。

4） レジスタ演算命令

上の3種の命令がビット演算，ワード演算用のアキュミュレータを中心に実行されるのに対し，すべての内部レジスタを汎用レジスタとして扱う命令が用意されている。この命令は主としてFMの作成など標準プログラムの作成に使用される。

5） プログラム制御命令

第8図中に示してある。基本的な考え方は既に説明済みである。

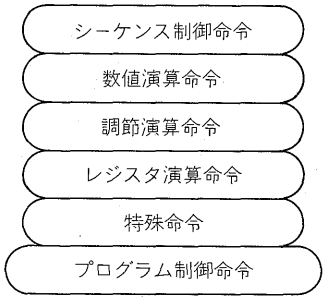
3. ソフトウェアサポート

1） プログラムローダ及び周辺機器

ソフトウェアサポートの中心は，プログラムローダ及びその周辺機器である。可搬形という特徴を生かして，機動性のあるプログラムサポートが可能である。

2） ホストコンピュータによるサポート

PFUシリーズミニコンピュータでのサポートシステムが用意されており，前述のローダの入出力媒体（紙テープ，カセットMT）とは互換性を持っている。



EPOL命令の構成

種類		命令コード	命令名称	備考	
調節演算命令	PID等	MLTP	Multiply Percent	1語長×1語長×$\frac{1}{100}$→1語長	演算結果は1語長最大値でリミットされる
		DIVP	Divide Percent	1語長÷1語長×100→1語長	
		MLTU	Multiply Unified	1語長×1語長×$\frac{1}{10000}$→1語長	
		DIVU	Divide Unified	1語長÷1語長×10000→1語長	
		INT	Integral	積分	
		DIF	Differential	微分	
		FIL	Filter	一次遅れ要素	
	変換	PWM	Pulse Width Modulation	パルス幅変換	
	非線形	HL	Higher Limitter	上限リミッタ	
		LL	Lower Limitter	下限リミッタ	
		DB	Dead Band	不感帯	
		DZ	Dead Zone	バイアス	
	切換	SW	Switch	信号の切換	
	⋮	⋮	⋮	⋮	
プログラム制御命令	プログラム宣言	PROG	Program	プログラムの開始	
		PEND	Program End	プログラムの終了	
		CPED	Count and Programe End	プログラムのカウントと終了	
	ステップ処理	STP	Step	ステップの宣言	
		STPE	Step Sequence-End	ステップ処理の終了	
	サンプリングフェーズ処理	SPH	Sampling Phase	サンプリングフェーズの宣言	
		SPHE	Sampling Phase End	サンプリングフェーズ処理の終了	
	ループ処理	LPS	Loop Start	ループ処理開始	
		LPE	Loop End	ループ処理終了	
		LPEC	Loop End Conditionary	ループ処理の条件により強制終了	
	分岐	SKIP	Skip	条件付き分岐命令	
		BBP	Branch to BEP	無条件分岐命令	
		BEP	Branch Entry Point	無条件分岐先	
	ファンクションモジュール	FM	Function Module Call	ファンクションモジュールの呼出	
		FMS	Function Module Start	ファンクションモジュールの開始	
		FME	Function Module End	ファンクションモジュールの終了	
	割込み	ENT	Enter	1,2,3レベル割込みプログラム始動要求	
		HALT	Halt	MPU停止命令	
特殊	I/O制御	CHT	Check and Transfer	MPU自己診断後RIOへのデータ出力命令	
	⋮	⋮	⋮	⋮	

第8図　EPOLの命令構成
Fig. 8. Configuration of EPOL

3) ホストシステムからのリモートIPL

他のFUJI MICREXシリーズと同様に，マイクロデータウェイ(DPCS)を通してプログラムのローディング，退避，比較及びMPUユニットのスタート，ストップなどが可能である。

VI. RAS技術

信頼性・可用性・操作性・保全性・安全性などを総称して，RASまたはRASISという言葉が用いられている。これらに関するFUJI MICREX-Eの特徴とするところを簡単に紹介する。

1. 故障診断

FUJI MICREX-Eシステムでは故障の検出を，

(1) ハードウェア
(2) μプログラム
(3) ファームウェア
(4) EPOLによるシステム診断

の各レベルで実施している。

第3表に各レベルにおけるチェック項目例を挙げる。

ファームウェアにおけるオンライン診断では，立上げ時（イニシャル時）と動作時の診断があり，イニシャル時の診断は特に綿密に行い，動作時における診断を主要部だけとして実効処理速度の低下を防いでいる。

2. リトライ機能

異常が発生しても，それがノイズなどの影響による一時的なものである場合，再度実行して正しく行われれば運転を継続できる。第4表にFUJI MICREX-Eで行われている再試行の概要を示す。

メモリパリティエラー，入出力エラーについては再試行時に障害記録として，システムRASファイル領域に記録される。定期保守時にこれらの記録を読み取り，予防保全に役立てることができる。

3. CHT(チェック&トランスファ)命令

CHT命令とは，マイクロ診断後出力データをI/O装置に一括転送する命令である。EPOLの演算メモリ内のI/Oのバッファで行われるので，プログラムの一まとまりの最後にこのCHT命令を実行させるようにプログラミングすることにより，誤出力の防止が図れる。

4. フォールバック運転

FUJI MICREX-Eでは，8台のリモートI/Oユニットをグループに分け，異常発生時にはグループごとの切離しが可能である。つまり，RIOユニットの1台に異常が発生すると，あらかじめ設定されていた同一グループに属するRIOユニットは連動停止するが，他のグループに属するRIOユニット運転継続する。

また，DPCSでは異常発生時に自己をデータウェイから切り離し，データウェイに接続されている他のコントローラの伝送を阻害しないように対処している。

5. RAS情報の表示・管理

FUJI MICREX-Eシステムでは，故障情報の解析が容易に行えるように構成されている。故障発生時にはRAS情報をプログラムローダ，またはDPCSラインを通

第3表　故障診断項目
Table 3. Specifications of fault diagnosis

対象／方法	電　源	バ　ス	MPU	メ モ リ	リモートI/O伝送	DPC RIOL RIOC
ハードウェア	一次二次過不足電圧，過電流温度上昇	パリティエラー 無 応 答 バスロック時間	μプログラム ウォッチドッグタイマ 領域チェック パリティチェック	パリティチェック 領 域 チ ェ ック	垂直パリティ	ウォッチドッグタイマ
μプログラムファームウェア	——	——	バスインタフェース，ALU，内部レジスタのμ診断パリティチェックリトライ	——	水平パリティ	パリティエラーリトライ
ファームウェア	——	——	定コードによるハンドシェーク	——	プロットコルチェック	定コードによるハンドシェーク
シ ス テ ム（EPOL）	——	——	イニシャル文法チェック，アプリケーションプログラムのウォッチドッグタイマ	——	——	——
故障の表示及び 記 録	LED表示 NFBトリップ	OPC，BSCカードにLED表示	MPUカードにLED表示RAS領域に記録OPCカードにLED表示	OPC，BSCにLED表示BSCにエラー内部記録	RAS領域にエラー内部記録，各カード前面にLED表示	RAS領域にエラー内容を記録，各カード前面にLED表示

第4表　リトライと事後処理
Table 4. Retry and post processing

エ ラ ー 状 態	対 象 デ バ イ ス	リトライ回数及びダウン条件	障 害 記 録
メモリパリティエラー	メモリアクセスを行う素子すべて	CHT命令から次のCHT命令の間に4回発生	RAS領域にアドレス，データを記録
PIOカードエラー	DI/O，AI/O	パリティエラー検出で5回リトライ	RAS領域にエラー素子アドレスを記録
リモートI/O伝送	RIOL，RIOC	①回線断50～100ms ②回線エラー多発で警報 ③上記②が5～75秒連続でダウン	RAS領域にエラー情報記録，デバイス内にエラー回数記録
DPCS伝送	DPCS	伝送エラー3回までリトライ	DPCS状態ファイルにその時のステーション情報をセット

じてCRTディスプレイなどで状況の把握ができる。

また，RASファイルはプラントレベル，デバイスレベル，コントローラレベルと階層化されており，故障が容易に解析できるように配慮されている。

6. ハードウェアのユニット構造

FUJI MICREX-Eのハードウェアはすべてユニット化されており，相互接続はほとんどコネクタ，ケーブル接続であり，故障時における交換処理等が容易にできる。

VII. あとがき

FUJI MICREX-Eの特長を生かすアプリケーションとしては，大規模なシーケンス制御，リモートI/Oによる広域な制御及びシーケンス制御，調節演算，計数処理，印字処理などを含む複合制御などがある。また，当社のPFU-100/1000シリーズ計算機，プロセス用コントローラ（FUJI MICREX-P，W），ストアードプログラム式情報伝送装置とともに制御システムコンポーネントとして系列化されており，これらと組み合わせることにより，制御システムの多様な要求にきめ細かく対応することができる。

e-Front runners

＊本誌に記載されている会社名および製品名は，それぞれの会社が所有する
商標または登録商標である場合があります。