

パワー IC

*稲越 雄司(いなこし ゆうじ)

*稲垣 明夫(いながき あきお)

*黒田 栄寿(くろだ えいじ)

① まえがき

近年、各種電子機器の小形化、高機能化の要求は高まる一方である。富士電機では、これらの要求に対し、従来から各種 IC 製品をチップ（フリップチップ方式、フライングリード方式）及びデュアルインライン（DIL）パッケージにて供給してきた。

一般に電子装置の多くは、信号入力部、信号処理制御部、電力出力部から構成されるが、電力出力部の IC 化は、他に比べると遅れており、従来は個別部品で構成されるのが一般的であった。しかし小形化、高機能化要求は、電力出力部も例外でなく、この部分を信号処理制御部と一体化したパワー IC の要求は強い。

今回、これらの市場ニーズにこたえるため、1チップパワー IC を 2 系列開発し製品化したのでそれらの特性、応用例などについて紹介する。

② 開発品の概要

複数個のパワートランジスタを一つのパッケージに収容したトランジスタアレイは、プリンタヘッド、パルスモータ、各種ソレノイドなどの駆動用として大きな需要がある。今回開発した EWC 502, EWC 503 は、これらの用途をねらったものである。

また、パワー段と信号増幅段を一体化した EWA 504, EWA 505 は、3 回路入り高出力パワーオペアンプとして、各種モータコントロール、サーボ回路、電源回路などへ幅広い応用が可能である。

これらの製品外観を図 1 に示す。パッケージは、ヒートシンク付 14 ピンシングルインライン（SIL）タイプであり、放熱フィンへ取り付けやすい形状となっている。パッケージ開発に当たっては、信頼性面から特に、耐パワーサイクル性に留意し、チップボンディング方法、ヒートシンクめっき材質などには十分な検討を加えた。

③ トランジスタアレイ EWC 502, EWC 503

3.1 内部等価回路

本製品は、ダーリントン接続の npn トランジスタを 4 回路内蔵したものである。図 2 に内部等価回路を示す。誘導性負荷に対応するため、フライバック電圧吸収用ダイオードを内蔵しており、従来必要としたディスクリットダイオードを省略することができる。

図 1 パワー IC の外観

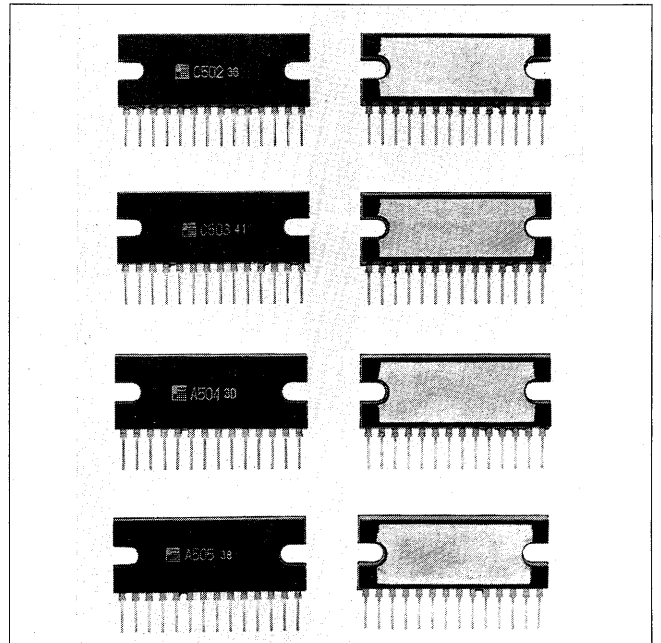
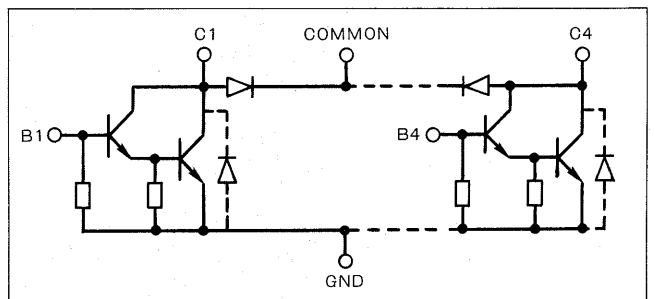


図 2 EWC 502, EWC 503 の等価回路



3.2 定格特性

EWC 502, EWC 503 の最大定格を表 1 に示す。接合-ケース間熱抵抗は、 $3.4^{\circ}\text{C}/\text{W}$ (max.) であり、放熱フィンの使用により大きな電力を扱うことができる。また、高い電流増幅率を有しており、マイクロコンピュータなどの出力で直接、負荷を駆動でき、回路の簡略化が可能である。図 3 に本トランジスタアレイの $h_{FE}-I_c$ 特性を、図 4 に $V_{CE(sat)}-I_c$ 特性を、図 5 に内蔵するクランピングダイオードの順方向特性を各々示す。

3.3 応用

種々の負荷の駆動ができるが、特に誘導性負荷の駆動に適しており、プリンタヘッド駆動、パルスモータ駆動、プ

*松本工場 第二製造部

表1 EWC 502, EWC 503の絶対最大定格

項目	記号	最大定格		単位
		EWC 502	EWC 503	
コレクタ-エミッタ電圧	V_{CE}	80	20	V
コレクタ電流	I_C	2.0	1.5	A
ダイオード順電流	I_F	2.0	1.5	A
消費電力*	P_d	29	29	W
保存温度	T_{stg}	-40~125	-40~125	°C

*: $T_C = 25^\circ C$

図5 クランピングダイオード順電圧-順電流特性

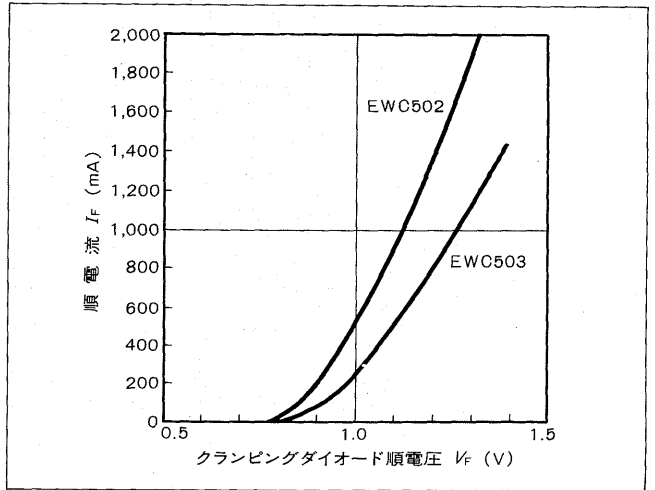


図3 直流電流増幅率-コレクタ電流特性

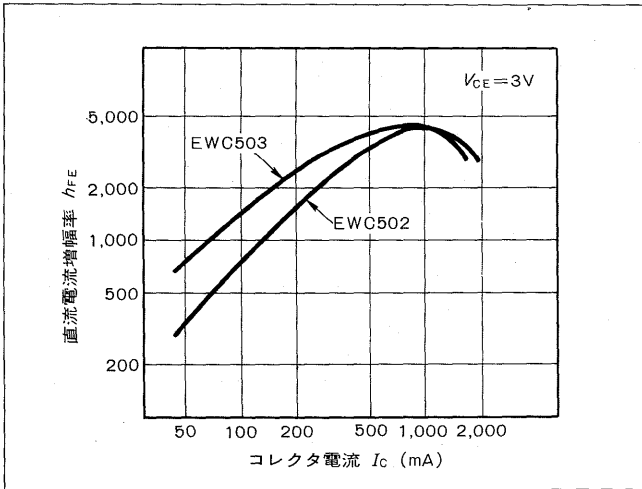


図6 誘導性負荷駆動回路への応用

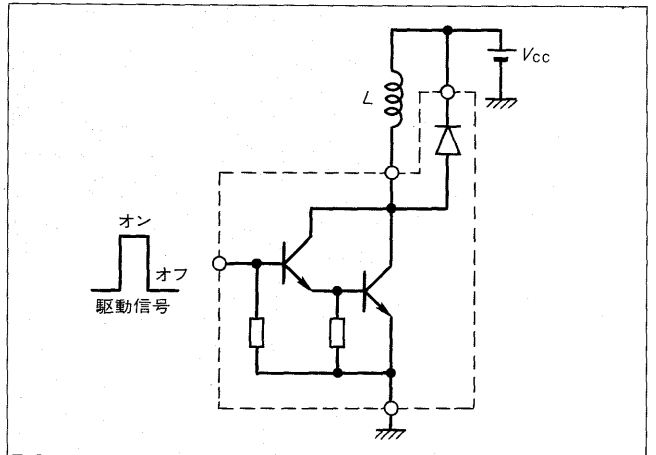


図4 コレクタ飽和電圧-コレクタ電流特性

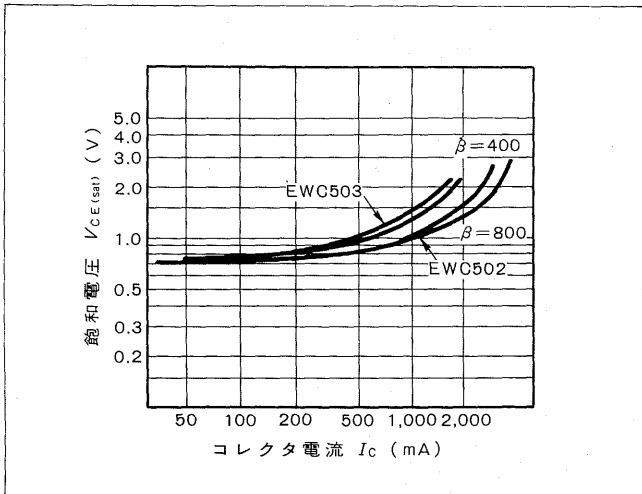
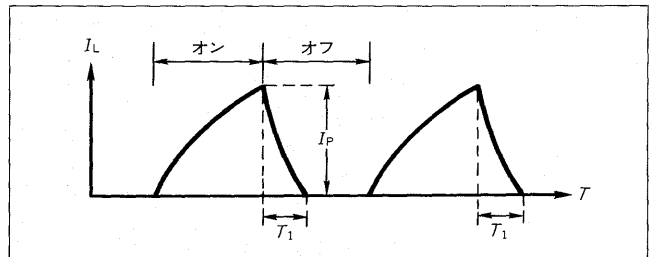
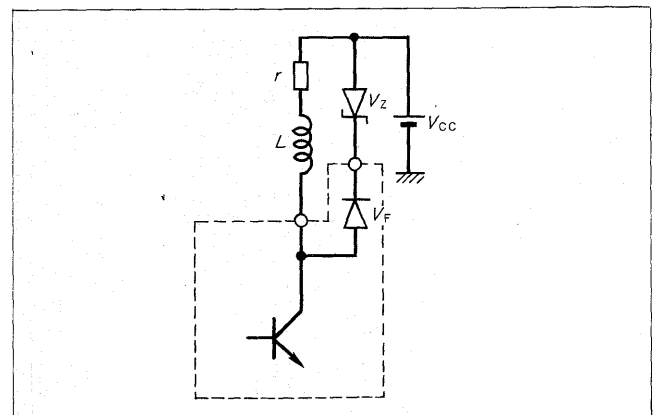


図7 誘導性負荷電流波形



ランジャ駆動など、広い用途がある。誘導性負荷の場合、オフ時に発生するフライバック電圧を吸収するため、図6に示すように、クランピングダイオードを使用する。このとき負荷に流れる電流波形を図7に示す。負荷に蓄えられたエネルギーが放出される期間が T_1 である。高速動作が要求される場合は、 T_1 を短くする必要がある。この場合、図8に示すように、ツェナーダイオードにより、フライバック電圧を高く保ち、蓄積エネルギーを早く放出させることにより、 T_1 の短縮が可能である。 T_1 は次式で表される。

図8 ツェナーダイオードによる T_1 の短縮



$$T_1 = -\frac{L}{r} \ln \left\{ \frac{V_D}{(I_P \cdot r + V_D)} \right\} \text{ (s)} \dots\dots\dots (1)$$

$$V_D = V_F + V_Z \dots\dots\dots (2)$$

ここで、

L : 負荷インダクタンス (H)

r : 等価直列抵抗 (Ω)

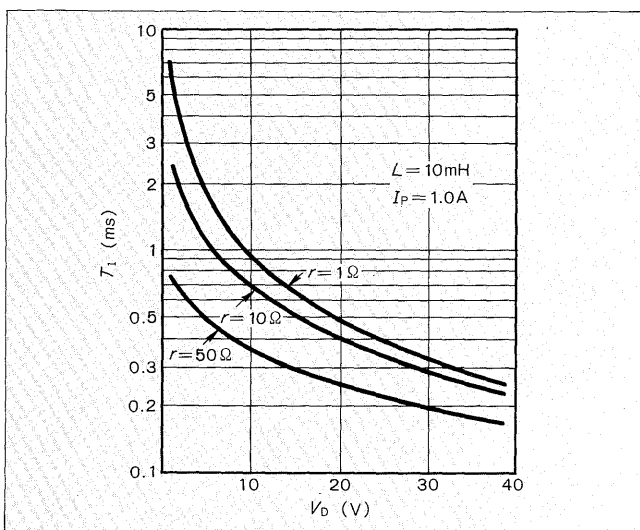
I_P : ピーク負荷電流 (A)

V_F : クランピングダイオード順電圧 (V)

V_Z : ツェナー電圧 (V)

図9に、 T_1 と V_D の関係を示す。トランジスタのコレタ-エミッタ間には、 T_1 の期間、電源電圧と V_D の和 V_{CP} が印加される。したがって、トランジスタの安全動作領域を考慮して V_Z を選定する必要がある。 V_{CP} の値は、EWC 502 では最大 45V、EWC 503 では 20V まで可能である。

図9 T_1 - V_D 特性



4 パワーオペアンプ EWA 504, EWA 505

4.1 回路構成

EWA 504, EWA 505 は、3 回路の高出力パワーオペアンプをワンチップ化したものである。いずれも位相補償回路を内蔵しており、発振防止のための外部回路を必要としない。また、電圧増幅段と電力出力段の電源端子は別に設けた。これは安定化が望ましい電圧増幅段電源と、容量の大きい出力段電源を分け、後者には非安定電源を使用し、オペアンプ電源のコストを下げることを意図したものである。通常、モノリシック IC では、回路の最低電位は特定端子に限定されるが、本 IC ではチップ設計上の工夫により、 V_{EE1} と V_{EE2} は定格内であれば、どちらを低くしても差し支えないようにした。

4.2 定格特性

表2、表3はEWA 504及びEWA 505の最大定格、電気的特性である。EWA 504は低入力バイアス電流を、EWA 505は良好な周波数特性を特長としている。図10に最大出力電圧振幅特性を、図11に電圧ゲイン20dBで使用したと

表2 EWA 504, EWA 505の絶対最大定格

項目	記号	最大定格	単位
電源電圧1	V_{CC1}/V_{EE1}	± 20	V
電源電圧2	V_{CC2}/V_{EE2}	± 20	V
出力電流	I_{OM}	± 1.2	A
差動入力電圧	V_{ID}	± 30	V
同相入力電圧	V_I	± 18	V
消費電力	P_D	29*	W
保存温度	T_{stg}	-40~125	$^{\circ}C$

* : $T_C = 25^{\circ}C$

表3 EWA 504, EWA 505の電気的特性
($V_{CC1}/V_{EE1} = \pm 12V$, $V_{CC2}/V_{EE2} = \pm 15V$)

項目	記号	条件	規格値			単位
			min.	typ.	max.	
入力オフセット電圧	V_{IO}			1	10	mV
入力バイアス電流	I_b	EWA 504		15	200	nA
		EWA 505		500	1,000	nA
入力オフセット電流	I_{IO}	EWA 504		5	100	nA
		EWA 505		100	500	nA
最大出力電圧	V_{OM}	$R_L = 10\Omega$	9	10		V
電圧利得	A_{VO}		80			dB
同相入力電圧幅	V_{IC}		± 10			
同相信号除去比	CMR	$R_S \leq 1k\Omega$	70	80		dB
電源電圧除去比	SVR		70	80		dB
無信号消費電流	I_b	$R_L = \infty$		14	20	mA
スルーレート	SR	EWA 504	0.2	0.5		V/ μs
		EWA 505	0.8	1		V/ μs

きの周波数特性を各々示す。

4.3 応用

EWA 504, EWA 505 は、従来の汎用オペアンプだけではカバーしきれなかったオペアンプの電力回路への応用を可能にした。したがって、オペアンプとパワートランジスタを組み合わせて使用している回路へは、ほとんど応用可能であり、サーボ回路、モータドライブ回路、電源回路などへの応用に適している。特に3回路を内蔵しているので、ビデオディスクプレーヤ、コンパクトディスクプレーヤの、トラッキングサーボ系、リニアアームドライブ系などへの応用には最適である。

本 IC の使用により、実装スペースの低減、実装工数の低減ができ、その効果は大きい。

図12に本 IC 応用の一例として、ブラシ付 DC モータの正逆リニアコントロール回路を示す。正電源だけで構成され、6 番端子の電圧により正転逆転を含めたスピードコントロールが可能である。

図13は、5V と $\pm 12V$ のトラッキング出力を有するマルチ電源回路への応用例である。オペアンプの大きなループゲインを利用して、高精度の3出力電源が、コンパクトに

図 10 最大出力電圧振幅-電源電圧特性

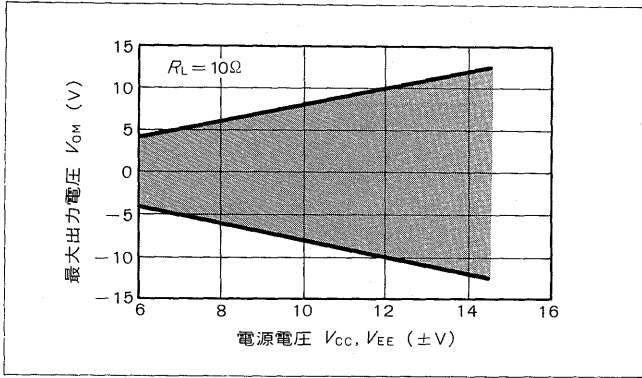


図 11 周波数特性

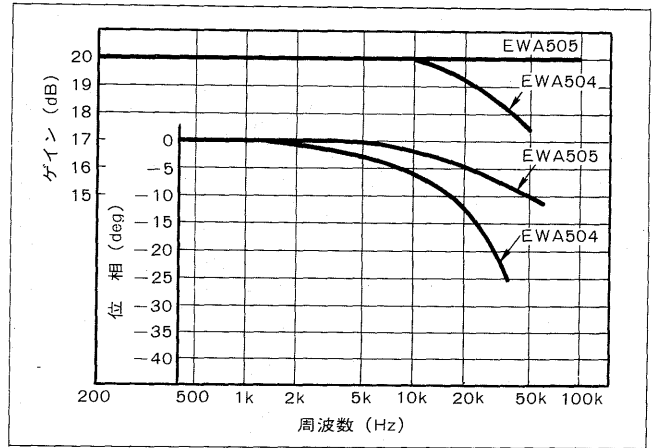


図 12 DC モータスピードコントロール回路への応用

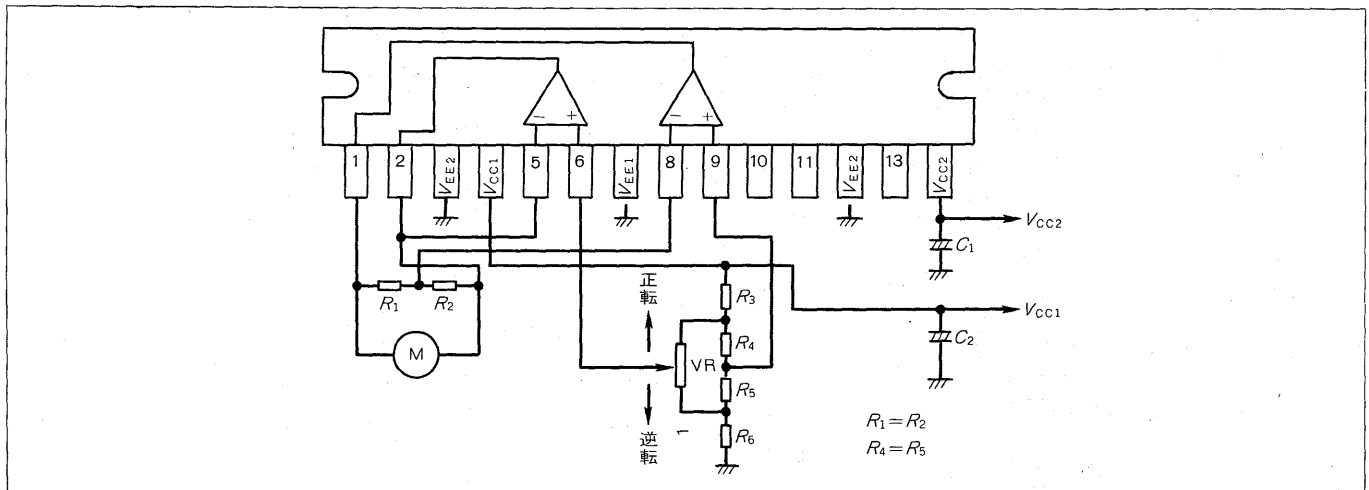
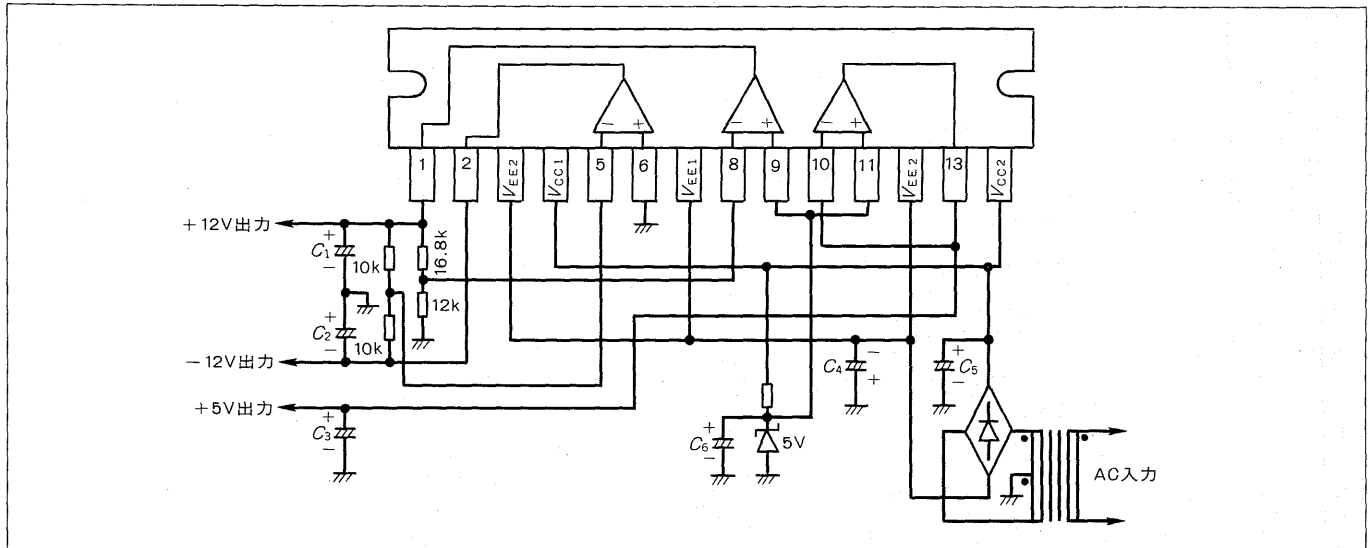


図 13 5V, ±12V マルチ電源回路への応用



構成できる。

5 あとがき

富士電機の IC 製品の一環として新しく開発したパワー

IC について紹介した。これらの製品には、パワー IC に要求される基本技術項目はすべて盛り込まれている。これらの技術をベースに、今後より高機能化したパワー IC の開発を進め、広範な市場ニーズにこたえられるよう、一層の努力を払う所存である。



*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。