

# パワーデバイスのシミュレーション

橋本 理(はしもと おさむ)

田上 三郎(たがみ さぶろう)

## ① まえがき

自己消弧形電力用半導体素子の高速化・低損失化への要求はますます高まっているが、最近パワートランジスタとパワー MOS FET の長所を兼ね備えた MOS ゲートバイポーラトランジスタ(富士電機呼称 MBT)のような複合素子が注目を集めている。<sup>(1)</sup> デバイスシミュレーションは、このような新しいタイプの素子の最適設計、開発期間短縮のための有力な手段である。これによって素子の動作原理を知ることができるだけでなく、ラッチアップ現象のような破壊モードを予知することもできる。本稿では、MBTを中心にはパワーデバイスのシミュレーションの手法について述べる。

## ② 数値解析のモデル

一般にパワーデバイスの挙動は、デバイスの構造及び不純物濃度分布が与えられたとき、以下の基本方程式を適当な境界条件の下で正孔  $p$ 、電子  $n$ 、及び電位  $\Psi$  について解くことによって知ることができる。

$$\operatorname{div} \operatorname{grad} \Psi = -\frac{q}{\epsilon} (N_d - N_a + p - n) \quad \dots \dots \dots (1)$$

$$\mathbf{J}_p = -qD_p \operatorname{grad} p - q\mu_p p \operatorname{grad} \Psi \quad \dots \dots \dots (2)$$

$$\mathbf{J}_n = qD_n \operatorname{grad} n - q\mu_n n \operatorname{grad} \Psi \quad \dots \dots \dots (3)$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \operatorname{div} \mathbf{J}_p + G_p - U \quad \dots \dots \dots (4)$$

$$\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} \mathbf{J}_n + G_n - U \quad \dots \dots \dots (5)$$

ここで、 $p$ ：正孔濃度、 $n$ ：電子濃度、 $\Psi$ ：電位、 $q$ ：電子電荷、 $\epsilon$ ：誘電率、 $D_p$ ：正孔拡散定数、 $D_n$ ：電子拡散定数、 $\mu_p$ ：正孔移動度、 $\mu_n$ ：電子移動度、 $N_d$ ：ドナー濃度、 $N_a$ ：アクセプタ濃度、 $\mathbf{J}_p$ ：正孔電流、 $\mathbf{J}_n$ ：電子電流、 $G_p$ ：正孔発生率、 $G_n$ ：電子発生率、 $U$ ：キャリヤ再結合率

この連立偏微分方程式を直接解析的方法で解くことは不可能であり、数値解法を導入し実行している。数値解析の離散化の方法として、ここでは差分法を採用した。上述の基本方程式を離散化して得られる差分方程式は  $p$ 、 $n$ 、 $\Psi$  につき非線形であるから、これを線形化するために Newton の反復法を用いる。ある格子点の  $p$ 、 $n$ 、 $\Psi$  の試行値を  $p_0$ 、 $n_0$ 、 $\Psi_0$ 、修正量を  $\delta p$ 、 $\delta n$ 、 $\delta \Psi$  とすれば、最終的に次式のような  $\delta p$ 、 $\delta n$ 、 $\delta \Psi$  に関する行列ベクトル方程式が得られる。

$$\left[ \begin{array}{c} \square \quad \square \quad \square \quad \square \\ \square \quad \square \quad \square \quad \square \\ \square \quad \square \quad \square \quad \square \end{array} \right] \left[ \begin{array}{c} \delta p \\ \delta n \\ \delta \Psi \end{array} \right] = \left[ \begin{array}{c} f \\ f \\ f \end{array} \right] \dots \dots \dots (6)$$

$$\delta y = (\delta p, \delta n, \delta \Psi)^T \dots \dots \dots (7)$$

一次元の場合、係数行列は三対角行列となり、各要素  $\square$  は更に  $p$ 、 $n$ 、 $\Psi$  に関する  $(3 \times 3)$  行列となっている。これは消去法によって解くことができる。

二次元の場合は、各要素  $\square$  が  $(3 \times 3)$  行列であるブロック五対角行列となる。これを従来は線過緩和法(SLOR 法)で解いていたが、MBT のような複雑で微細な構造をもつデバイスに対しては、収束性にやや難点がある。これは SLOR 法の場合、特定の格子点の変数を計算する際に両側のラインからの拘束が強く働き、式(4)、(5)における電流の発散  $\operatorname{div} \mathbf{J}_p$ 、 $\operatorname{div} \mathbf{J}_n$  などの精度が悪くなるためである。

そこで Stone 法による解法を試みた。Stone 法は五対角行列の外側に更に 2 本のラインを付け加えて LU 分解することによって解く方法であり、MOS FET の二次元解析などに広く用いられている。この場合、ポアソン方程式、正孔、又は電子の電流連続方程式を独立して解いているが、バイポーラデバイスでは高注入レベルを扱うため  $p$ 、 $n$ 、 $\Psi$  の間の相互作用が極めて強く、これらの変数を一括して解く必要がある。したがって、MBT のシミュレーションでは従来の Stone 法を各要素が  $(3 \times 3)$  行列となるブロック五対角行列に拡張して、 $p$ 、 $n$ 、 $\Psi$  に関して同時に一括して解



橋本 理

昭和43年入社。電力用半導体素子の研究・開発に従事。現在、(株)富士電機総合研究所電子デバイス研究所主任研究員。



田上 三郎

昭和43年入社。電力用半導体素子の開発・設計に従事。現在、松本工場パワーデバイス部主査。

いている。

### ③ MBT のシミュレーション

#### 3.1 解析のモデル

MBT の単位セルの構造を図 1 に示す。このデバイスはバイポーラトランジスタのベース電流を MOS FET が供給する形になっており、この点が特徴である(図 2)。MBT のスイッチングは薄い酸化膜を介したゲート電極に正又は負の電圧を印加することによって行われる。電圧印加によって酸化膜 - シリコン界面には反転層、蓄積層、又は空乏層が形成され、キャリヤの制御が行われる。したがって、この界面は MBT の核心をなす部分である。界面が満足すべき境界条件は次のとおりである。

図 1 MBT の構造

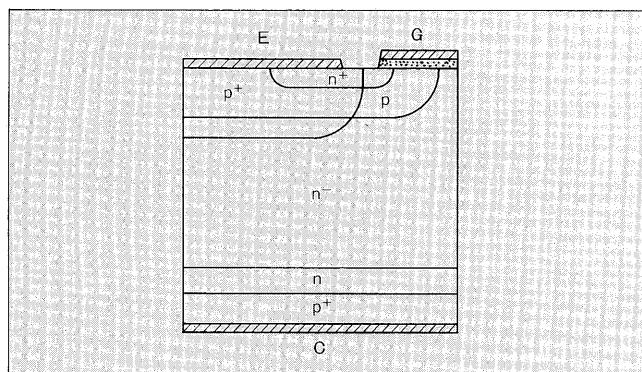


図 2 MBT の等価回路

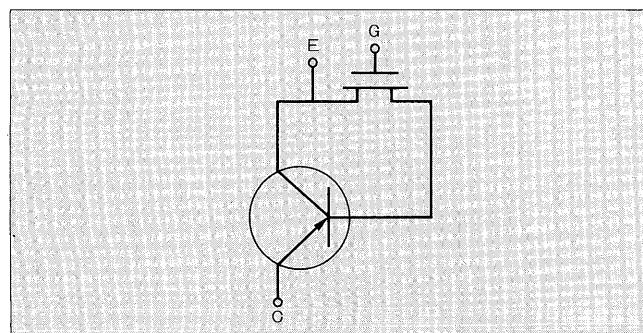
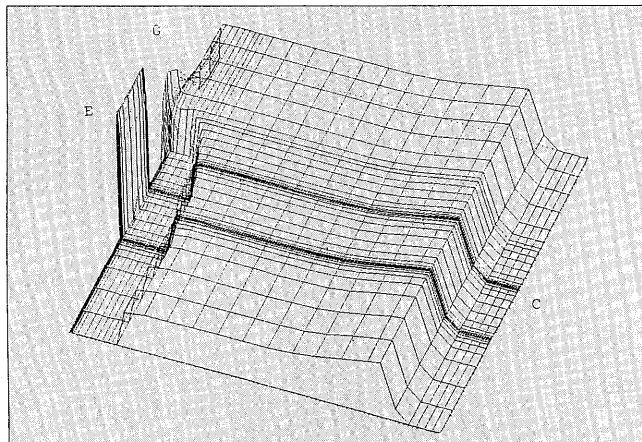


図 3 スレッシュホールド前の電子濃度



(1) 界面を含む閉曲面でガウスの定理が成立している。

(2) 界面に垂直な電流成分はゼロである。

図 4 スレッシュホールド時の電子濃度

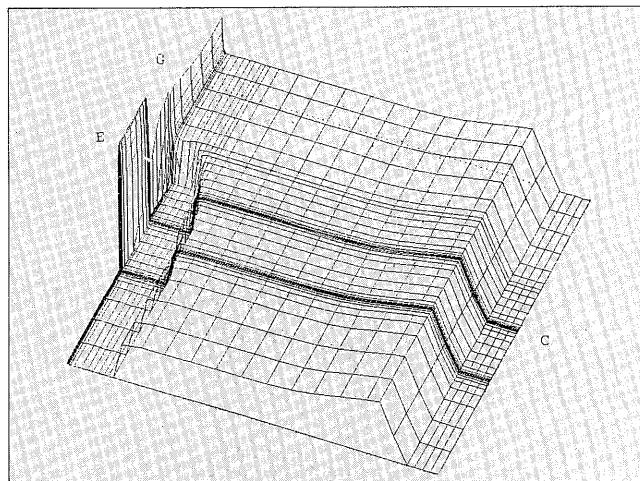


図 5 正孔濃度

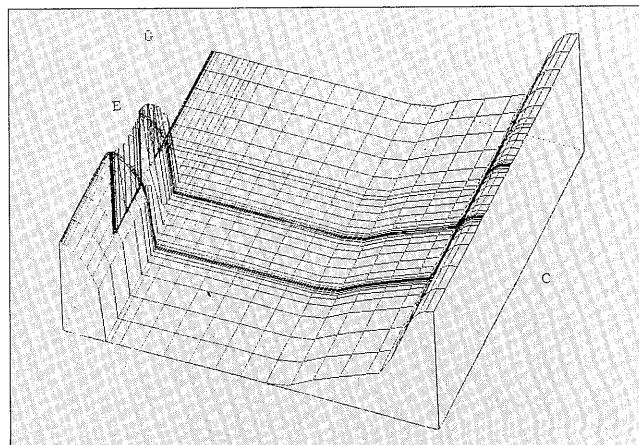


図 6 電子電流と正孔電流

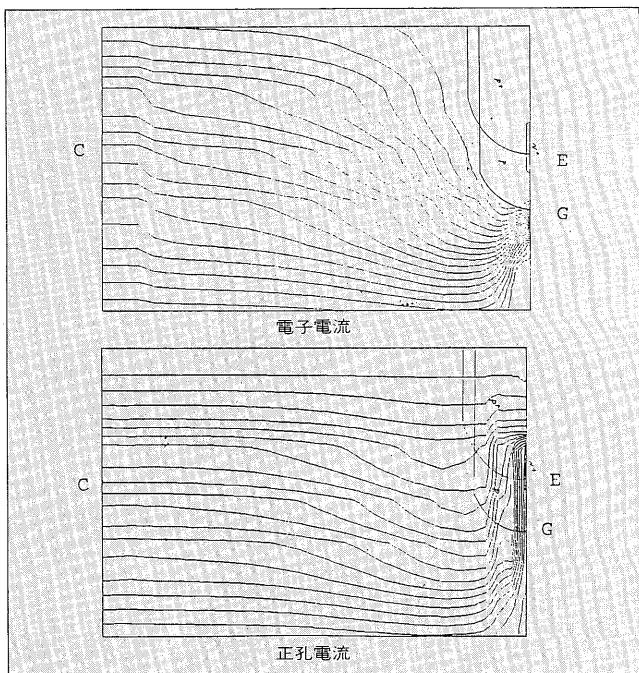
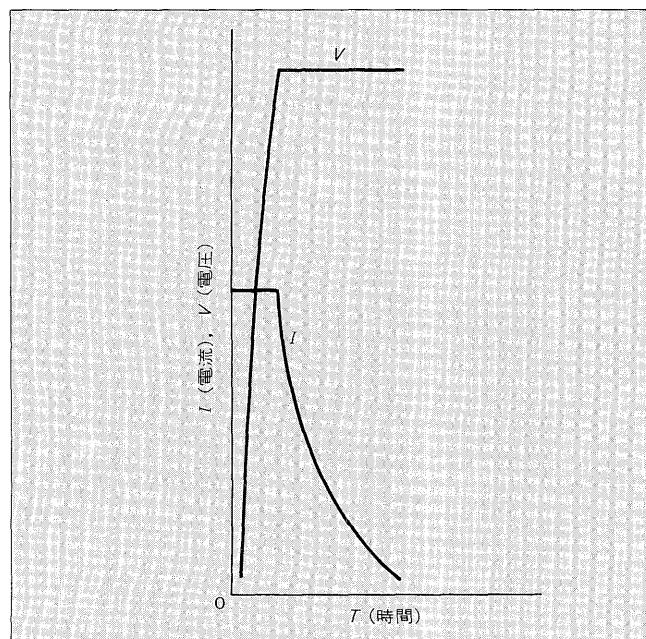


図 7 ターンオフ波形



この条件を設定することによってゲート電圧  $V_G$  を与えるだけで、界面におけるチャネルの形成とエミッタ領域からの電子の注入、注入電子による界面電位の再修正など、チャネル部のダイナミックな過程はすべて記述できる。

### 3.2 MBT のシミュレーション結果

エミッタ - コレクタ間電圧を正とし、エミッタ - ゲート間電圧を次第に増してゆくと、p ベースの濃度の低い部分に表面反転層が形成される（図 3,  $V_G = 2.7\text{V}$ ）。この時点では n 形反転層はまだエミッタ領域と分離しており、n チャネルを形成するには至っていない。したがって電流は流れない。更にゲート電圧を上げてゆくと反転層はエミッタ領域に到達し、n チャネルが形成されるため急に電流が流れ始める（図 4,  $V_G = 3.5\text{V}$ ）。この時の  $V_G$  がスレッシュホールド電圧である。電流の扱い手は、主として電子によるドリフト電流であるから応答は極めて速い。

一方、図 5 に見られるように、コレクタ領域から注入された正孔は高注入レベルに達するまでは拡散によって広がるため、電子に比べて応答が遅れる。これがゲート電流が

供給されてからオン状態に達するまでの遅れ時間となる。

図 6 にオン状態の電子電流線及び正孔電流線を示す。このように電子電流と正孔電流は薄いチャネル層を境に明確に分離されており、図 2 の等価回路モデルが正しいことが確認されている。

MBT は電圧駆動形であるため、現実のデバイスのゲート電流を直接測定することは困難であるが、シミュレーションによってチャネルから排出される電子電流として算出され、これから  $h_{fe}$  などの素子設計に必要なパラメータも容易に求めることができる。また、ラッチアップは p ベースを流れる正孔電流による電位降下によってエミッタ、p ベース間の接合が順バイアスされることによって起こるから、これを避けるための p ベースの不純物プロフィールもシミュレーションによって決定することができる。

図 7 に計算された L 負荷ターンオフ波形を示す。望ましいスイッチング特性を実現するための諸パラメータは、このような計算から決定される。

### 4 あとがき

以上、一例として MBT のシミュレーションについて述べてきた。この手法は他のパワーデバイスにも広く応用されている。パワーデバイスのシミュレーションは、オン電圧、スイッチング波形、スレッシュホールド電圧、ラッチアップ耐量など、外部から観測される物理量はすべて計算することができるだけでなく、電子、正孔、電位の分布やキャリヤの流れを直接目で見ることができるため、新しい素子の動作原理の解析や破壊モードの予知、最適接合設計などに役立ち、また開発期間の短縮を図るうえでも非常に有効な手段である。

### 参考文献

- (1) Baliga et al.: The Insulated Gate Transistor, A New Three-Terminal MOS-Controlled Bipolar Power Device, IEEE Tr. ED-31, 821 (June 1984)
- (2) H. L. Stone : Iterative Solution of Implicit Approximations of Multidimensional Partial Differential Equations, SIAMJ. Numer. Anal., 5, p.530 (1968)



\*本誌に記載されている会社名および製品名は、それぞれの会社が所有する商標または登録商標である場合があります。