

統合コントローラ「MICREX-SX シリーズ」の スケーラブルマルチコントローラ

渡辺 哲仁(わたなべ てつひと)

坂本 義貞(さかもと よしさだ)

石井 靖(いしい やすし)

① まえがき

トータル FA (Factory Automation) を支える制御用コンポーネントの中核であるプログラブルコントローラ (PLC) は、FA システムの多様化・複雑化への対応とダウンサイジング、コストダウンという時代の要求を受け、急速に進歩している。近年では、それらに加えオープン化対応という新たな市場要求にこたえるべく各社しのぎを削っている。富士電機では上記のような市場要求をふまえ、国内で初めて国際標準 IEC 規格〔IEC61131-3 (旧番号体系 IEC1131-3¹⁹⁹³)〕準拠のプログラミング言語 (以下、IEC 言語と略す) をサポートする「MICREX-SX シリーズ」を市場に投入した。本サポートにより、異メーカー間の PLC でもプログラムの互換性を持たせることが容易となり、PLC ユーザーへ大きなメリットを提供することになった。また、IEC 規格をはじめとした各種安全規格に対応し、かつオープンネットワーク対応も実現している。さらに性能面でも、業界最高速レベルの、1 命令 20 ns (基本命令) の実行時間を実現している。

本稿では、こうしたオープン化指向をもとに製品化した、統合コントローラ「MICREX-SX シリーズ」の核となるスケーラブルマルチコントローラ SPH (ハードウェア PLC) の仕様と特長についてその概要を紹介する。

② スケーラブルマルチコントローラのシステム構成と概要

図 1 にスケーラブルマルチコントローラ SPH のシステム構成を示す。SPH の CPU モジュールは 2 形式あり、1 命令あたり 20 ns (最高値) の実行時間で処理する SPH300 と、70 ns の SPH200 をラインアップしている。

また、これら CPU モジュールに機能ソフトウェアモジュールを組み込むことにより、簡易位置決めや汎用通信など、従来の機能モジュールの持っている機能を実現させることが可能である。

PIO や通信などのモジュールは SX バスで接続され、電

源モジュールやベースボードを除き、最大 254 台接続できる。各モジュールには SX バス用の LSI が搭載され、高速データ転送を実現している。SX バスシステムでは、I/O リフレッシュの定周期性を確保しており、最小 0.5 ms から設定、動作させることができる。これにより、従来からユーザーの不満が大きかったプログラムスキャンごとの I/O リフレッシュ時間の揺らぎを抑えることが可能となり、より使い勝手が向上している。

CPU モジュールは、1 システムに最大 8 台までのマルチ CPU システムを構築することができる。複数 CPU モジュールによる並列処理により、1 CPU あたりの負荷を軽減し、大規模なアプリケーションプログラムも高速に処理できる。また、機能処理専用 CPU として機能を分離させ、負荷分散させることなども可能である。このマルチ CPU システム構築時にも、I/O リフレッシュの定周期性は確保される。さらに超高速なデータ授受が要求される場合は、マルチ CPU 専用バスであるプロセッサバスを使用することにより、よりパフォーマンスの高いマルチ CPU システムを構築することが可能になる。マルチ CPU システム構築時には、各 CPU モジュールは、SX バスやプロセッサバスに接続されている各モジュールを共通資源として利用することができる。

通信モジュールについては、SX バス上に、リモート I/O マスタモジュールは最大 8 台、汎用通信モジュールや PC カードインタフェースモジュールなどは最大 16 台まで接続することができる。これら通信モジュールのなかには、PLC 上位や PLC 間のネットワークである Ethernet^注 や PLC 下位レベルのネットワークである JPCN-1、DeviceNet、AS-i など、オープンネットワーク対応モジュールが用意されており、異機種、異メーカー間接続も可能である。

以下に基本的な各モジュールの概要を説明する。

注 Ethernet : 米国 Xerox Corp. の登録商標



渡辺 哲仁

プログラブルコントローラの開発設計に従事。現在、システム事業本部 SI センター制御技術開発部主査。



坂本 義貞

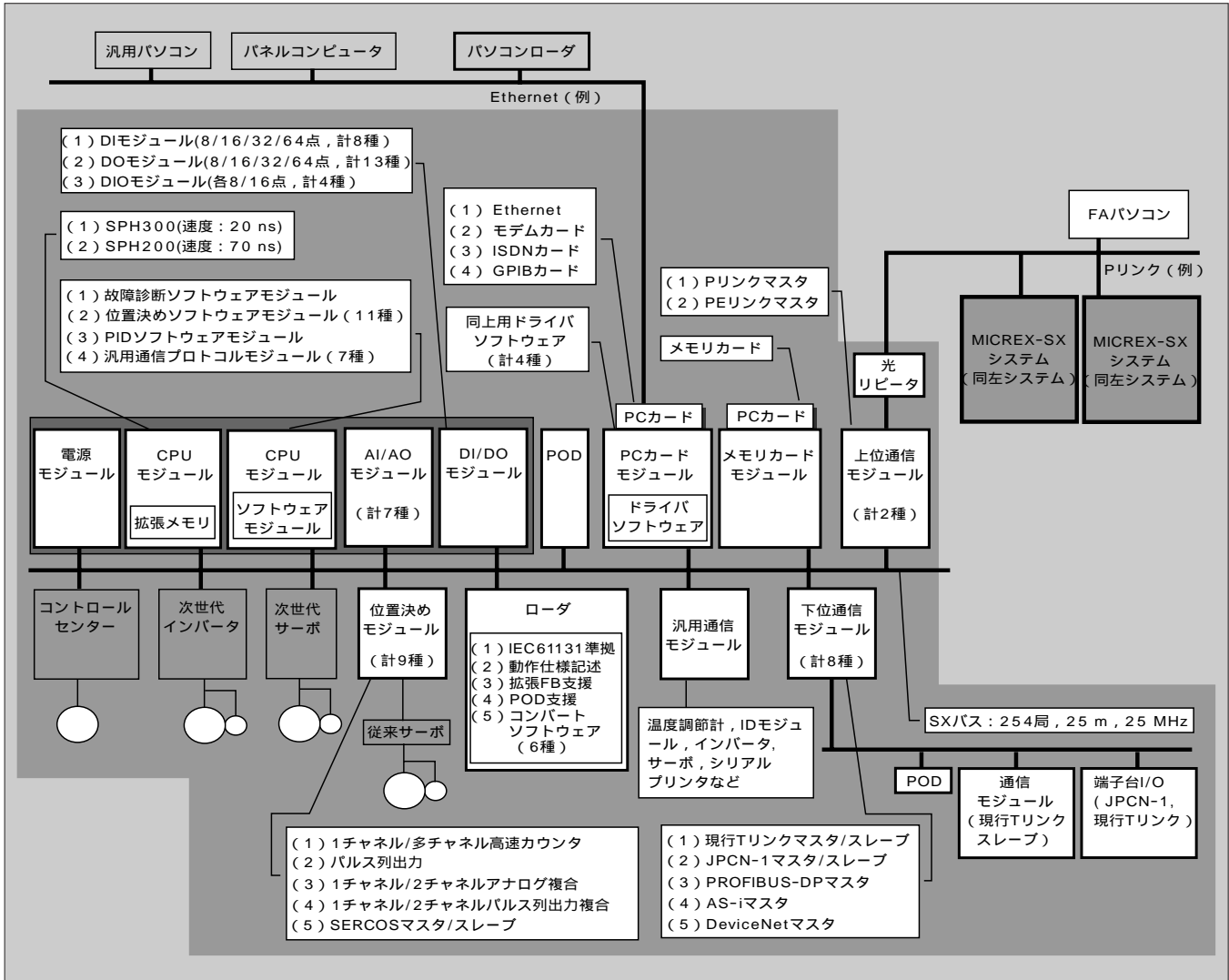
プログラブルコントローラの開発設計に従事。現在、機器事業本部機器制御事業部 PLC 開発部主査。



石井 靖

プログラブルコントローラの開発設計に従事。現在、吹上工場電子設計部主査。

図1 スケラブルマルチコントローラ SPH のシステム構成



③ CPU モジュール

SPH の CPU モジュールは、IEC 言語で記述されたアプリケーションプログラムの実行により、プロセスの入力データを演算加工しプロセスに出力し、同時に、システム全体（システムバス、システム構成要素の各種モジュール）のイニシャライズ・状態監視、プロセス入出力データ転送、メッセージ転送などを制御する。

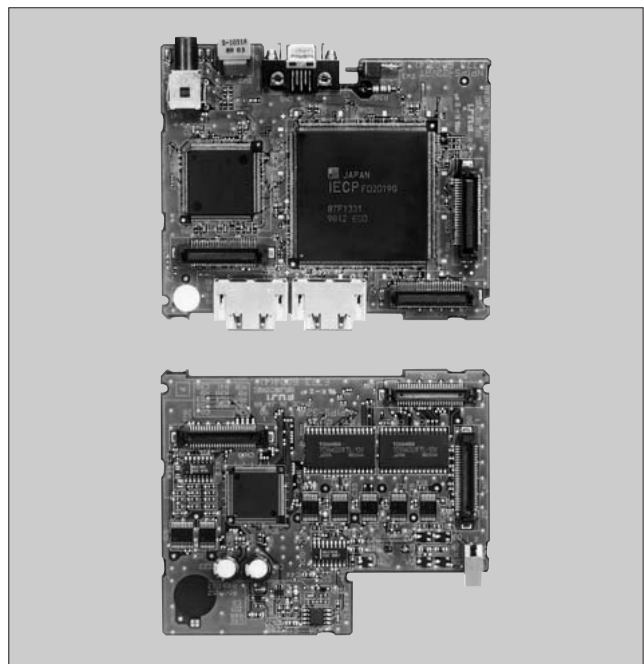
3.1 ハードウェア

図2に SPH300 のプリント基板（2枚構成）を示す。CPU モジュールを開発するうえでの主な技術課題は、高速化、小形化、コストダウン、低消費電力、ノイズ対策であった。これらの課題解決のために以下の策を採用した。

(1) IEC 言語演算プロセッサ LSI の開発

IEC 言語に対し RISC 構造に適した中間コード言語（以下、I コードと略す）を開発し、プログラム支援ツールとはこのコードでインタフェースする。約50万ゲート規模の LSI の中に各種専用演算器、周辺制御回路を搭載し、基本

図2 SPH300 のプリント基板



AF98-227 / AF98-228

表1 スケラブルマルチコントローラSPHのCPUモジュールの機能と仕様

機能項目		仕様	
		SPH300	SPH200
実行制御方式		ストアードプログラム	
入出力接続方式		直結入出力方式 (SXバス), リモート入出力方式 (Tリンク/JPCN-1)	
入出力制御方式		SXバス上: 同期リフレッシュ Tリンク上: 10 ms定周期リフレッシュ (スキャンに非同期)	
入出力点数		512ワード (最大8,192点)	
CPU		32ビットOSプロセッサ 32ビット実行プロセッサ	専用プロセッサ
メモリ	プログラム	32,768ステップ	16,384ステップ
	データ	32,768ワード	16,384ワード
プログラミング言語 (IEC61131-3準拠)		IL言語 (Instruction List), ST言語 (Structured Text), LD言語 (Ladder Diagram), FBD言語 (Function Block Diagram), SFC言語 (Sequential Function Chart)	
命令語長		可変長 (言語により異なる)	
命令実行時間	シーケンス命令	20 ns/命令 ~	70 ns/命令 ~
	応用命令	40 ns/命令 ~	140 ns/命令 ~
データメモリ	入出力メモリ (IQ)	512ワード	
	システムFB用 インスタンスメモリ (SFM)	16,384ワード (デフォルト値) ○ タイマ: 512点 (4,096ワード) ○ 積算タイマ: 128点 (1,024ワード) ○ カウンタ: 256点 (1,024ワード) ○ 微分: 1,024点 (2,048ワード) ○ その他: 8,192ワード	4,096ワード (デフォルト値) ○ タイマ: 128点 (1,024ワード) ○ 積算タイマ: 32点 (256ワード) ○ カウンタ: 64点 (256ワード) ○ 微分: 256点 (512ワード) ○ その他: 2,048ワード
	標準メモリ (M)	8,192ワード (デフォルト値)	4,096ワード (デフォルト値)
	リテインメモリ (RM)	4,096ワード (デフォルト値)	2,048ワード (デフォルト値)
	ユーザーFB用 インスタンスメモリ (FM)	4,096ワード (デフォルト値)	2,048ワード (デフォルト値)
	システムメモリ (SM)	512ワード	
使用可能なデータ型		1ビット: BOOL 16ビット: INT, UINT, WORD 32ビット: DINT, UDINT, REAL, TIME, DATE, TOD, DT, DWORD その他: STRING	
タスクの種類	デフォルトタスク	常時サイクリックに繰返し実行	
	定周期割込みタスク	指定した周期 (0.5 ms, 1 ms ~ 10 s) ごとに1回実行, タスクの優先度: 0 ~ 3レベル可能	
	イベント割込みタスク	指定したBOOL変数が "真" に変化したときに1回実行, タスクの優先度: 0 ~ 3レベル可能	
タスク本数		1本 (デフォルト) + 4本 (定周期とイベントの合計)	
タスクの優先度		0 > 1 > 2 > 3 > デフォルト	
POU本数	プログラム本数	128本	64本
	ファンクションブロック本数	512本	256本
	ファンクション本数	512本	128本
診断機能		自己診断 (メモリチェック, CPU診断など) システム構成監視, システム構成モジュール故障監視	
カレンダー機能		時刻範囲: 2069年12月31日23時59分59秒まで	
メモリのバックアップ	使用電池	リチウム一次電池	
	バックアップ時間	5年 (25)	

命令 20 ns, フローティング命令 80 ns を実現した (SPH 300)。

(2) 3.3V 単一電源部品の全面採用

高速演算, 1ms スキャンという高速制御を実現するため, 3.3V 単一電源部品を全面的に採用し, 併せて低消費電力を実現した。

(3) 6層ブラインドバイアプリント基板採用

高速デジタル信号を扱うプリント基板上では, 配線に

分布定数回路が形成され複雑なノイズが発生する。

ノイズ対策手法の一つとして, プリント基板の表裏を貫通しないで表面パターンと中層パターンを接続する6層のブラインドバイアプリント基板を採用し, 配線上の不要なインダクタンスを軽減した。

3.2 機能・仕様

表1にCPUモジュールの機能と仕様を示す。

表 2 SXバスの基本仕様

伝送速度	25 Mビット/秒
最長伝送距離	25 m
最大接続局数	254台(うちマスタ局は、最大8台)
伝送路媒体	ツイストペアケーブル(カテゴリ-5)
接続形態	バス型(トポロジーはリング型)
符号化方式	NRZI
通信方式	トークンバス方式と独自仕様
伝送データ	入力データ 出力データ プロセッサ間データ メッセージデータ

SPHのCPUモジュールでは、データメモリへの変数の割当てとタスク制御処理に以下の特長を持たせている。

(1) データメモリ割付け

IEC言語の変数領域は、入出力データ領域とメモリ領域の二つがあり、物理メモリアドレスを意識しないで変数名を割り当ててプログラミングを行う。また、メモリ領域に対してはイニシャルクリアとイニシャル保持という二つのデータの属性がある。

SPHのCPUモジュールでは、データメモリを表1に示すように、入出力メモリ(IQ)、標準メモリ(M)、リテンメモリ(RM)などの6種の領域に区分管理し、プログラム支援ツールが生成した物理メモリアドレスによりメモリの実態と対応づけている。リテンメモリはデータをイニシャル保持する領域である。

これらのメモリ領域は、種々のアプリケーションプログラムに対応できるようにサイズ設定が可変となっている。入出力メモリとシステム状態フラグを表示するシステムメモリは固定サイズである。

(2) タスク制御

アプリケーションプログラムは、デフォルトタスク、定周期割込みタスク、イベント割込みタスクの3種類のタスク(表1)のスケジューリングで実行される。各タスクのプログラムは、独立にプロセスデータ入力 演算実行 プロセスデータ出力の順に実行し、SXバスのデータ入出力と同期がとられる。

3.3 言語処理仕様

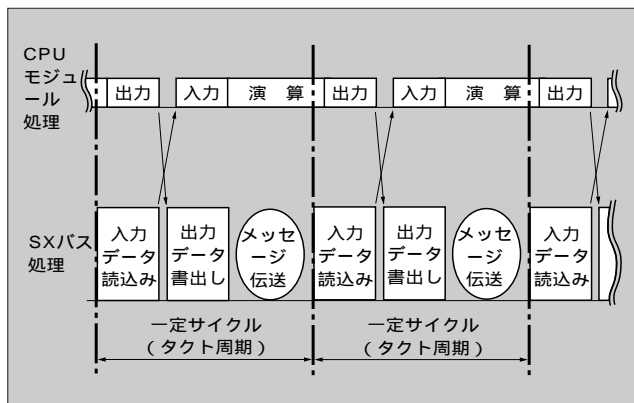
(1) IEC言語とIコード

IEC言語の5種類のプログラミング表現(表1)に対し、SPHでは、プログラミング支援ツールが生成するIコードで対応づけ、処理系のハードウェアをコンパクトに実現している。データ型は、表1に示す型をサポートしている。また、IEC言語の標準関数にさらに拡張した富士電機のオリジナル関数も備えている。

(2) ローカル変数とグローバル変数

IEC言語では、一つのプログラム内のみで使用する変数(ローカル変数)と複数のプログラム間で使用する変数(グローバル変数)がある。

図3 SXバスのデータ転送



特に、SPHでは、異なったCPUモジュール間でのグローバル変数のアクセスも可能である。

4 バスシステム

4.1 SXバス

SXバスは、MICREX-SXシリーズの中核となるシステムバスである。シリアル化により各種モジュールの分散配置を容易にし、スケラブルなシステム構築を可能とするだけでなく、従来の平行バスに比較して小形化、コストの優位性を実現している。

(1) 基本仕様

表2にSXバスの基本仕様を示す。SXバスはリンク型であるが、ケーブルコネクタ接続においてはバス型と同等に取り扱える。またT分岐も可能である。

(2) マスタ局とスレーブ局

SXバス上では、最大254台のモジュールが接続可能である。モジュールにはマスタ局とスレーブ局がある。

マスタ局はデータ送受信だけでなく、各種バス制御・監視も行う。スレーブ局はマスタ局の制御下であり、SXバスに対して受動的にデータ送受信を行う。

マルチCPUシステムにおいては、特定のマスタ局がSXバス全体を管理している。

(3) データ転送サイクル

SXバスのデータ転送は図3に示すように、入力データ読み込み(各モジュールの状態情報とプロセス入力データ)と出力データ書出し(プロセス出力データ)およびメッセージ伝送から構成され、CPUモジュールのデータ入力、演算、データ出力動作と同期して処理される。

マスタ局はこれらのデータ転送をタクト周期という一定サイクルで一巡するよう管理する。

(4) SXバスの監視機能

回線におけるCRC異常監視、未定義フレーム監視、フレーム長監視、シンボル異常監視など、また、回線インタフェース部におけるオーバラン、アンダラン検出など、専用LSIでのRAS機能を充実させ、シリアル伝送における信頼性を向上させている。

表3 入出力モジュール，電源モジュール，ベースボードの仕様概要

分類	商品コード	仕様概要	接続方式	規格対応
デジタル 入力モジュール	NP1X1606-W	DC24 V, 16点, 7 mA, フィルタ時間可変	着脱式端子台	
	NP1X3206-W	DC24 V, 32点, 4 mA, フィルタ時間可変	コネクタ	
	NP1X6406-W	DC24 V, 64点, 4 mA, フィルタ時間可変	コネクタ	
	NP1X3206-A	DC24 V, 32点, 4 mA, フィルタ時間可変, パルスキャッチ内蔵	コネクタ	
	NP1X0810	AC100~120 V, 8点, 10 mA	着脱式端子台	
	NP1X1610	AC100~120 V, 16点, 10 mA	着脱式端子台	—
	NP1X0811	AC200~240 V, 8点, 10 mA	着脱式端子台	
	NP1X3202-W	DC 5V/12 V, 32点, 3 mA/9 mA, フィルタ時間可変	コネクタ	
デジタル 出力モジュール	NP1Y08T0902	トランジスタシンク, DC12~24 V, 8点, 2.4 A/点, 4 A/コモン	着脱式端子台	
	NP1Y16T09P6	トランジスタシンク, DC12~24 V, 16点, 0.6 A/点, 4 A/コモン	着脱式端子台	
	NP1Y32T09P1	トランジスタシンク, DC12~24 V, 32点, 0.12 A/点, 3.2 A/コモン	コネクタ	
	NP1Y64T09P1	トランジスタシンク, DC12~24 V, 64点, 0.12 A/点, 3.2 A/コモン	コネクタ	
	NP1Y08U0902	トランジスタソース, DC12~24 V, 8点, 2.4 A/点, 4 A/コモン	着脱式端子台	
	NP1Y16U09P6	トランジスタソース, DC12~24 V, 16点, 0.6 A/点, 4 A/コモン	着脱式端子台	
	NP1Y32U09P1	トランジスタソース, DC12~24 V, 32点, 0.12 A/点, 3.2 A/コモン	コネクタ	
	NP1Y64U09P1	トランジスタソース, DC12~24 V, 64点, 0.12 A/点, 3.2 A/コモン	コネクタ	
	NP1Y08S	SSR, AC100~240 V, 8点: 全点独立, 2.2 A/点, 2.2 A/コモン	着脱式端子台	—
	NP1Y06S	SSR, AC100~240 V, 6点, 2.2 A/点, 4.4 A/コモン	着脱式端子台	
	NP1Y08R-04	リレー, DC110 V, AC240 V, 8点, DC30 V/AC264 V: 2.2 A/点, 4 A/コモン	着脱式端子台	
	NP1Y16R-08	リレー, DC110 V, AC240 V, 16点, DC30 V/AC264 V: 2.2 A/点, 8 A/コモン	着脱式端子台	—
	NP1Y32T09P1-A	トランジスタシンク, DC12~24 V, 32点, 0.12 A/点, 3.2 A/コモン, パルス出力内蔵	コネクタ	
デジタル 入出力モジュール	NP1W1606T	DC24 V 8点 ソース入力, DC12~24 V 8点 トランジスタシンク出力	着脱式端子台	
	NP1W1606U	DC24 V 8点 シンク入力, DC12~24 V 8点 トランジスタソース出力	着脱式端子台	
	NP1W3206T	DC24 V 16点 ソース入力, DC12~24 V 16点 トランジスタシンク出力	コネクタ	
	NP1W3206U	DC24 V 16点 シンク入力, DC12~24 V 16点 トランジスタソース出力	コネクタ	
アナログ 入力モジュール	NP1AXH4-MR	高速マルチレンジ入力 4チャンネル, 分解能: 14ビット	着脱式端子台	
	NP1AX04-MR	標準マルチレンジ入力 4チャンネル, 分解能: 10ビット	着脱式端子台	
アナログ 出力モジュール	NP1AYH2-MR	高速マルチレンジ出力 2チャンネル, 分解能: 14ビット	着脱式端子台	
	NP1AY02-MR	標準マルチレンジ出力 2チャンネル, 分解能: 10ビット	着脱式端子台	
電源モジュール	NP1S-22	AC100/240 V入力電源 35 W, 2スロットサイズ	—	
	NP1S-42	DC24 V入力電源 35 W, 2スロットサイズ	—	
ベースボード	NP1BP-13	スロット数 = 13, プロセッサバス付スロット数 = 10	—	
	NP1BS-06	スロット数 = 6, プロセッサバス付スロット数 = 3	—	
	NP1BS-08	スロット数 = 8, プロセッサバス付スロット数 = 3	—	
	NP1BS-11	スロット数 = 11, プロセッサバス付スロット数 = 3	—	
	NP1BS-13	スロット数 = 13, プロセッサバス付スロット数 = 3	—	

⑤ 入出力モジュール，電源モジュール，ベースボード

4.2 プロセッサバス

プロセッサバスは，CPU モジュール間および CPU モジュールと P/PE リンクモジュールとの間のグローバル変数を高速に直接アクセスするための専用データバスである。接続局数は最大10局である。

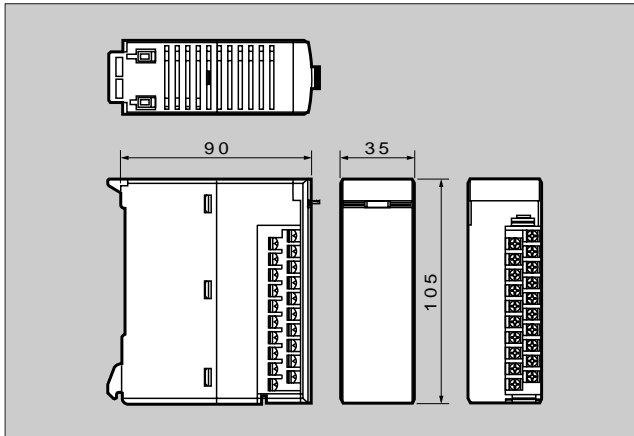
SX バスの I/O 転送と並行して処理することにより，マルチ CPU 間的高速データ転送を実現している。

SPH の高性能を実現するため，表 3 に示す各種入出力モジュール，電源モジュール，ベースボードを新規に開発した。

5.1 入出力モジュール

プロセス入出力 (PIO) にはデジタル入出力 (DI,

図4 入出力モジュールの外形



DO), アナログ入出力 (AI, AO) の各種モジュールがある。

PIO モジュールを開発するうえでの主な技術的課題は小形化, 発熱対策, ノイズ対策であった。

SPH ではこれらの課題を総合的に解決するために, プリント基板の多層 (4 層) 化, 部品のハイブリッド化などを採用している。

また, 熱シミュレーション, EMI シミュレーションおよびノイズ発生強度分布測定の結果から部品定数, 部品配置, 配線パターンなどを最適化している。

これらの施策によって, 当社従来機種 (MICREX-F70) との体積比較で65%の小形化と, 十分な入出力特性, 高いノイズ性能とを実現している。

図4に入出力モジュールの外形を示す。

5.2 電源モジュール

小形, 高出力で並列運転が可能などの特長を有したSPH 専用の電源モジュールである。

SPH ではベースボードを介して, 各モジュールに24 V の単一電源を供給しているため, 各モジュールの消費電流の和を計算するだけで, 容易に必要な電源容量を求めることが可能である。

通常の使用では1台で十分供給可能であるが, 特に消費電流の大きいモジュールを組み合わせる場合などは, 並列運転によって容易に電源容量の増加が可能のため, 容量の異なった数種類の電源を用意する必要がない。

並列運転機能は, 電源容量の増加だけでなく, 電源冗長化の用途にも対応しており, 例えば2台の電源を冗長化の用途で用いた場合, 仮に一方が故障した場合でも, コントローラは運転動作を継続することが可能である。

5.3 ベースボード

ベースボードはアルミニウムの押し出し材を用いたシンプルな構造であり, 6 ~ 13スロットまでの各種サイズがある。

ベースボードの左端には一組の増設 SX バスコネクタがあり, 複数のベースボードを接続してより大規模なコントローラシステムを構築することが可能である。

表4 スケラブルマルチコントローラSPHの一般仕様

項目	仕様概要	
物理的環境	動作周囲温度	0 ~ 55
	保存温度	- 25 ~ + 70
	相対湿度	20 ~ 95%RH 結露しないこと
	汚染度	汚染度2
	耐腐食性	腐食性ガスがないこと 有機溶剤の付着がないこと
	使用高度	標高2,000 m以下
機械的稼働条件	耐振動	片振幅: 0.15 mm, 定加速度: 19.6 m/s ²
	耐衝撃	ピーク加速度: 147 m/s ²
電気的稼働条件	耐ノイズ	方形波: 1.5 kV
	耐静電気放電	接触: 6 kV, 気中: 8 kV
	耐放射電磁界	10 V/m
構造	盤内蔵形	
冷却方式	自然冷却	
絶縁特性	モジュールごとに記載	

ベースボードとベースボードの間は SX バス増設ケーブルで接続するが, この増設ケーブルは総延長25m まで延ばすことが可能である。T 分岐ユニットやベースボードの品ぞろえと組み合わせることで, コントローラの設置自由度が従来機種よりもはるかに高くなっている。

ベースボードには SX バスとプロセッサバスとがあるが, 特に CPU 台数の多い高速なマルチ CPU システムを構築する用途向けとして, プロセッサバスを10スロット分有するタイプ (NP1BP-13) も用意している。

複数のベースボードを用いる場合は, 電源をおのおののベースに1台以上実装する分散電源配置構成となる。

⑥ デザイン・構造

SPH は前面に曲面を配した優美なデザインと, 小形で使いやすい構造をしている。

また単に小形化しただけではなく, ねじなし構造による組立作業の容易性や, 使用材料などは環境に対する影響にも配慮したものとなっている。

6.1 デザインコンセプト

スケラブルマルチコントローラ SPH のデザインキーワードは小形・コンパクト, スケラブル, 丈夫, 高機能, 安全, 環境との調和, 差別化などである。

これらを統合したデザインコンセプトはスケラブル & ソリッドで, 一体感と高密度感を表している。

6.2 ねじなし着脱構造

SPH では MICREX-F70 に引き続きモジュールのベースボード取付けをねじなし構造とした。

アルミニウム押し出し材の採用や, 新しいモジュール着脱方式の開発によって, 高い耐振動性能を有しながら, 容易

な着脱操作性を実現している。

6.3 DIN レール取付け

ベースボードの制御盤への取付方法は、ねじによる取付けと、DIN レールへの取付けのどちらも可能である。

DIN レールへの取付けの場合は、ベースボードをレールに掛けた後、両端を固定金具で締め付け固定する。

また、ねじによる取付けの場合も、ベースボード取付金具を用いることで取付作業の簡便化を可能としている。

6.4 M3 ねじ着脱式端子台

PIO などの端子台には M3 ねじを採用した。

これによって、最大20極の着脱式端子台を備えることが可能になり、小形化と配線作業の容易性を両立している。

主に32点以上の入出力点数の多いモジュールでは、コネクタによる配線となる。

7 一般仕様

スケラブルマルチコントローラ SPH は、厳しい工業

使用環境に耐えうる十分な仕様を達成している(表4)。

また、ハードウェア、ソフトウェアともに PLC の国際規格である IEC61131 (JIS B 3500 ~ 3) に準拠しており、現在下記の各種規格の取得作業中である。

- (1) CE マーキング
- (2) UL, cUL
- (3) NK, ロイド

近年、ノイズに対する規制が厳しくなっているが、MICREX-SX シリーズでは EMI シミュレーションや実測と対策を繰り返し、これらの規格値を達成している。

8 あとがき

MICREX-SX シリーズの核となるスケラブルマルチコントローラ SPH (ハードウェア PLC) の仕様と特長についてその概要を紹介した。今後も、MICREX-SX シリーズの機種拡張と、機能・性能の向上に向けた開発に一層の努力をしていく所存である。





*本誌に記載されている会社名および製品名は、それぞれの会社が所有する
商標または登録商標である場合があります。