

# 擬似共振電源制御 IC

特集

丸山 宏志(まるやま ひろし)

城山 博伸(しろやま ひろのぶ)

打田 高章(うちだ たかあき)

## 1 まえがき

近年、地球温暖化問題が注目され、電気製品全般での省エネルギー化要求、製品別の待機電力規制などが年々厳しさを増している。

このような状況の中、富士電機では商用交流電源（AC 100V、240V）を直流電源に変換する AC-DC コンバータ用スイッチング電源の制御 IC として、省エネルギーに対応した製品を開発してきた。中でも起動素子内蔵タイプと呼ばれる待機電力低減に有効な制御 IC の製品化を推進しており、固定周波数動作の PWM（Pulse Width Modulation）制御 IC「FA5516」シリーズなどを開発している。このタイプの IC は AC100 ~ 240V といった高電圧の入力電圧からスイッチング開始前に起動電流を制御 IC の VCC 端子に供給し、スイッチング動作を開始してトランスにより二次側電圧が立ち上がると起動電流をカットする機能を持つ高耐圧起動素子を内蔵している。従来は起動抵抗を用いて IC が動作している間は常時流れていた起動電流を、必要なときだけ流すように切り換えることが可能になった。

今回、起動素子内蔵タイプの疑似共振電源制御 IC「FA5530」「FA5531」を開発したのでその概要を紹介する。

## 2 製品の概要

### 2.1 特徴

FA5530、FA5531 は、疑似共振型の制御方式を採用したスイッチング電源用に開発した AC-DC 電源制御 IC である。補助巻線電圧でパワー MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）のドレイン電圧を間接的に監視し、トランスに蓄積したエネルギーを二次側に供給し終わったあとの共振振動の電圧ボトムでタイミングを取って次のサイクルのオンを行わせることで、スイッチングロスと低減し、高効率・低ノイズ化を容易にすることができ、プリンタ用や液晶テレビ用電源などノイズ対策が課題となるアプリケーションに適している。

図 1 に製品の外観（DIP-8、SOP-8）、図 2 に FA5531

図 1 製品の外観

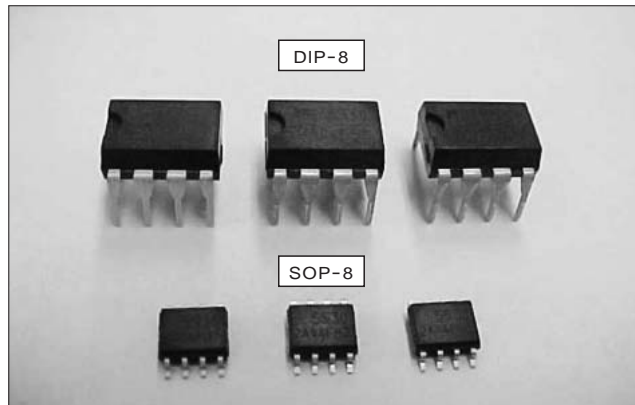
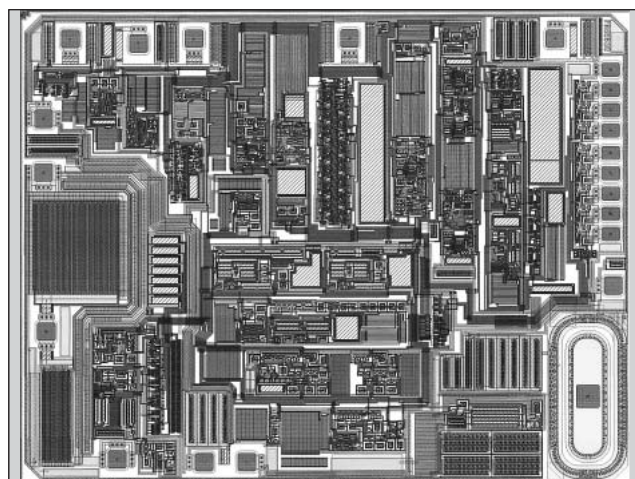


図 2 FA5531 のチップ



のチップを示す。IC の特徴は以下のとおりである。

- ① 500V 耐圧の JFET（Junction Field Effect Transistor）を内蔵し、VCC 端子の電圧で VH 端子から充電電流を供給・停止する。  
 電流供給時：7 ~ 3.5 mA（ $V_{CC} = 0V \sim UVLO$  オフ）  
 電流停止時：20  $\mu$ A
- ② 軽負荷時に疑似共振方式ではスイッチング周波数が高くなるが、その上限スイッチング周波数を制限し、また



丸山 宏志

スイッチング電源制御 IC の開発に従事。現在、富士電機デバイステクノロジー株式会社半導体事業本部半導体工場情報・電源開発部。



城山 博伸

スイッチング電源制御 IC の開発に従事。現在、富士電機デバイステクノロジー株式会社半導体事業本部半導体工場情報・電源開発部。



打田 高章

スイッチング電源制御 IC の開発に従事。現在、富士電機デバイステクノロジー株式会社半導体事業本部半導体工場情報・電源開発部。

FB 端子電圧（二次側からのフィードバック電圧）が 1.3V より低下すると上限周波数をリニアに低下させることでスイッチング回数を低減させる。

上限スイッチング周波数：65 kHz（FA5530）  
130 kHz（FA5531）

最低スイッチング周波数：1 kHz（FA5530，FA5531）

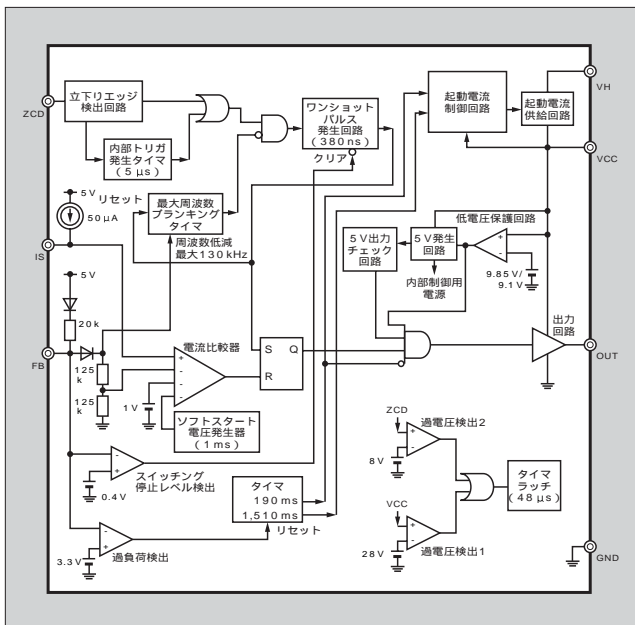
- 3) ZCD 端子は補助巻線電圧の立下りを検出する端子で、しきい値電圧は  $V_{HL} = 62\text{mV}$ ， $V_{LH} = 152\text{mV}$  のヒステリシス付き、また ZCD 入力電圧の上限は  $9.2\text{V}$  ( $I_{Zcd} = 3\text{mA}$ )，下限は  $-0.75\text{V}$  ( $I_{Zcd} = -2\text{mA}$ ) でクランプされる。さらに外部から  $8\text{V}$  以上にプルアップすることで強制的にラッチ停止させることができる。
- 4) VCC 端子はヒステリシスを持つ UVLO（低電圧誤動作防止）回路を内蔵している。  
 $V_{CC} = 9.85\text{V}$  オン/ $9.10\text{V}$  オフ
- 5) IS 端子は、外部 MOSFET の電流をモニタする端子で、最大入力レベルは  $1\text{V}$  である。オン時のノイズ誤動作防止のため  $380\text{ns}$  のブランキング時間を設定している。
- 6) 過負荷保護（自動復帰）、VCC 端子過電圧（ラッチ）、ソフトスタート（ $1\text{ms}$  内部固定）など各種保護機能を内蔵している。
- 7) パッケージは、DIP-8 と SOP-8 の 2 種類で、8 ピンに高耐圧起動素子（VH）端子を設定し、7 ピンを未接続（NC）端子にして高電圧対策としている。

2.2 軽負荷時動作

図 3 に IC 全体のブロック図を示す。

擬似共振制御では、パワー MOSFET のオン期間にトランスに蓄積したエネルギーをオフ期間に二次側にフライバック電圧として伝送し、放し終わった後、トランスの  $L$  とドレイン容量  $C$  との間で共振を起こし電圧が振動す

図 3 FA5531 の回路ブロック図



る。これを利用してドレイン電圧が極小点まで下がったときにタイミングを合わせて次のサイクルのオンを行うことでトランスを流れる電流がゼロでドレイン電圧も小さいときにスイッチングさせるため、スイッチングロスやノイズを低減することができる。

図 3 の ZCD 端子はトランスの補助巻線から抵抗を介して接続され、一次巻線に接続されるパワー MOSFET のドレイン波形とほぼ同じ形状で巻き数比分の 1 の振幅波形がグラウンドレベルを中心に現れる。この波形がハイ側から下がってグラウンドレベルになるタイミングを検出してオントリガを出し（立下りエッジ信号）、遅れ時間込みで実際のボトムでオンするように調整される。

図 4 に負荷状態（出力電力  $P_o$ ）とパワー MOSFET のスイッチング周波数 ( $f_{sw}$ ) の関係、また図 5 に負荷状態による動作波形変化のイメージを示す。重負荷時にはトランスがエネルギーを放出後、共振状態に入り最初の電圧ボトムで次のオンとなる。このときはオン期間も、二次側にエネルギーを伝送するフライバック期間も長くなるためスイッチング周波数は低い状態である。

負荷が軽くなるに従って上記の期間が短くなり周波数が高くなる。FA5531 ではオンから  $7.69\mu\text{s}$  ( $130\text{kHz}$ ) を数えるタイマ（最大  $f_{sw}$  ブランキング）を内蔵し、この期間は立下りエッジ信号を無効とすることで最大スイッチング

図 4 出力電力（負荷）とスイッチング周波数の関係

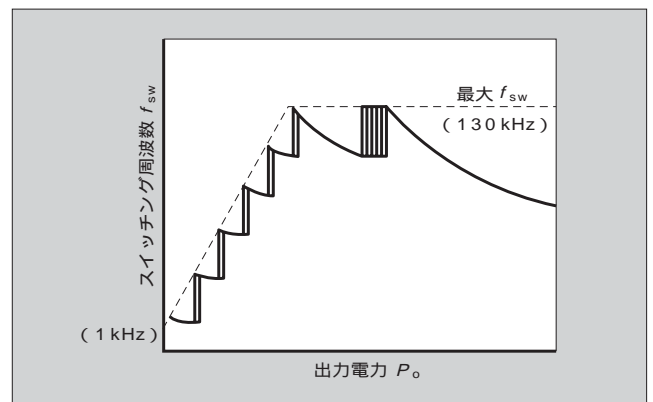
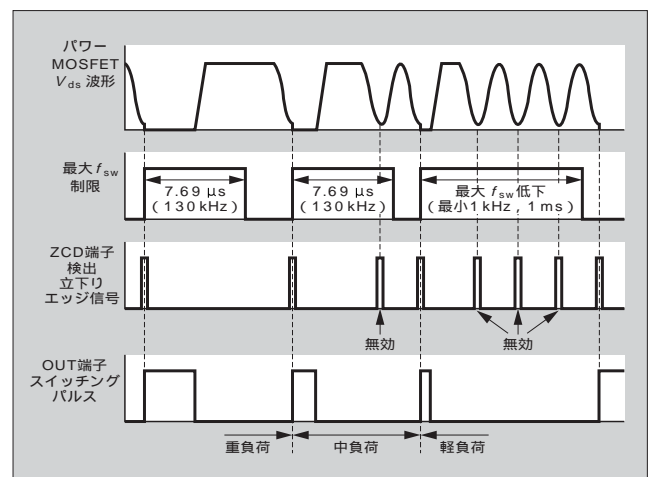


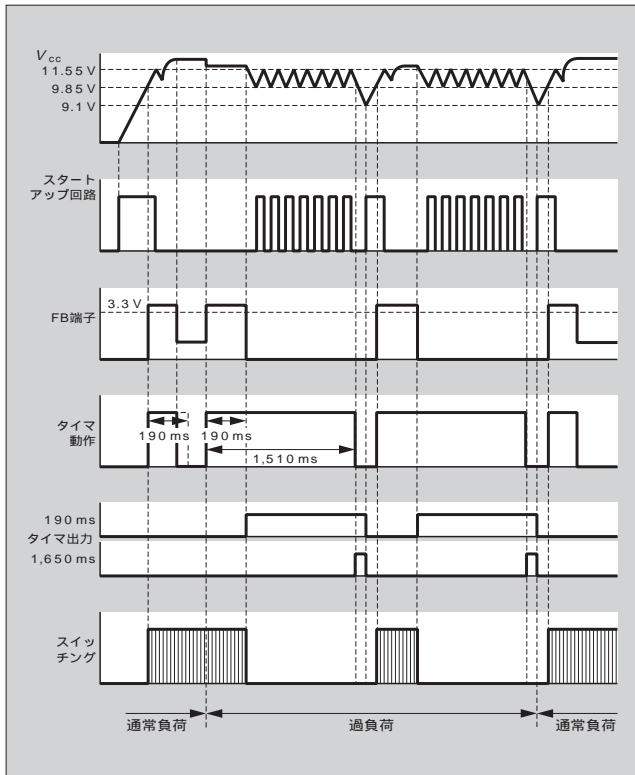
図 5 負荷状態と動作波形



周波数を 130 kHz 以下に制限する。

さらに軽負荷となり、二次側からのフィードバック信号

図 6 過負荷時の動作波形



を受ける FB 端子電圧が 1.3 V 以下に低下すると、前述の最大周波数制限を連続的に低減させて、スイッチング回数を落としていき、最低周波数は約 1 kHz まで低減させることができる (図 4)。

2.3 過負荷時の動作

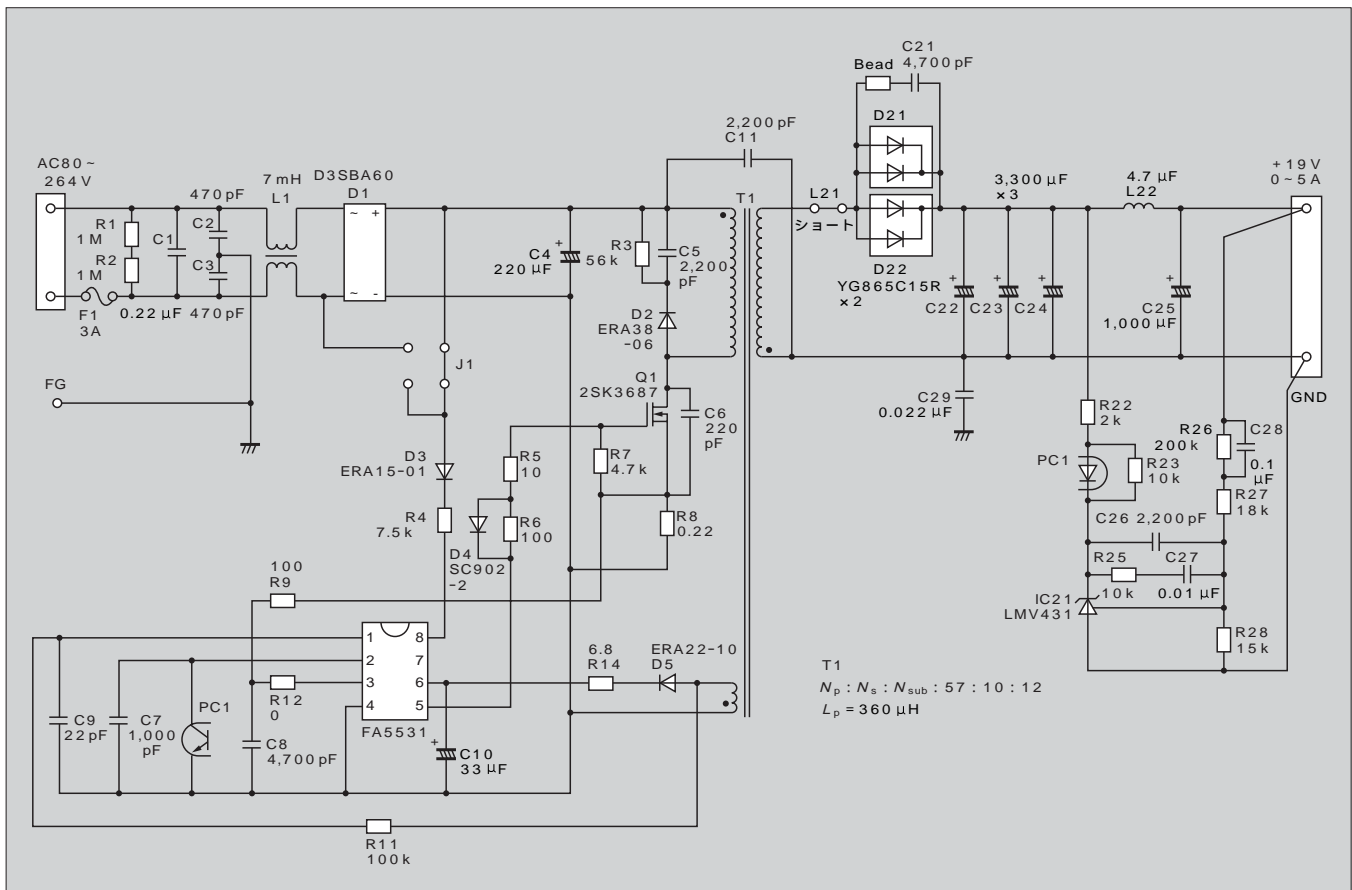
図 6 に過負荷時の動作波形を示す。過負荷状態は FB 端子電圧の 3.3 V 以上で検出し、検出後 190 ms のディレイ時間後スイッチング停止となる。そのため起動時は問題がなければ 190 ms 以内に二次側電圧が正常値に立ち上がり、FB 端子電圧が下がるように平滑コンデンサ容量などを調整する必要がある。いったん過負荷停止となるとさらに約 8 倍の 1,510 ms 期間まで停止状態を維持して、その後 IC はリセットされ再起動する。停止期間中は VCC 電圧が 9.85 V まで低下すると起動素子がオンして、VH 端子からの供給で 11.55 V まで持ち上げる動作を繰り返し、1,510 ms 後に起動回路が動作しなくなり、VCC 端子が UVLO 停止電圧 9.1 V まで下がった時点でリセットが働く。

③ 電源回路への応用

3.1 評価用電源

この IC を使った場合の電源回路としての特性を確認するため、評価用の電源を製作し特性を確認した (図 7)。製作した電源の主な仕様は以下のとおりである。

図 7 評価用電源回路



- 入力電圧：AC80 ~ 264 V, 50/60 Hz
- 出力：DC19 V, 5 A (95 W)
- 保護機能：過負荷保護（自動復帰）、過電流制限、過電圧保護（ラッチ）
- 使用 IC：FA5531（最大周波数：130 kHz）

3.2 最大周波数制限

定格負荷時のスイッチング波形を図8に示す。定格時の波形を見ると、共振のボトムでターンオンしていることが分かる。このときスイッチング周波数は約40 kHzである。

約30%負荷（出力電流1.6 A）の場合のスイッチング波形を図9に示す。一般に擬似共振方式の場合、負荷が軽くなるに従ってスイッチング周波数が上昇していくが、このICは上限周波数を制限する機能を有しており、スイッチング周波数が上限に達すると、共振のボトムをスキップすることでスイッチング周波数の上昇を抑えることができる。図9では共振のボトムを一つスキップして二つめのボトムでターンオンしている部分が現れていることが分かる。

この周波数変化の様子を、出力電流とスイッチング周波

図8 定格負荷時のスイッチング波形（入力100 Vac）

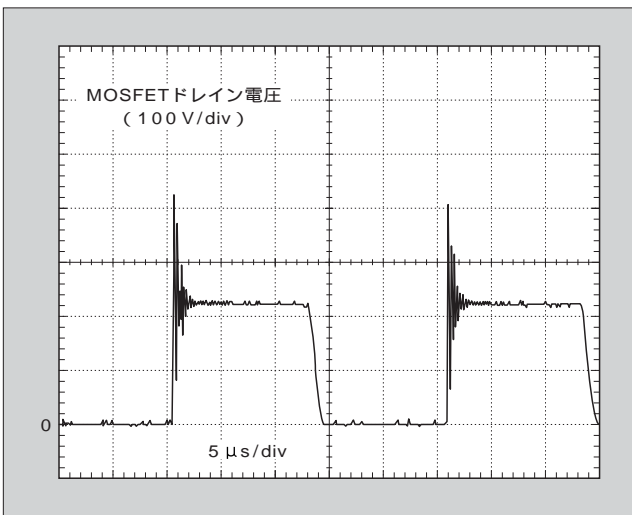
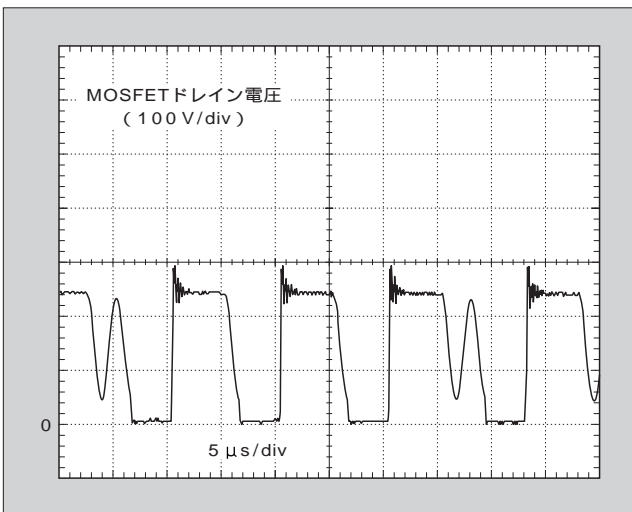


図9 30%負荷時のスイッチング波形（入力100 Vac）



数の関係としてグラフ化したものを図10に示す。中負荷から定格負荷の領域では、出力電力が小さくなるに従い、スイッチング周波数が高くなっていることが分かる。一方、無負荷から中負荷の領域では、100 ~ 110 kHzをピークとして負荷が軽くなるに従いスイッチング周波数が低下していく様子が分かる。

3.3 無負荷時の入力電力

一般の電気製品に使用される電源回路が、無負荷で動作する状態は、例えばACアダプタをコンセントに差し込んだまま、これを利用する機器側を動作させていないような場合に見られる。この場合、機器側は動作していないのであるから、無負荷時の入力電力はすべて損失となってしまう。省エネルギーの観点から見ると、この無負荷時の入力電力を削減することも非常に重要なこととなる。

今回製作した評価用電源で無負荷時の入力電力を測定した結果を図11に示す。この評価用電源の無負荷時入力電力は、AC100 Vの場合67 mW、AC240 Vの場合120 mWと小さく抑えることができた。市場での無負荷時の入力電力に対する要求は使用されるセットにもよるが、300 mW以下程度を求められるケースが多く、これに対し今回の評価

図10 スwitchング周波数特性

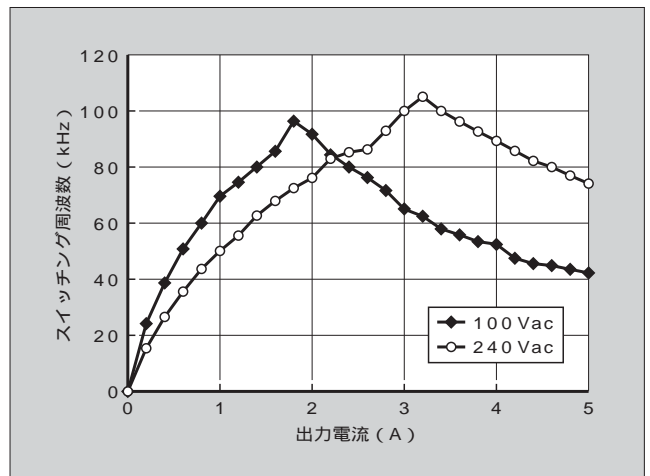


図11 無負荷時の入力電力特性

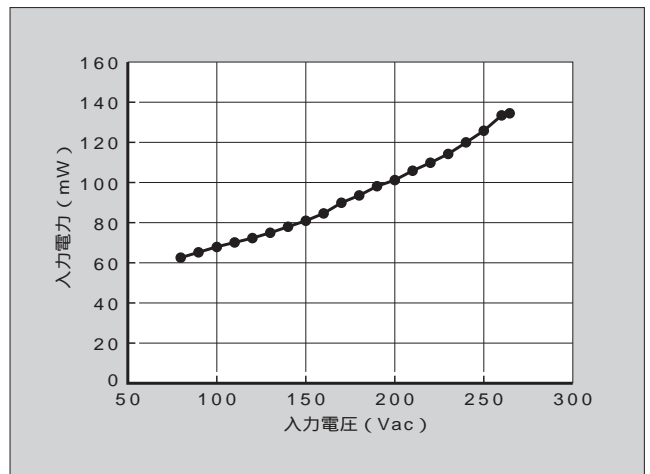
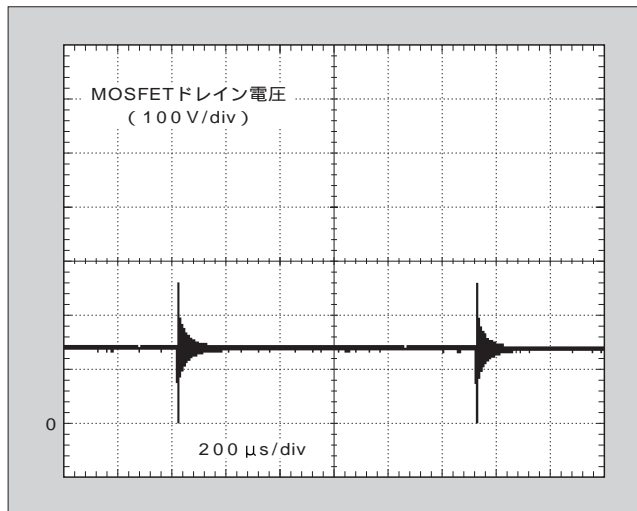


図 12 無負荷時のスイッチング波形 (入力 100 Vac)



用電源では余裕を持ってクリアできる値である。

無負荷時の入力電力を小さく抑えることができたのは、大きく二つの要因が考えられる。

一つは、軽負荷時にスイッチング周波数を低下させる機能の効果が挙げられる。図12にこの評価用電源の無負荷時のスイッチング波形を示す。この図からスイッチング周波数が約 1 kHz まで低下していることが分かる。無負荷や軽

負荷時には、スイッチング周波数を低下させることでスイッチングロスが削減できる。

もう一つは、IC に内蔵した起動回路の効果である。従来の IC の場合、起動回路として抵抗を外付けしていた。この抵抗では電源が動作を開始した後も、例えば 100 mW 程度の損失が常時発生していた。一方、今回の IC の場合、内蔵された起動回路により、電源が動作を開始した後は起動回路での損失をほとんどゼロとすることができる。この効果により無負荷時の入力電力を削減できる。

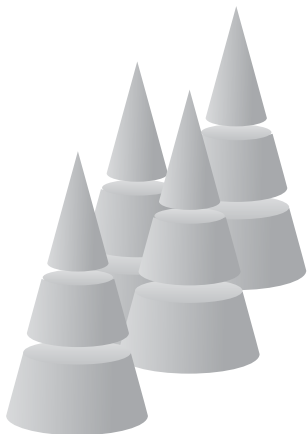
#### 4 あとがき

起動素子内蔵の擬似共振電源制御 IC 「FA5530」「FA5531」について紹介した。この系列の IC として過負荷ラッチ停止動作の「FA5532」も現在系列化中である。

今後、起動素子内蔵タイプの制御 IC は待機電力低減要求に対し、部品点数を増加させずに要求を実現していくためには必須の機能となることが予想され、さまざまな要望に対応するためさらなる系列化を進めていく所存である。

#### 参考文献

- 1) 丸山宏志ほか．起動素子付き低待機電力対応電源 IC．富士時報．vol.76, no.3, 2003, p.149-152.





\*本誌に記載されている会社名および製品名は、それぞれの会社が所有する  
商標または登録商標である場合があります。