
－ 第 5 章 －

保護回路設計方法

	目次	ページ
1	短絡（過電流）保護	5-2
2	過電圧保護	5-6

本章では、IGBT モジュールの保護回路設計手法について説明します。

1 短絡（過電流）保護

1.1 短絡耐量について

IGBT が短絡状態になると IGBT のコレクタ電流が増加し所定の値を超えるとコレクターエミッタ間（C-E 間）電圧が急増します。この特性により、短絡時のコレクタ電流は一定の値以下に抑制されますが、IGBT には高電圧・大電流の大きな責務が印加された状態になりますので、可能な限り短時間でこの責務を取り除く必要があります。

しかしながら IGBT には短絡の状況が発生してから電流を遮断するための時間に制約があります。これは短絡耐量と呼ばれ、図 5-1 のように短絡電流の流れ始めから破壊に至るまでの時間で規定されます。

それゆえ短絡発生時には規定の短絡耐量内で遮断する必要があります。

短絡耐量はコレクターエミッタ間電圧 V_{CE} やゲートエミッタ間の印加電圧 V_{GE} 、接合温度 T_j などの条件に依存します。一般的に短絡耐量は電源電圧 E_d が高い程、また、接合温度 T_j が高い程小さくなります。

なお各シリーズの短絡耐量は、アプリケーションマニュアルもしくはテクニカルデータを参照願います。

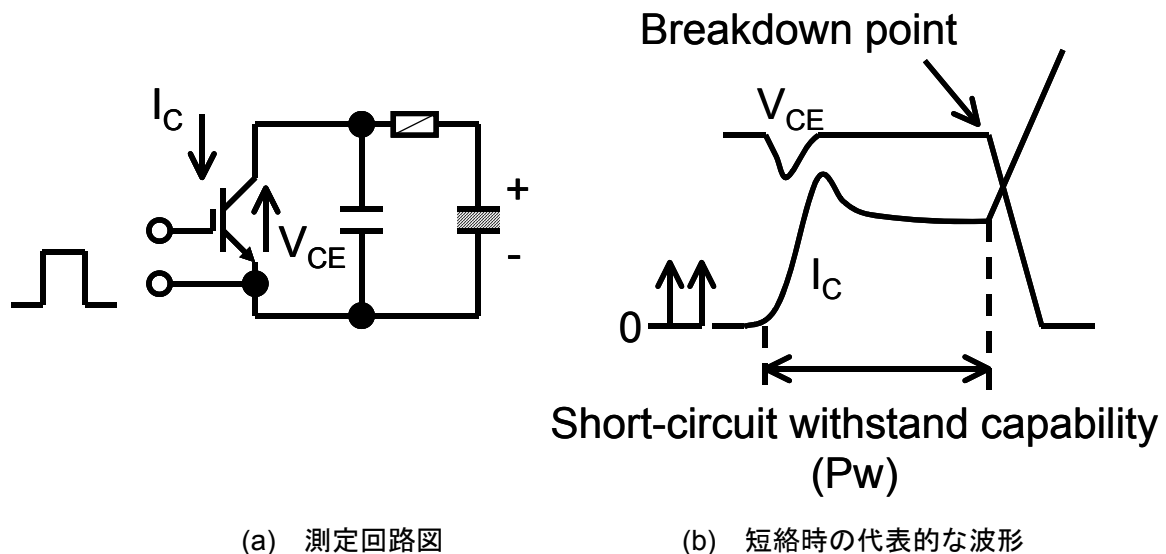
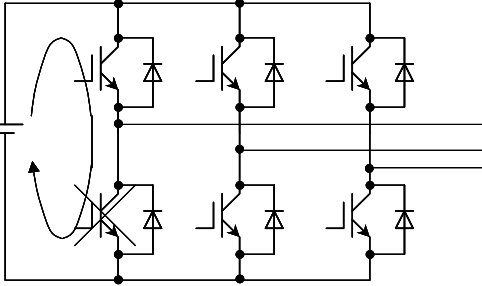
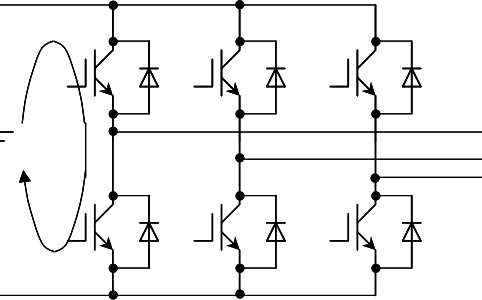
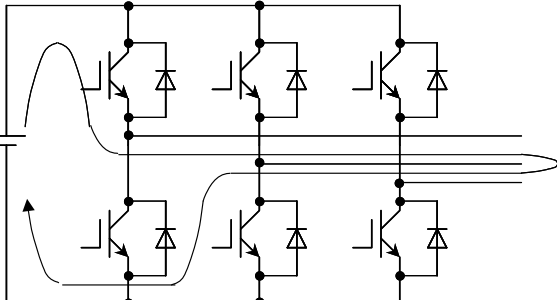
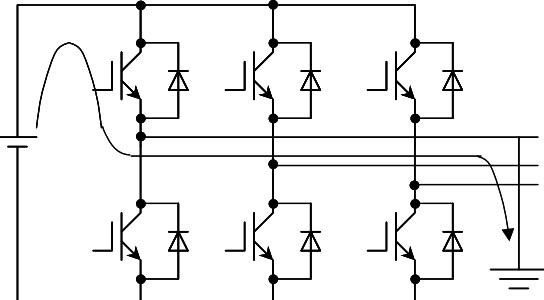


図 5-1 測定回路及び波形

1.2 短絡モードと発生原因

インバータ装置における短絡モードと発生原因について表 5-1 に示します。

表 5-1 短絡モードと発生原因

短 絡 経 路	原 因
<p>アーム短絡</p> 	<p>トランジスタまたはダイオードの破壊</p>
<p>直列アーム短絡</p> 	<p>制御回路、ドライブ回路の故障、またはノイズによる誤動作</p>
<p>出力短絡</p> 	<p>配線作業など的人為的なミス及び負荷の絶縁の破壊</p>
<p>地 絡</p> 	<p>同 上</p>

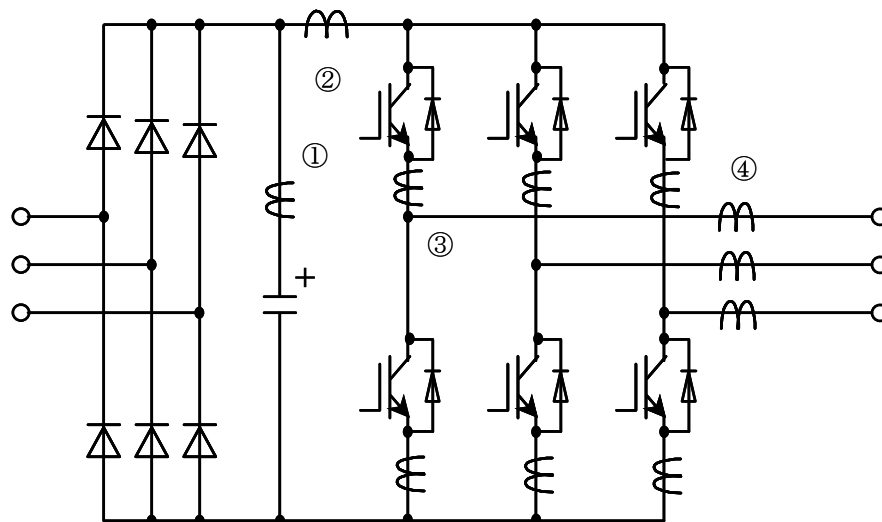
1.3 地絡（過電流）検出方法

1) 過電流検出器による検出

前述しましたように IGBT は短時間内での保護が必要となりますので、過電流検出からターンオフ完了までの各回路の動作遅れ時間が最小になるように設計してください。

なお、IGBT のターンオフ時間は極めて早いので通常のドライブ信号で過電流を遮断するとコレクタ電圧のはね上がりが大きくなり、IGBT が過電圧で破壊（RBSOA 破壊）する可能性がありますので、過電流を遮断する際には、IGBT をゆるやかにターンオフ（ソフトターンオフ）させることを推奨します。

図 5-2 に過電流検出器の挿入方法を、表 5-2 にそれぞれの方法の特徴と検出可能な内容を示します。どのような保護が必要か検討し、適切な方法を選択して下さい。



検出器の挿入位置	検出内容
①, ②, ③	<ul style="list-style-type: none"> ・アーム短絡 ・出力短絡 ・地絡
④	<ul style="list-style-type: none"> ・出力短絡 ・地絡

図 5-2 過電流検出器の挿入方法

表 5-2 過電流検出器の挿入位置と検出内容

検出器の挿入位置	特徴	検出内容
平滑コンデンサと直列に挿入 図 5-2/①	<ul style="list-style-type: none"> ・ AC 用 CT が使用可能 ・ 検出精度が低い 	<ul style="list-style-type: none"> ・ アーム短絡 ・ 直列アーム短絡 ・ 出力短絡 ・ 地絡
インバータの入力に挿入 図 5-2/②	<ul style="list-style-type: none"> ・ DC 用 CT の使用が必要 ・ 検出精度が低い 	同 上
各素子と直列に挿入 図 5-2/③	<ul style="list-style-type: none"> ・ DC 用 CT の使用が必要 ・ 検出精度が高い 	<ul style="list-style-type: none"> ・ アーム短絡 ・ 直列アーム短絡 ・ 出力短絡 ・ 地絡
インバータの出力に挿入 図 5-2/④	<ul style="list-style-type: none"> ・ 高周波出力の装置では AC 用 CT の使用可能 ・ 検出精度が高い 	<ul style="list-style-type: none"> ・ 出力短絡 ・ 地絡

2) $V_{CE(sat)}$ による検出

この方法は、表 5-1 に示すような全ての短絡事故に対する保護が可能であり、過電流検出から保護までの動作がドライブ回路側で行われるので、最も高速な保護動作が可能となります。図 5-3 に $V_{CE(sat)}$ 検出による短絡保護回路例を示します。

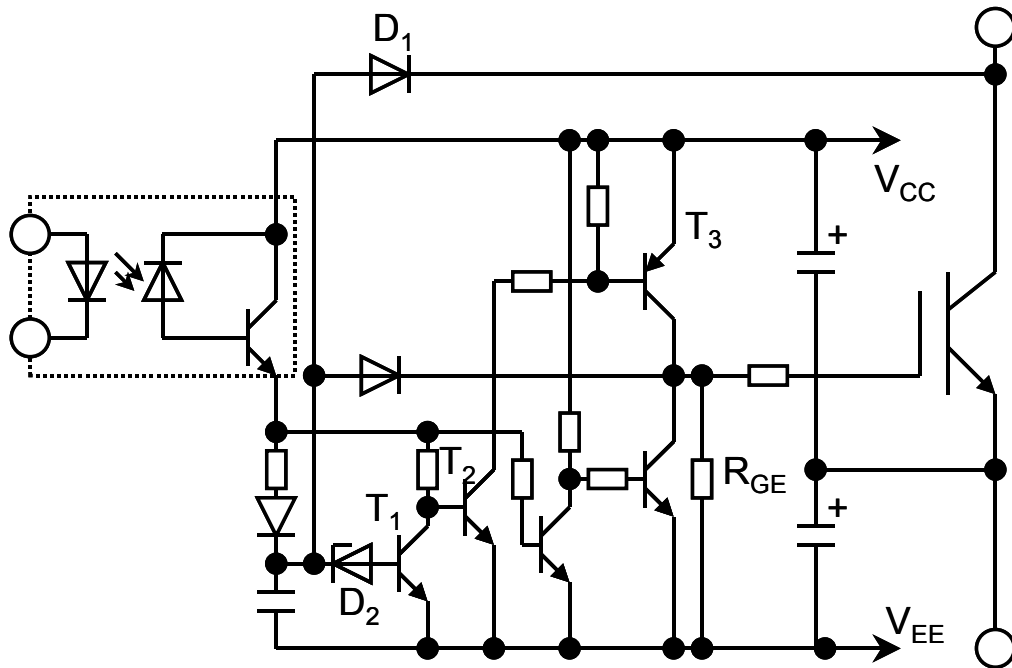
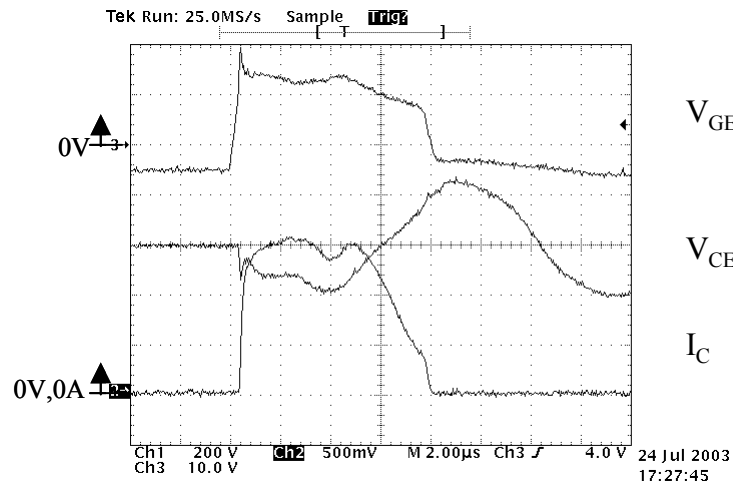


図 5-3 $V_{CE(sat)}$ 検出による短絡保護回路例

この回路は IGBT のコレクタ・エミッタ間電圧を D_1 を介して常時監視し、導通期間中の IGBT のコレクタ・エミッタ間電圧が D_2 にて設定される電圧を超えた場合を短絡状態として検出し、 T_1 がオン・ T_2 がオフ・ T_3 がオフとなります。この時、ゲート蓄積電荷は R_{GE} を通してゆっくり放電するので IGBT がターンオフする際の過大なスパイク電圧の発生が抑制されます。図 5-4 に短絡保護動作波形例を示します。



2MBI300UB-120

$E_d=600V$, $V_{GE}=+15V$, $-5V$, $R_G=3.3\Omega$, $T_j=125^\circ C$

$V_{CE}=200V/div$, $I_C=250A$, $V_{GE}=10V/div$, $t=2\mu s/div$

図 5-4 短絡保護動作波形例

2 過電圧保護

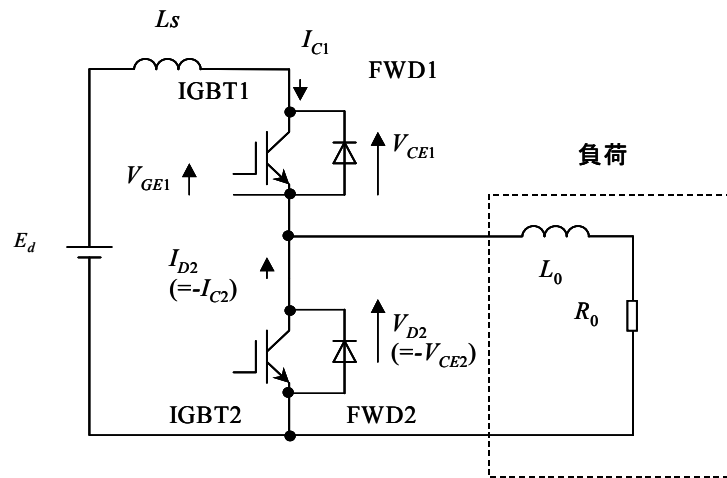
2.1 過電圧の発生要因と抑制方法

1) 過電圧発生要因

IGBT はスイッチング速度が速いため、IGBT ターンオフ時、または FWD 逆回復時に高い di/dt を発生し、モジュール周辺の配線インダクタンスによる $L \cdot (di/dt)$ 電圧（ターンオフサージ電圧）が発生します。

ここでは IGBT ターンオフ時の電圧波形を例にとり発生要因と抑制方法を紹介し、具体的な回路例（IGBT、FWD 共に適用可）を説明します。

ターンオフサージ電圧を測定するための簡易的な回路として図 5-5 にチョッパ回路の例を、図 5-6 には IGBT がターンオフする際の動作波形を示します。



E_d :直流電源電圧, L_s :主回路の浮遊インダクタンス, 負荷: L_0, R_0 など

図 5-5 チョップ回路

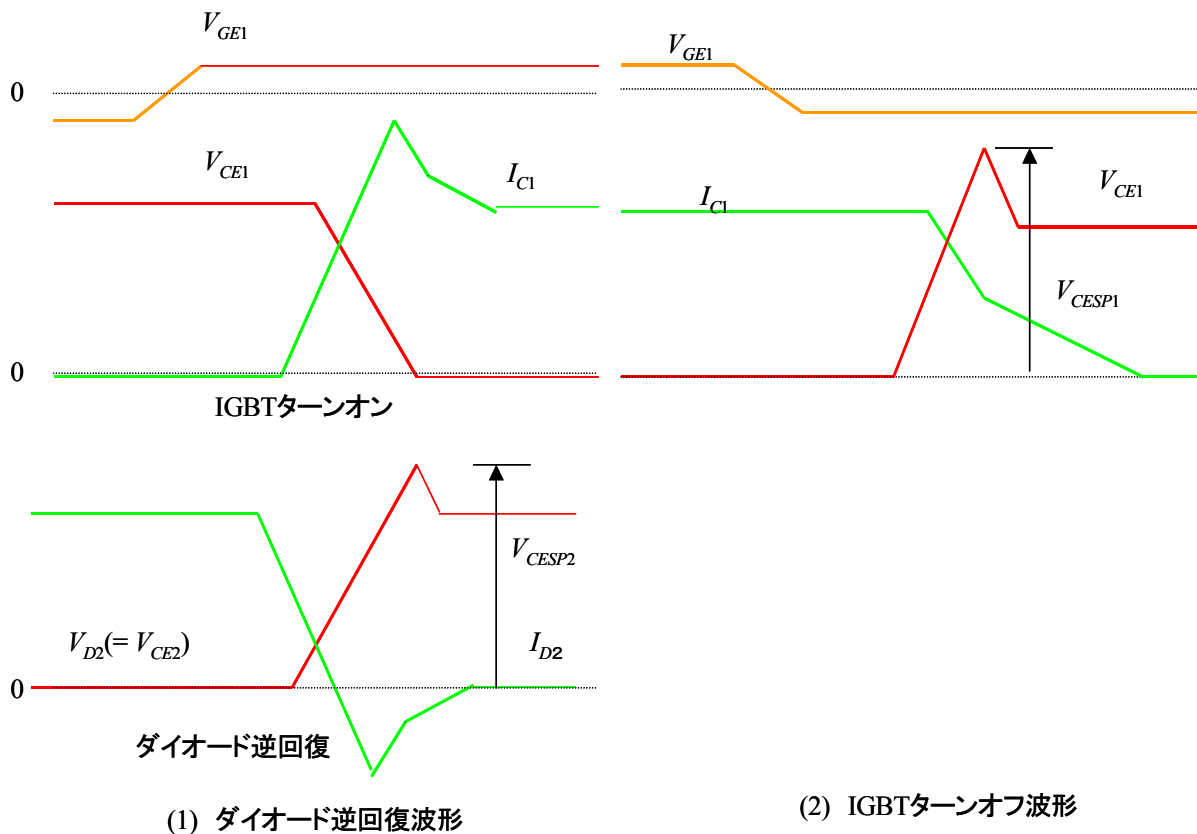


図 5-6 動作波形

ターンオフサージ電圧は、IGBT がターンオフする際の主回路電流の急激な変化によって、主回路の浮遊インダクタンスに高い電圧が誘起されることにより発生します。

ターンオフサージ電圧の尖頭値は次式で求められます。

$$V_{CESP} = Ed + (-L \cdot di/dt) \cdots \cdots \textcircled{1}$$

di/dt : ターンオフ時のコレクタ電流変化率の最大値

V_{CESP} が IGBT の C-E 間耐圧 (V_{CES}) を越えますと破壊に至ります。

2) 過電圧抑制方法

過電圧発生要因であるターンオフサージ電圧を抑制する方法として下記の方法があります。

- a. IGBT に保護回路 (=スナバ回路) を付けてサージ電圧を吸収する。スナバ回路のコンデンサにはフィルムコンデンサを用い、IGBT の近くに配置して高周波サージ電圧を吸収させます。
- b. IGBT のドライブ回路の $-V_{GE}$ や R_G を調整し di/dt を小さくする (アプリケーション・マニュアル第7章 “ドライブ回路設計方法” を参照下さい)。
- c. 電解コンデンサをできるだけ IGBT の近くに配置し、配線インダクタンスを低減する。低インピーダンスタイプのコンデンサを用いるとさらに効果的です。
- d. 主回路及びスナバ回路の配線インダクタンスを低減するために、配線をより太く・短くする。配線に銅バーを使用する。また、並列平板配線 (ラミネート配線) にして、配線インダクタンスを低減することは、大変効果的です。

2.2 スナバ回路の種類と特徴

スナバ回路には、全ての素子に1対1で付ける個別スナバ回路と直流母線間に一括で付ける一括スナバ回路があります。

1) 個別スナバ回路

個別スナバ回路の代表的な例として、下記のスナバ回路があります。

- a. RC スナバ回路
- b. 充放電形 RCD スナバ回路
- c. 放電阻止形 RCD スナバ回路

表 5-3 に各個別スナバ回路の接続図と特徴及び主な用途を示します。

2) 一括スナバ回路

一括スナバ回路の代表的な例として、下記のスナバ回路があります。

- a. C スナバ回路
- b. RCD スナバ回路

最近ではスナバ回路の簡素化の目的で一括スナバ回路が使用されることが多くなってきています。表 5-4 に各一括スナバ回路の接続図と特徴及び主な用途を、表 5-5 に一括 C スナバ回路を用いる場合のスナバ容量の目安を、図 5-7 にそのターンオフ波形例を示します。

表 5-3 個別スナバ回路の接続図と特徴及び主な用途

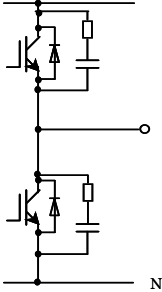
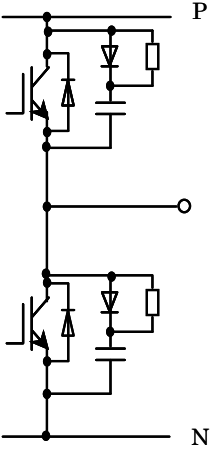
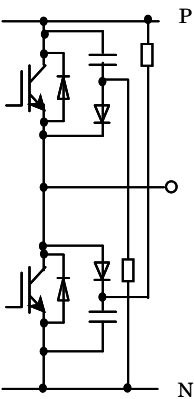
スナバ回路接続図	特 徴（注意事項）	主な用途
<p>RC スナバ回路</p> 	<ul style="list-style-type: none"> ・ターンオフサージ電圧抑制効果大きい。 ・チョッパ回路に最適 ・大容量の IGBT に適用する際には、スナバ抵抗を低い値にしなければならず、この結果ターンオン時のコレクタ電流が増大し、IGBT の責務が厳しくなる。 	<p>溶接機</p> <p>スイッチング電源</p>
<p>充放電形 RCD スナバ回路</p> 	<ul style="list-style-type: none"> ・ターンオフサージ電圧抑制効果あり。 ・RC スナバ回路と異なり、スナバダイオードが追加されているのでスナバ抵抗値を大きくでき、ターンオン時の IGBT の責務の問題を回避できる。 ・放電阻止形 RCD スナバ回路に比較してスナバ回路での発生損失（主にスナバ抵抗で発生）が極めて大きな値となるため、高周波スイッチング用途には適さない。 ・充放電形 RCD スナバ回路のスナバ抵抗における発生損失は下式で求められる。 $P = \frac{L \cdot I_o^2 \cdot f}{2} + \frac{C_s \cdot E_d^2 \cdot f}{2}$ <p>L : 主回路の浮遊インダクタンス I_o : IGBT のターンオフ時コレクタ電流 C_s : スナバコンデンサ容量 E_d : 直流電源電圧 f : スwitching周波数</p>	
<p>放電阻止形スナバ回路</p> 	<ul style="list-style-type: none"> ・ターンオフサージ電圧抑制効果がある。 ・高周波スイッチング用途に最適。 ・スナバ回路での発生損失が少ない。 ・充放電形 RCD スナバ回路のスナバ抵抗における発生損失は下式で求められる。 $P = \frac{L \cdot I_o^2 \cdot f}{2}$ <p>L : 主回路の浮遊インダクタンス I_o : IGBT のターンオフ時コレクタ電流 f : スwitching周波数</p>	<p>インバータ</p>

表 5-4 一括スナバ回路の接続図と特徴及び主な用途

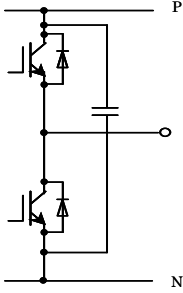
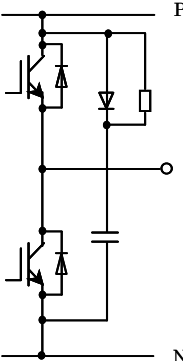
スナバ回路接続図	特 徴（注意事項）	主な用途
<p>C スナバ回路</p> 	<ul style="list-style-type: none"> ・最も簡易的な回路 ・主回路インダクタンスとスナバコンデンサとによる LC 共振回路により電圧が振動し易い。 	インバータ
<p>RCD スナバ回路</p> 	<ul style="list-style-type: none"> ・スナバダイオードの選定を誤ると高いスパイク電圧が発生することや、スナバダイオードの逆回復時に電圧が振動することがあります。 	インバータ

表 5-5 一括 C スナバ容量の目安

項 目 素子定格		ドライブ条件*1		主回路浮遊 インダクタンス(μH)	スナバ容量 Cs (μF)
		-V _{GE} (V)	R _G (Ω)		
600V	50A	≦15	≧43	-	0.47
	75A		≧30		
	100A		≧13		
	150A		≧9	≦0.2	1.5
	200A		≧6.8	≦0.16	2.2
	300A		≧4.7	≦0.1	3.3
	400A		≧6	≦0.08	4.7
1200V	50A	≦15	≧22	-	0.47
	75A		≧4.7		
	100A		≧2.8		
	150A		≧2.4	≦0.2	1.5
	200A		≧1.4	≦0.16	2.2
	300A		≧0.93	≦0.1	3.3

*1 : V シリーズ IGBT の代表的なドライブ条件を示す。

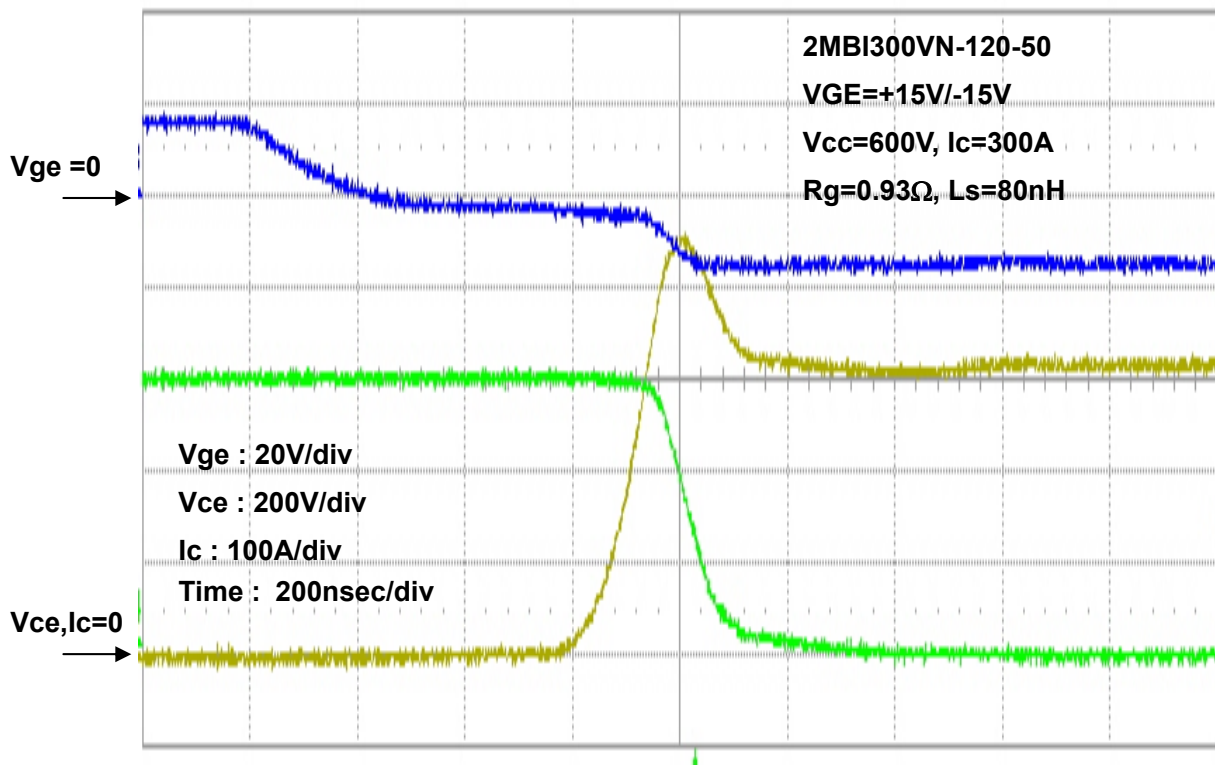


図 5-7 2MBI300VN-120-50(1200V/300A) ターンオフ電流・電圧波形

2.3 放電阻止形 RCD スナバ回路の設計方法

IGBT のスナバ回路として、最も合理的と思われる放電阻止形 RCD スナバ回路の基本的な設計方法について説明します。

1) 適用可否の検討

図 5-8 に放電阻止形 RCD スナバ回路を適用した場合のターンオフ時の動作軌跡を示し、図 5-9 にターンオフ時の電流・電圧波形を示します。

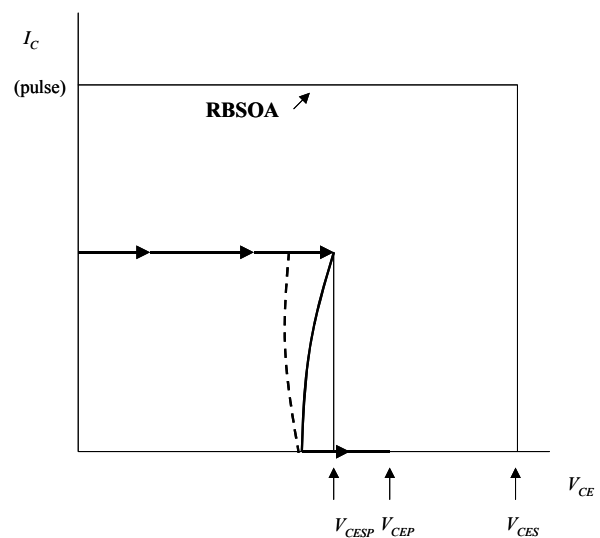


図 5-8 ターンオフ時の動作軌跡

放電阻止形 RCD スナバは、IGBT の C-E 間電圧が直流電源電圧を越えてから動作し、その理想的な動作軌跡は点線で示したものになります。

しかし実際の装置では、スナバ回路の配線インダクタンスやスナバダイオード過渡順電圧降下の影響によるターンオフ時のスパイク電圧が存在するため、実線で示すような右肩の膨らんだものになります。

放電阻止形 RCD スナバ回路の適用のためには、ターンオフ時の動作軌跡が IGBT の RBSOA 内に収まる必要があります。

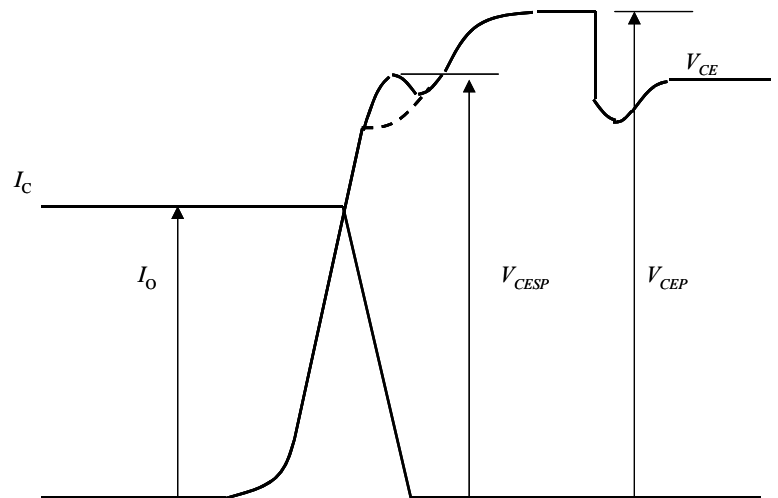


図 5-9 ターンオフ時の電流・電圧波形

なお、ターンオフ時のスパイク電圧は次式で求められます。

$$V_{CESP} = Ed + V_{FM} + (-L_S \cdot di_c / dt) \dots \dots \dots \textcircled{2}$$

- Ed : 直流電源電圧
- V_{FM} : スナバダイオード過渡順電圧降下※
- L_S : スナバ回路の配線インダクタンス
- di_c/dt : ターンオフ時のコレクタ電流変化率の最大値

スナバダイオードの一般的な過渡順電圧降下の参考値は下記の通りです。
 600V クラス : 20~30V
 1200V クラス : 40~60V

2) スナバコンデンサ (Cs) 容量値の求め方

スナバコンデンサに必要な容量値は次式で求められます。

$$C_S = \frac{L \cdot I_o^2}{(V_{CEP} - Ed)^2} \dots \dots \dots \textcircled{3}$$

- L : 主回路の浮遊インダクタンス
- I_o : IGBT のターンオフ時コレクタ電流
- V_{CEP} : スナバコンデンサ電圧の最終到達値
- Ed : 直流電源電圧

V_{CEP} は IGBT の C-E 間耐圧以下に抑える必要があります。

また、スナバコンデンサには高周波特性の良いもの（フィルムコンデンサ等）を選んでください。

3) スナバ抵抗 (R_s) 値の求め方

スナバ抵抗に要求される機能は、IGBT が次のターンオフ動作を行うまでに、スナバコンデンサの蓄積電荷を放電する事です。

IGBT が次のターンオフ動作を行うまでに、蓄積電荷の 90%を放電する条件でスナバ抵抗を求めると次式のようになります。

$$R_s \leq \frac{1}{2.3 \cdot C_s \cdot f} \dots\dots\dots \textcircled{4}$$

f : スイッチング周波数

スナバ抵抗値をあまりにも低い値に設定すると、スナバ回路電流が振動し、IGBT のターンオン時のコレクタ電流尖頭値も増えるので、④式を満足する範囲内で極力高い値に設定して下さい。

スナバ抵抗の発生損失 $P(R_s)$ は抵抗値と関係なく次式で求められます。

$$P(R_s) = \frac{L \cdot I_o^2 \cdot f}{2} \dots\dots\dots \textcircled{5}$$

4) スナバダイオードの選定

スナバダイオードの過渡順電圧降下は、ターンオフ時のスパイク電圧発生要因の一つになります。

また、スナバダイオードの逆回復時間が長いと、高周波スイッチング動作時にスナバダイオードの発生損失が大きくなり、スナバダイオードの逆回復が急激であると、スナバダイオードの逆回復動作時に IGBT の C-E 間電圧が急激に大きく振動します。

スナバダイオードには、過渡順電圧が低く、逆回復時間が短く、逆回復がソフトなものを選んで下さい。

5) スナバ回路配線上の注意事項

スナバ回路の配線によるインダクタンスはスパイク電圧発生要因となりますので、回路部品の配置も含めてインダクタンス低減の工夫を行って下さい。

2.4 サージ電圧特性例

サージ電圧は運転条件、ドライブ条件、回路条件などにより様々な挙動を示します。一般にサージ電圧はコレクタ電圧が高いほど、回路インダクタンスが大きいほど、コレクタ電流が大きいほど、高くなる傾向にあります。サージ電圧特性の一例として、図 5-10 に IGBT ターンオフ、FWD 逆回復時のサージ電圧の電流依存性を示します。この図からわかるように、IGBT のターンオフ時のサージ電圧はコレクタ電流が大きい程高くなりますが、FWD の逆回復サージ電圧は低電流側の方が大きくなる傾向にあります。一般に逆回復時のサージ電圧はコレクタ電流が定格電流に対して数分の 1 から数十分の 1 の低電流領域で大きくなります。

このように、サージ電圧は運転条件、ドライブ条件、回路条件などにより様々な挙動を示します。それゆえシステムとして使用が想定されるすべての動作条件で、電流と電圧が仕様書に記載の RBSOA 内におさまることを確認して使用願います。

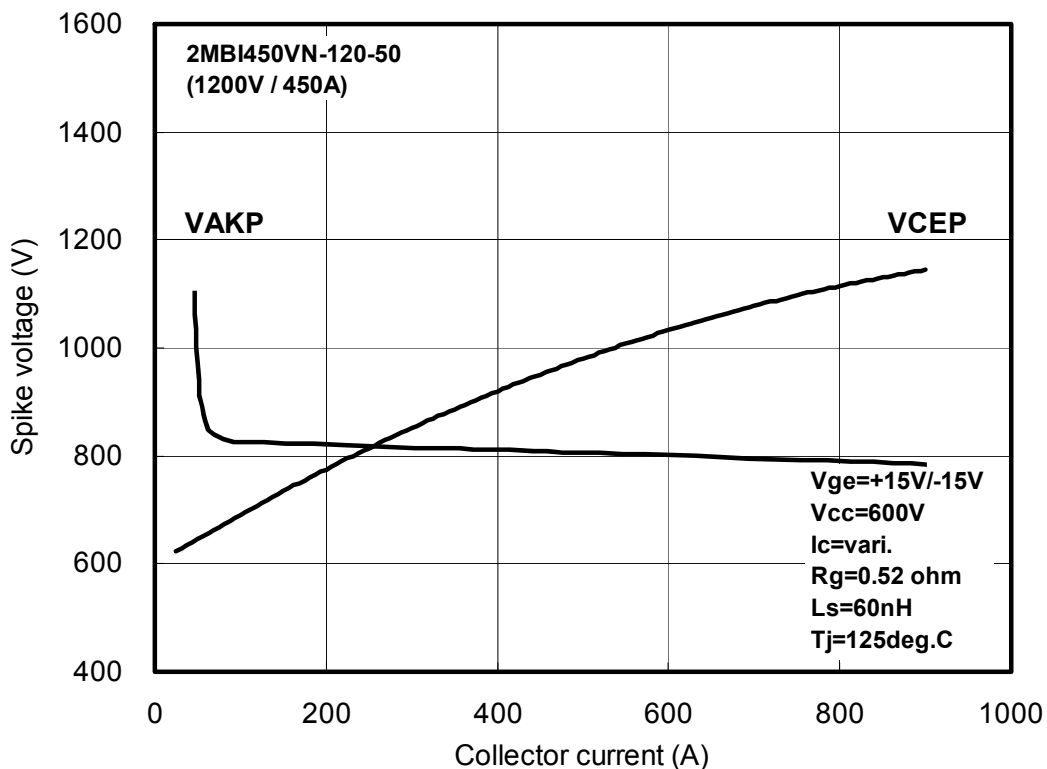


図 5-10 IGBT ターンオフ、FWD 逆回復時のサージ電圧の電流依存性
(2MBI450VN-120-50)

2.5 サージ電圧抑制回路 ―クランプ回路構成例―

一般的に、主回路インダクタンスの低減やスナバ回路を設けることによってコレクターエミッタ間のサージ電圧を抑制することが可能です。しかしながら装置の運転条件などによってはサージ電圧の抑制が困難な場合があります。このような場合に用いられるサージ電圧抑制回路の1つとしてアクティブクランプ回路があります。

図 5-11 にアクティブクランプ回路の一例を示します。

基本的な回路構成としては、コレクターエミッタ間にツェナーダイオードを付加するとともに、そのツェナーダイオードと逆通電方向にダイオードを直列に接続しています。

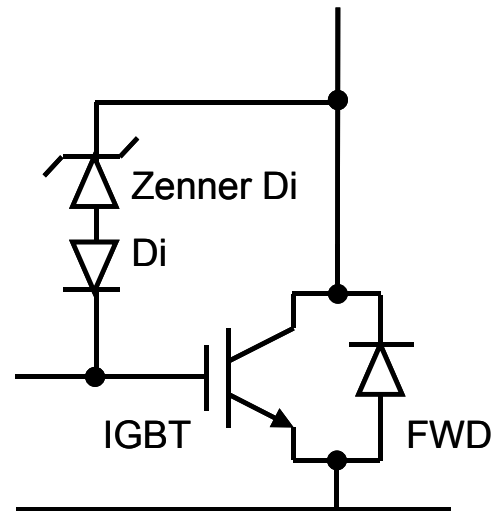


図 5-11 アクティブクランプ回路例

この回路でコレクターエミッタ間にツェナーダイオードの降伏電圧を超える電圧が発生した場合、ツェナーダイオードが降伏するため、コレクターエミッタ間の電圧はツェナーダイオードの降伏電圧と概ね等しくなるように IGBT がターンオフします。したがってアクティブクランプ回路を設けることで確実なサージ電圧の抑制が可能となります。

一方でツェナーダイオードの降伏電流は IGBT のゲートをオンさせるように流れるため、ターンオフ時の電流変化率 di/dt はクランプ回路付加前よりも緩やかになり、ターンオフ時間が長くなります（図 5-12 参照）。それゆえ損失増大などの要因がありますので、各種設計検証を行なった上でクランプ回路の適用をお願いいたします。

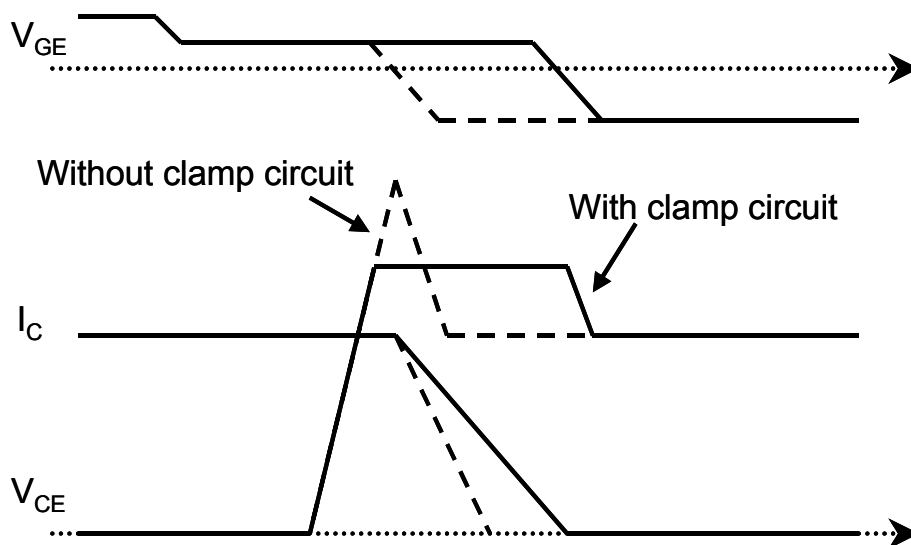


図 5-12 アクティブクランプ回路適用時の波形例

ご 注 意

- このカタログの内容（製品の仕様、特性、データ、材料、構造など）は2011年4月現在のものです。この内容は製品の仕様変更のため、または他の理由により事前の予告なく変更されることがあります。このカタログに記載されている製品を使用される場合には、その製品の最新版の仕様書を入手して、データを確認してください。
- 本カタログに記載してある応用例は、富士電機の半導体製品を使用した代表的な応用例を説明するものであり、本カタログによって工業所有権、その他権利の実施に対する保証または実施権の許諾を行うものではありません。
- 富士電機（株）は絶えず製品の品質と信頼性の向上に努めています。しかし、半導体製品はある確率で故障する可能性があります。富士電機の半導体製品の故障が、結果として人身事故、火災等による財産に対する損害や、社会的な損害を起さぬように冗長設計、延焼防止設計、誤動作防止設計など安全確保のための手段を講じてください。
- 本カタログに記載している製品は、普通の信頼度が要求される下記のような電子機器や電気機器に使用されることを意図して造られています。

・コンピュータ	・OA機器	・通信機器（端末）	・計測機器	・工作機械
・オーディオビジュアル機器		・家庭用電気製品	・パーソナル機器	・産業用ロボット など
- 本カタログに記載の製品を、下記のような特に高い信頼度を持つ必要がある機器に使用をご予定のお客様は、事前に富士電機（株）へ必ず連絡の上、了解を得てください。このカタログの製品をこれらの機器に使用するには、そこに組み込まれた富士電機の半導体製品が故障しても、機器が誤動作しないように、バックアップ・システムなど、安全維持のための適切な手段を講じることが必要です。

・輸送機器（車載、船用など）	・幹線用通信機器	・交通信号機器	
・ガス漏れ検知及び遮断機	・防災／防犯装置	・安全確保のための各種装置	・医療機器
- 極めて高い信頼性を要求される下記のような機器及び戦略物資に該当する機器には、本カタログに記載の製品を使用しないでください。

・宇宙機器	・航空機搭載用機器	・原子力制御機器	・海底中継機器
-------	-----------	----------	---------
- 本カタログの一部または全部の転載複製については、文書による当社の承諾が必要です。
- このカタログの内容にご不明の点がありましたら、製品を使用する前に富士電機（株）または、その販売店へ質問してください。本注意書きの指示に従わないために生じたいかなる損害も富士電機（株）とその販売店は責任を負うものではありません。