

－ 第 4 章 －

トラブル発生時の対処方法

	目次	ページ
1	トラブル発生時の対処方法	4-1
2	故障判定方法	4-7
3	代表的なトラブルとその対処方法	4-8

本章では、IGBT モジュールを取り扱う際のトラブルの対処方法について説明します。

1 トラブル発生時の対処方法

IGBT モジュールをインバータ回路等に適用した場合・配線ミス・実装上のミス等の異常により素子の破壊を招くことがあります。このような素子破壊等の異常が発生した場合、発生状況や原因を明確にした上で対策する必要があり、その手引きとして表 4-1 に素子破壊モードから素子外部の異常現象を推定する為の要因解析を簡易的にまとめました。素子が破壊する場合、先ずこの表から破壊要因の調査をお願いします。表 4-2 を用いて原因が解析できない場合は、更に詳細な要因解析図として図 4-1 を用意しましたので、こちらを活用して破壊要因を調査願います。

製品が破壊しているかどうかを確認するための方法として、故障判定方法を本章 2 項に、代表的なトラブルとその対処方法を本章 3 項に記載してありますのでこちらもご活用ください。

表4-1 素子の破壊モードと原因の推定

素子外部の異常現象		原因		素子破壊モード	チェックポイント	代表例
短絡	7- μ m短絡	短絡検出後、保護をかける(むする)時にサージ電圧がSCSOAを超えて素子が破壊		SCSOA (サージ電圧) 破壊	7- μ m短絡時の動作軌跡と素子耐量のマッチング	—
	直列7- μ m短絡 (上下7- μ m短絡)	デットタイム不足して破壊	ゲート逆バイアス不足で t_{off} が大きくなった デットタイム設定ミス	過熱 (短絡耐量) 破壊	素子の t_{off} とデットタイムのマッチング	第7章 3項
		dV/dt誤動作を起こして短絡破壊	ゲート逆バイアス不足 ゲート配線長い	SCSOA 及び、 過熱破壊	dV/dt誤ONチェック	本章 3.3項
		ノイズ等が原因で短絡破壊	ゲート回路誤動作 ロジック回路誤動作		回路誤動作チェック	—
	出力短絡	配線ミス、配線誤接触、負荷短絡		SCSOA 及び、 過熱破壊	不具合発生状況チェック 素子耐量と保護回路のマッチング	—
地絡	配線ミス、配線誤接触		配線状態チェック		—	
過負荷 (過電流)		過電流が流れ破壊	ロジック誤動作 過電流保護設定ミス	過熱	ロジック信号 過電流保護設定値の見直し	—
過電圧	直流電圧過大	C-E間に素子耐圧を超える過電圧が印加され破壊	入力電圧過大 過電圧保護	C-E間耐圧オーバー	過電圧保護レベル見直し	—
	スパイク電圧過大	ターンオフ時のサージ電圧がRBSOAを超えて破壊		RBSOA	ターンオフ動作軌跡とRBSOAのマッチング スナバ回路の見直し	第5章 2.4項
		FWD転流(逆回復)時のサージ電圧が素子耐圧を超えて破壊		C-E間耐圧オーバー	スナバ電圧と素子耐量のマッチング スナバ回路の見直し	本章 3.4項
ゲート信号がパルス割れなどを起こし、非常に短い時間間隔のターンオン→ターンオフ(数百nsオーダー)を繰り返し、素子耐圧を超える過大な逆回復サージ電圧が発生して破壊 (以下、微小パルス逆回復現象)	ノイズによるロジック又はゲート回路誤動作 主回路等からのゲート信号線への電磁誘導	ロジック及びゲート信号 大電流動作時のゲート信号/信号線のより線/主回路～信号線の距離				
ドライブ電源電圧減		VGEが所定設計値より低下してVCE間電圧が大きくなり、発熱(損失)が大きくなって破壊	DC-DCコンバータ誤動作 ドライブ電源確立迄の待定数が大きすぎる ゲート信号配線はずれ	過熱	回路チェック	—
ゲート過電圧		静電気がG-E間に印加されゲートが破壊 ゲート配線が長すぎてG-E間に耐圧を超えるスナバ電圧が発生し、破壊		G-E間耐圧オーバー	作業状態チェック (静電気対策) ゲート電圧チェック	—
ゲートオープンでの駆動		受入試験等でゲートオープン状態でC-E間に電圧を印加 (オン電圧/耐圧測定等) して破壊		過熱破壊	ゲート電圧チェック	本章 3.1項
過熱	放熱能力不足	放熱能力不足で素子が異常過熱、最大ジャンクション温度を超えて破壊	端子取付けネジゆるみ サーマルパッドの塗布不足 冷却ファン停止	過熱	放熱条件チェック	—
	サーマルナウエイ	ロジック誤動作により、キャリア周波数の増加等が起こり、総合損失が上昇して破壊			ロジック回路チェック	—
応力	応力	製品内部の端子半田付け部等が応力疲労を起こし断線する。	外部配線から端子に掛かる応力	製品内の電気配線断線 (オープン)	端子部に発生する応力/製品および他の部品の実装状態	本章 3.2項
	振動		実装した他の部品等が振動して端子に応力を与える			
素子の適用条件と信頼性実力のマッチングが取れていない		素子の適用条件 (環境、温度変化、実装時の組立条件、保管状態等) と製品の信頼性実力のマッチングが取れてなく、製品内部の配線、絶縁構造、外観等が破壊		破壊モードはケース毎に異なる	本章 図4-1に基づいてチェックください	本章 図4-1、第11章

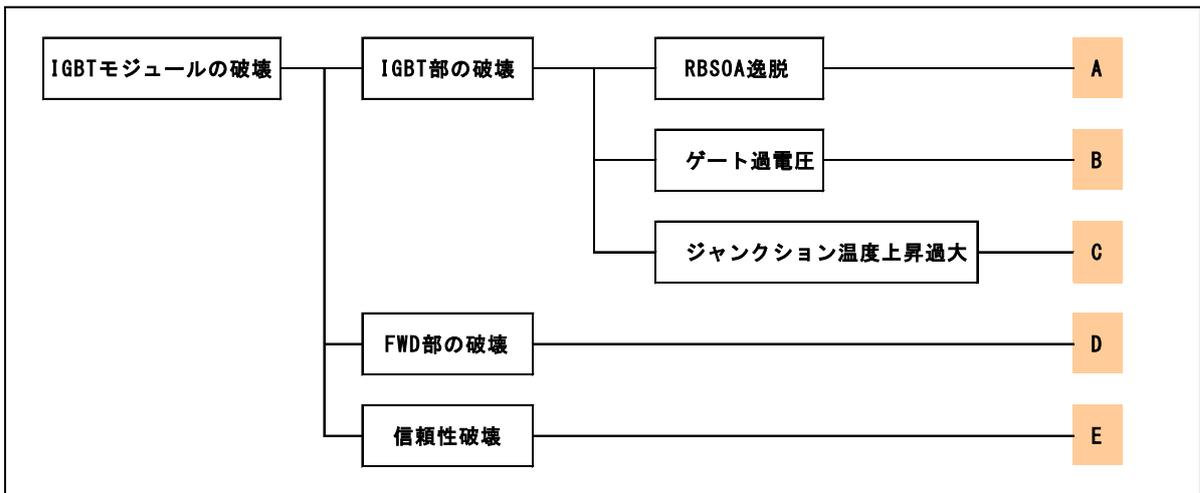


図 4-1(a) IGBT モジュール故障解析図 (※A～D記号は下図へ連結しています)

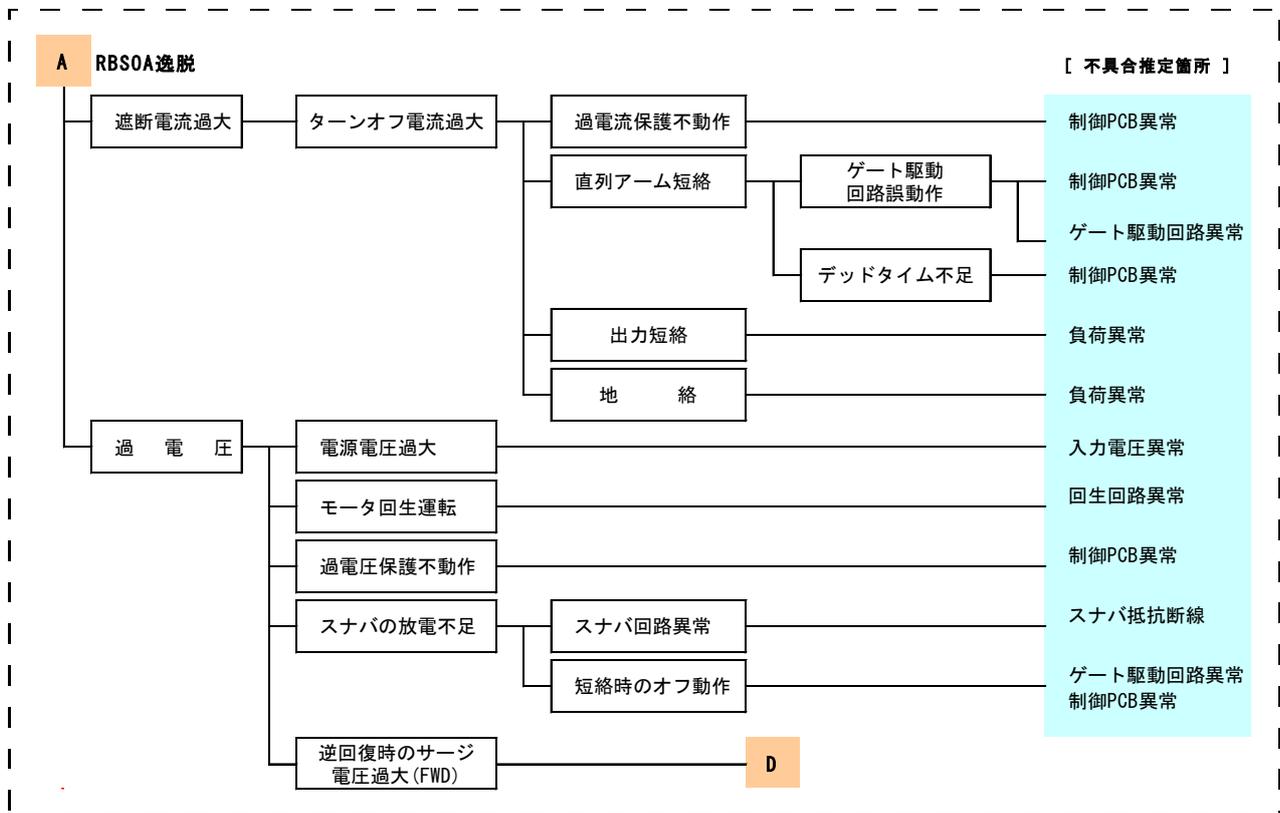


図 4-1(b) モードA : RBSOA 逸脱

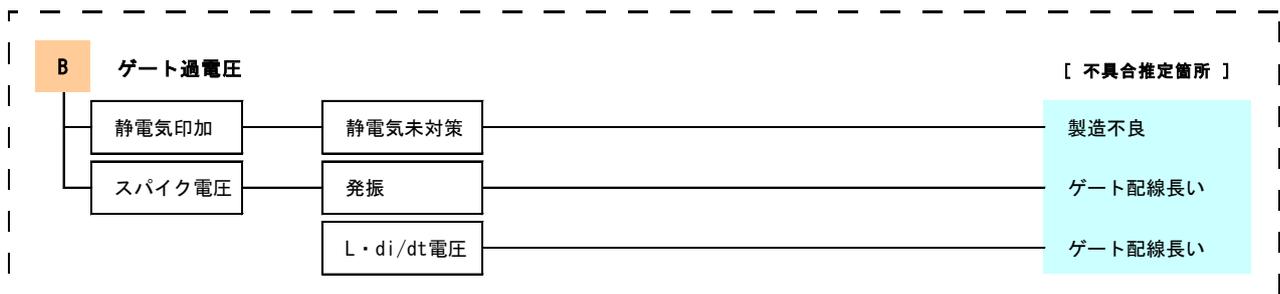


図 4-1(c) モードB : ゲート過電圧

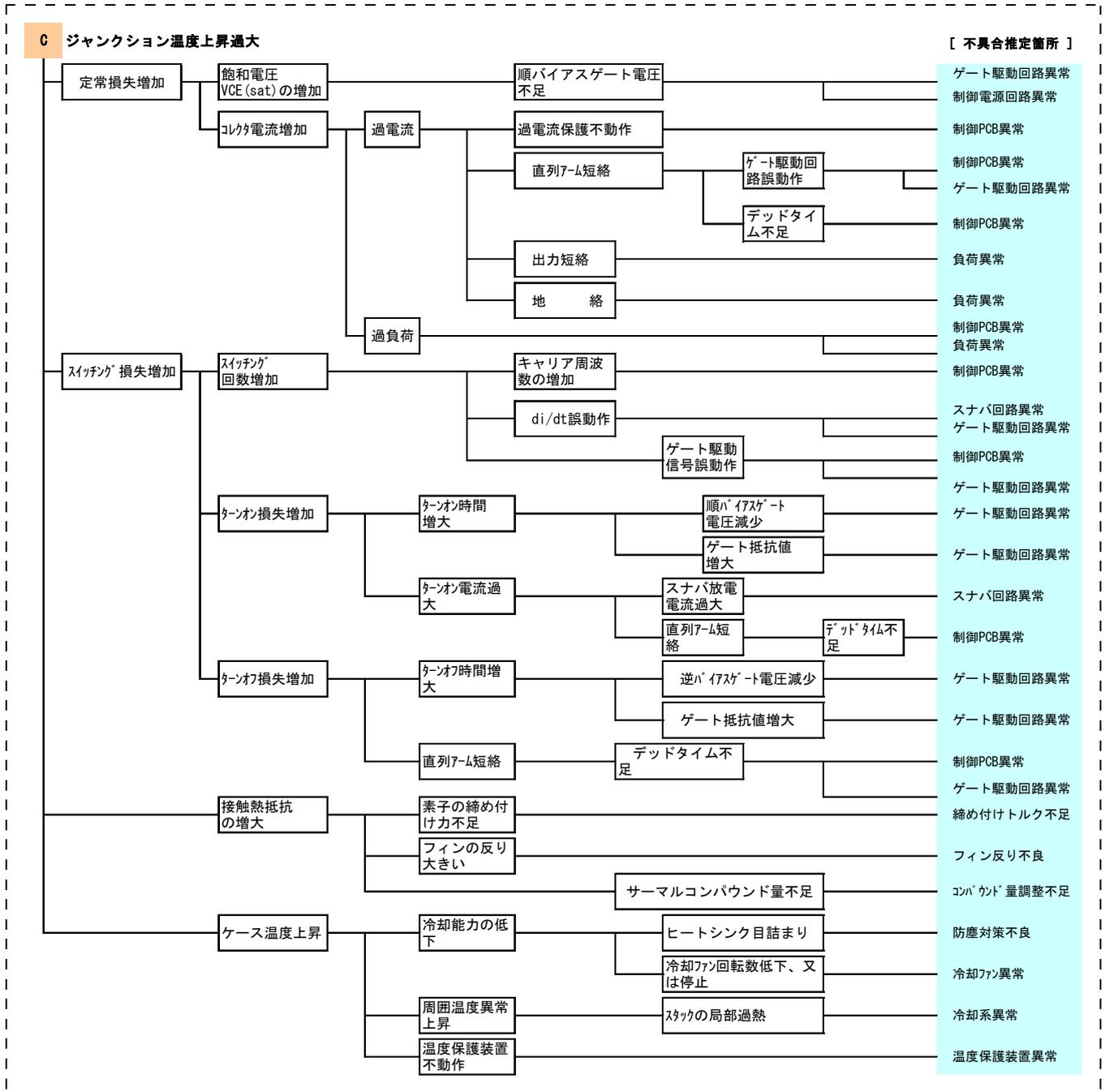


図 4-1(d) モードC : ジャンクション温度上昇過大

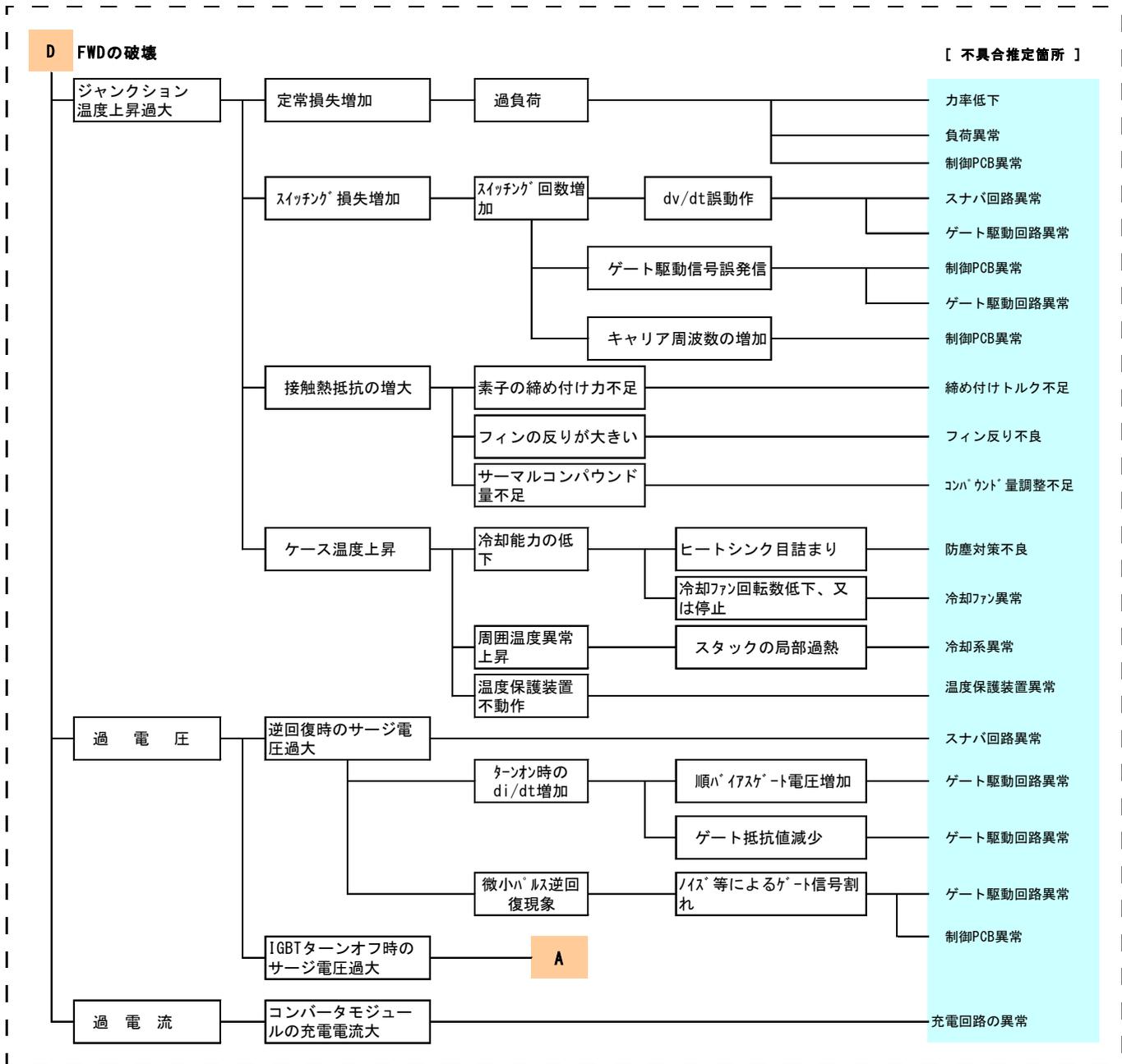


図 4-1(e) モードD : FWDの破壊

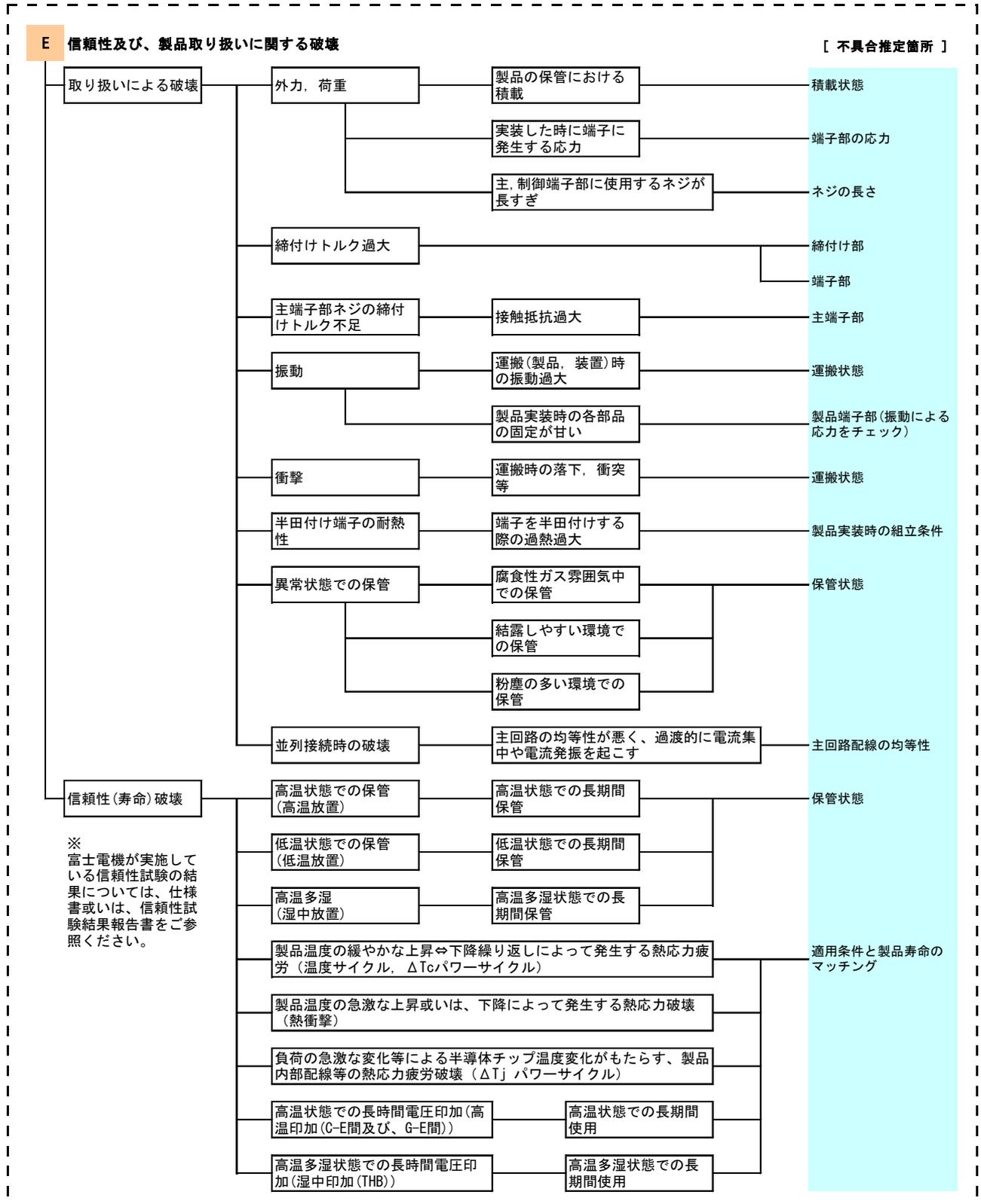


図 4-1(f) モード E : 信頼性及び、製品取り扱いに関する破壊

2 故障判定方法

IGBT モジュールが破壊しているかどうか？はトランジスタ特性測定装置（トランジスタ・カーブトレーサ（以下、CT））によって、次の項目をチェックする事によって判定できます。

- ① G - E 間の漏れ電流
- ② C - E 間の漏れ電流
(G - E 間を必ずショートさせてください)

また、CTの代わりに、テスタ等の電圧、抵抗が測定できる装置を使用しても、簡易的に故障判定ができます。

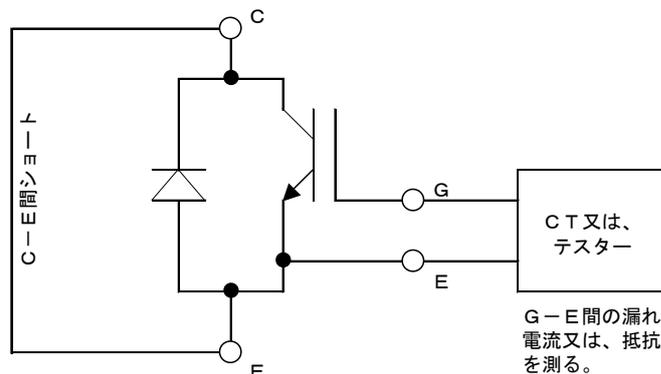


図 4-2 G-E 間 (ゲート)チェック

2.1 G - E 間チェック (※ 上記の①)

図 4-2 に示す様に、C - E 間を短絡状態にし、G - E 間の漏れ電流或いは、抵抗値を測定する (G-E 間には±20V を超える電圧は印加しないでください。テスタを使用する場合、内部のバッテリー電圧が 20V 以下であることを確認ください)。

製品が正常であれば、漏れ電流は数 100nA オーダー(テスタを使用する場合、抵抗値は数十MΩ～無限大)になります。それ以外の状況では素子が破壊している可能性が高いです (一般的に素子が破壊していると G-E 間ショートの状態になります)。

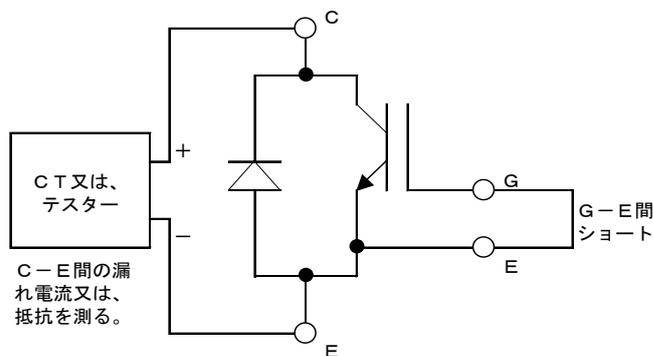


図 4-3 C-E 間チェック

2.2 C - E 間チェック (※ 上記の②)

図 4-3 に示す様に、G - E 間を短絡状態にし、C - E 間（接続はコレクタが+，エミッタが-にする。反対ですと FWD に導通して C-E 間ショートになります）の漏れ電流或いは、抵抗値を測定します。

製品が正常であれば仕様書に記載された ICES 最大値以下の漏れ電流になります (テスタを使用する場合、数十MΩ～無限大)。それ以外の状況では素子が破壊している可能性が高いです (一般的に素子が破壊していると C-E 間ショートの状態になります)。

※ 注意

コレクターゲート間の耐圧測定は絶対に実施しないで下さい。耐圧測定した場合、酸化膜に過剰な電圧が印加され、絶縁破壊に至ります。

3 代表的なトラブルとその対処方法

3.1 GE 間オープン状態での主回路電圧印加

ゲート-エミッタ間オープン状態で主回路電圧印加すると、IGBT の帰還容量 C_{res} を介して電流が流れるためゲート-エミッタ間容量に電荷が充電されゲート電位が上昇します。これにより IGBT がオンして大きな電流が流れ素子が破壊します（第3章2節参照）。したがって IGBT を駆動する際には必ず G-E 間には信号を入れた状態で駆動してください。

製品の受入試験等の際にもロータリースイッチなどの機械ス

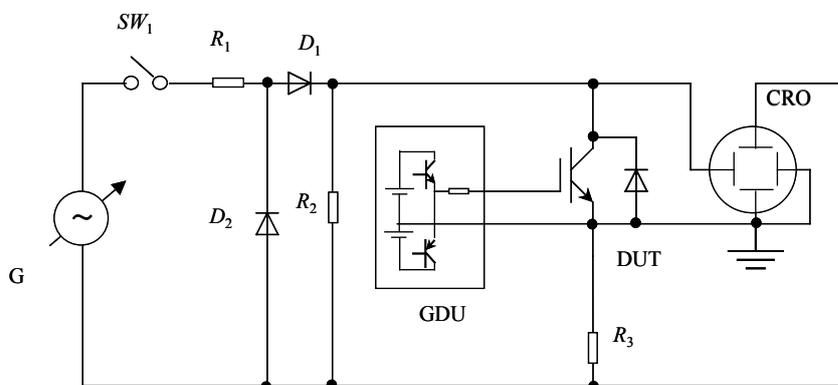
イッチで信号線の切り替えを行ないますと、切り替え時に G-E 間が瞬時オープンになります。これにより上記の現象で素子が破壊する事が有りますのでご注意ください。又、機械スイッチがチャタリングする場合にも同様な期間が存在し素子破壊します。この破壊を防ぐために、必ず主回路(C-E 間)電圧を0Vまで放電してからゲート信号の切り替えを行なってください。また、複数の素子(2個組以上)で構成された製品において受入試験等の特性試験を行なう場合、測定素子以外のゲート-エミッタ間は必ず短絡してください。

図4-4はオン電圧測定回路の例です。この回路で測定手順を説明しますと、先ずゲート回路(GDU)をオフ状態($V_{GE}=0V$)にしてから SW_1 をオンして C-E 間に電圧を印加します。次に、GDU より G-E 間に所定の順バイアス電圧を印加して IGBT を通電させ、オン電圧を測定します。最後にゲート回路をオフ状態にして SW_1 をオフにします。この様な手順を踏めば製品を破壊する事なく安全に製品の特性を測定する事が出来ます。

3.2 機械的な応力による製品破壊

製品の端子に大きな外力や振動による応力が発生しますと、製品の内部電気配線の破壊などが起きる事があります。製品を装置に実装する際には、極力、このような応力が発生しないように留意ください。

図4-5にゲート駆動用のプリント基板(Pt又はPCB板)を製品上部へ実装する際の例を示します。図4-5(1)に示すように Pt 板を固定せずに実装しますと、装置を運搬する際の振動などで Pt 板が振動する可能性があります。この振動が製品の端子に応力を発生させて製品の内部電気配線の破壊などを起こすことがあります。この不具合を防ぐ為には、図4-5(2)に示す様に Pt 板を固定する事が必要です。この対策を行なう際には、十分な強度のある専用の固定材などを用いてください。



DUT: 供試IGBT, GDU: ゲート駆動回路, G: 可変交流電源
CRO: オシロスコープ, R_1, R_2 : 保護用抵抗, R_3 : 電流測定用無誘導抵抗
 D_1, D_2 : ダイオード, SW_1 : スイッチ

図4-4 オン電圧の測定回路

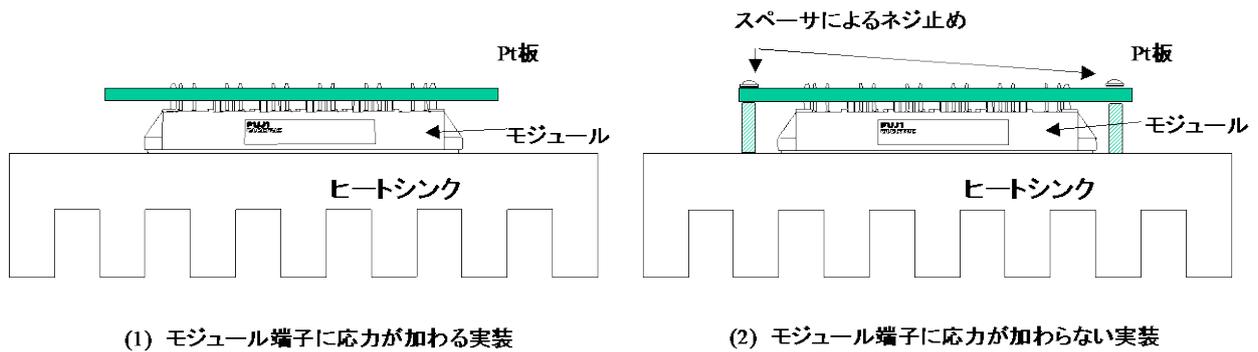


図 4-5 Pt 板の固定方法

図 4-6 には平行平板を用いて主回路配線を行なう際の例を示します。図 4-6 (1)の様に電気配線用の+、-の導体に段差がある場合、製品の端子には上向きの引張り応力が絶えず掛かった状態になり、製品内部の電気配線の断線等を招きます。この不具合を防ぐ為には、図 4-6 (2)に示す様に導電性のスペーサをいれて平行平板の導体の段差を無くすことが必要です。又、Pt 板構造を使用する際にも配線高さの位置ずれを起こせば、同様に端子に大きな引張り応力や外力が加わることになるため、同様の不具合を起こすことがあります。この様な観点から、モジュールは各種応力を緩和して実装してください。

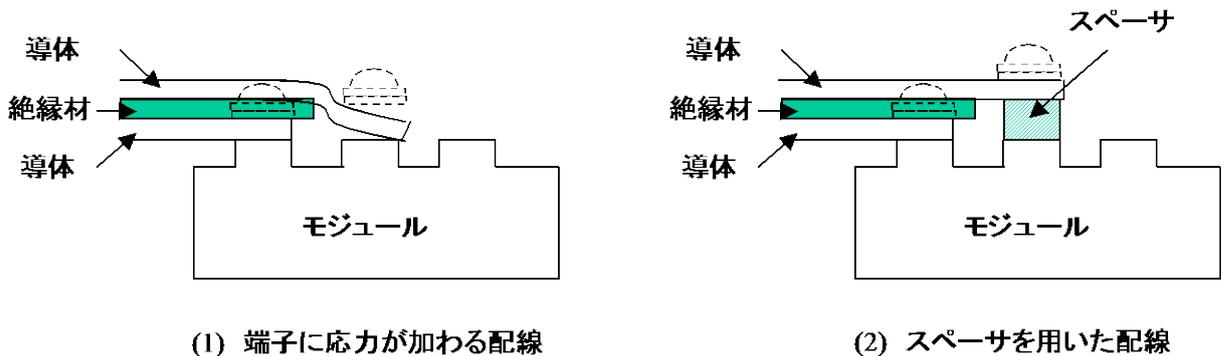


図 4-6 平行平板配線を用いた時の実装

3.3 逆バイアスゲート電圧 $-V_{GE}$ 不足による IGBT 誤点弧

逆バイアスゲート電圧 $-V_{GE}$ が不足しますと IGBT が誤点弧を起こし、上下アームの IGBT 両方がオンして短絡電流が流れる事があります。この電流を遮断したときのサージ電圧や発生損失により製品が破壊する可能性があります。装置を設計する際には必ずこの上下アーム短絡による短絡電流が発生していないことを確認してください（推奨の $-V_{GE} = -15V$ ）。

図 4-7 は $-V_{GE}$ が不足した場合における dV/dt 発生による誤動作の原理を示します。本図には $-V_{GE}$ が印加された IGBT が示されており、図示されていませんがこの IGBT の対向アーム側にも同じ様に IGBT が直列に接続されているものとします。先ず、対向アーム側の IGBT がターンオンすると、図 4-7 に示した FWD が逆回復します。図 4-8 に FWD 逆回復時の V_{ce}, I_{cg}, V_{ge} の波形概略図を示します。図 4-8 に示したように FWD 逆回復時には対向アーム側の電圧低下に伴い、図 4-7 に示した C-E 間では電圧が上昇し dV/dt が発生します。この dV/dt で電流 i_{CG} が C-G 間の帰還容量 C_{res} 、ゲート抵抗 R_G を介して図 4-7 の様に流れます。

この i_{CG} は R_G の両端に $\Delta V = R_G \times i_{CG}$ の電位差を誘起し、 V_{GE} は図 4-8 に示す様に +側へ押し上げられます。この時の V_{GE} のピーク電圧が IGBT の $V_{GE(th)}$ を超えれば IGBT はオンし、上下アームに短絡電流が流れます。逆に言えば、 V_{GE} のピーク電圧が IGBT の $V_{GE(th)}$ を超えなければ上下アーム短絡電流は流れませんので、この不具合を起こさなくするためには十分な逆バイアス電圧 ($-V_{GE}$) を印加する事が重要です。必要な $-V_{GE}$ の値は、使用している駆動回路やゲート配線、 R_G 等で変化しますので必ず装置の設計時に上下アーム短絡電流の有無をご確認ください。以下にこの確認方法の例を示します。

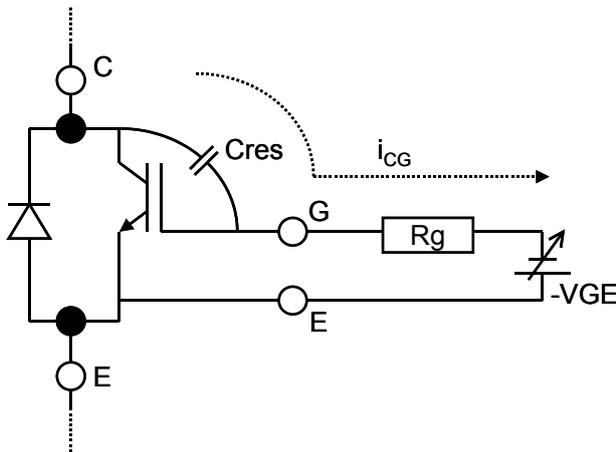


図 4-7 dV/dt 発生時の誤動作の原理

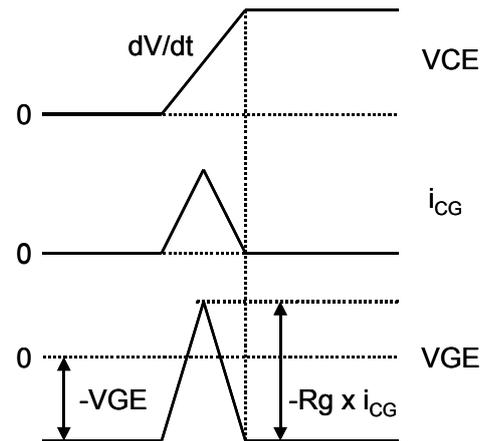
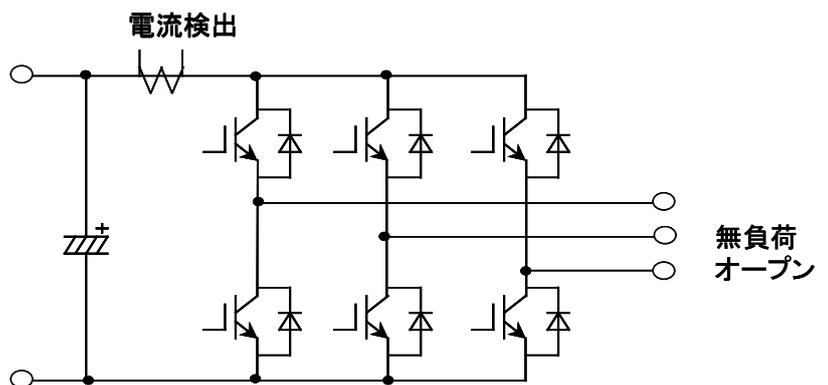


図 4-8 逆回復時の $V_{CE}/i_{CG}/V_{GE}$ 波形

上下アーム短絡電流有無の確認方法例として図 4-9 を示します。まず、図の様にインバータの出力端子 (U,V,W) をオープン (無負荷) にします。次にインバータを起動し、各 IGBT を駆動させます。この時、図の様に電源ラインから流れる電流を検出

すれば上下アーム短絡電流有無が確認できます。もし、逆バイアス電圧が十分であれば、素子の接合容量を充電する非常に微小なパルス電流 (定格電流の 5%程度) が測定されます。しかし、逆バイアス電圧 $-V_{GE}$ が不足すると、この電流が大きくなります。正確に判定するには、十分に誤点弧を起こさない $-V_{GE}$ ($= -15V$ を推奨) でこの電流検出を行なった後に、所定の $-V_{GE}$ で再度、電流を測定する方法を推奨いたします。この両方で電流が同じ値であれば誤点弧を起こしていないことになります。上記方法で誤点弧が確認された場合の対策としては、短絡電流がなくなるまで逆バイアス電圧 $-V_{GE}$ を増加させるか、G-E 間に仕様書に



短絡電流 (≧ 素子の接合容量を充電する電流)

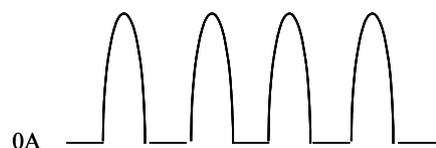


図 4-9 短絡電流の測定回路

記載の C_{ies} に対し2倍程度の容量(C_{GE})をゲート抵抗 R_g のモジュール側へ付加する事を推奨します。但し、単純に C_{GE} を付加する方法では、スイッチングタイムやスイッチング損失が大きくなります。したがってそれらを概ね C_{GE} 付加前と同等とするためには、その一例としてゲート抵抗 R_g を C_{GE} 付加前に対して概ね半分へ変更することを推奨いたします。この状態において適用可否の検討を再度充分に行なってください。また誤点弧対策方法については第7章にも記載がありますので、合わせて参照願います。

なお、上下アーム短絡電流を流す要因は、上記の dV/dt 誤点弧以外にもデッドタイム不足という現象があります。この現象が起きている時にも図 4-9 に示す試験で短絡電流が観測されますので、逆バイアス電圧 $-V_{GE}$ を増加しても短絡電流が減少しない場合には、デッドタイムを増加するなどの対策を施してください。なおデッドタイムに関しては第7章に詳しい説明がありますので、そちらを参照願います。

3.4 過渡オン状態からのダイオード逆回復（微小パルス逆回復）現象

IGBT モジュールには FWD が内蔵されており、この FWD の挙動に十分な注意を払うことは信頼性の高い装置を設計するためには非常に重要です。この項では特に微小パルス逆回復現象という製品破壊に繋がりがやすく、あまりよく知られていない現象について説明します。

微小パルス逆回復現象は IGBT の駆動時にノイズ等によってゲート信号割れが起きて、非常に過大な逆回復サージ電圧が発生する現象です。

図 4-10 に微小パルス逆回復による過大サージ電圧の発生タイミングチャートを示します。図 4-10 に示したように、IGBT の V_{ge} に対して非常に短いオフパルス(T_w)が発生した場合、対向アーム側の FWD はオンしてから非常に短い時間で逆回復に入ることになります。本来の逆回復では十分なキャリアが蓄積されてから逆回復に入るのに対して、微小パルス逆回復では FWD には十分なキャリアの蓄積がない状態で逆回復することになります。これにより FWD の空乏層が急激なスピードで広がるため、急峻な di/dt 、 dv/dt を発生させることとなります。これが原因となって逆回復時の C-E(A-K)間に、非常に過大な逆回復サージ電圧が発生します。

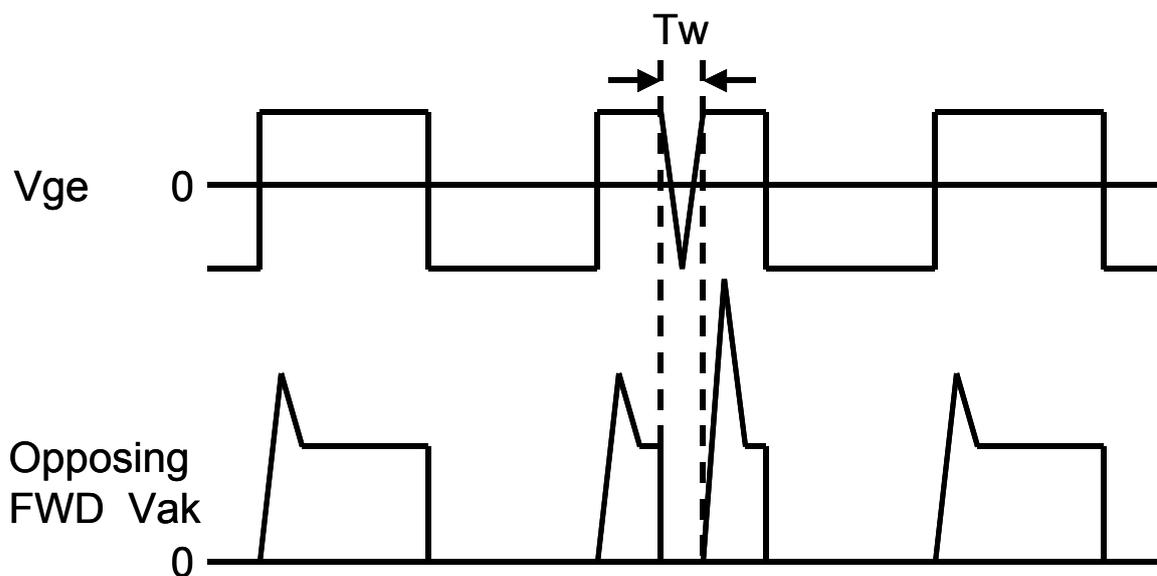


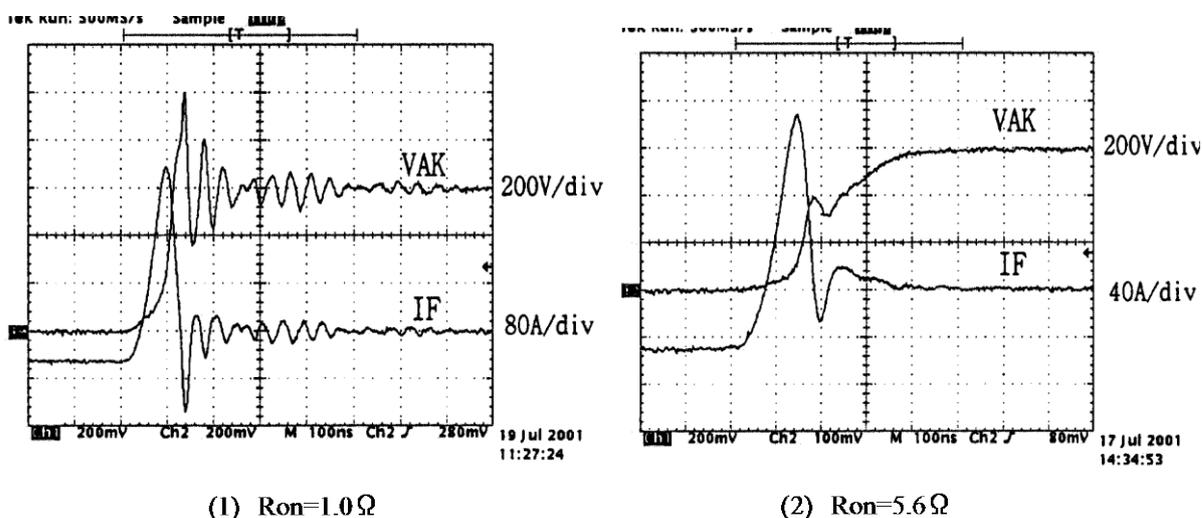
図 4-10 微小パルス逆回復による過大サージ電圧の発生

この現象によって製品の耐圧保証値を超えるサージ電圧が発生すると素子破壊に繋がる可能性があります。当社の評価では $T_w < 1\mu s$ でサージ電圧が急激に増加する事が確認されています。装置設計を行なう際にはこのような短いゲート信号オフパルスが発生しないように注意してください。

なお、 T_w が $1\mu s$ 以下になる運転モードがある装置においては、最小 T_w におけるサージ電圧が素子耐圧以下になることを確認願います。もしサージ電圧が素子耐圧を超える時は下記に記載のサージ電圧対策を実施してください。

- R_G を大きくする
- 回路インダクタンスを低減する
- スナバ回路を強化する
- C_{GE} を付加する
- アクティブクランプ回路を付加する

図 4-11 に、6MBI450U-120(1200V,450A)の微小パルス逆回復時のダイオード逆回復波形を示します。 R_G を 1.0Ω から 5.6Ω に大きくすることで、サージ電圧が低減されていることがわかります。



$E_d=600V$, $I_F=50A$, $T_j=125^\circ C$, $t_w=1\mu s$

6MBI450U-120

図 4-11 微小パルス逆回復時の逆回復波形例

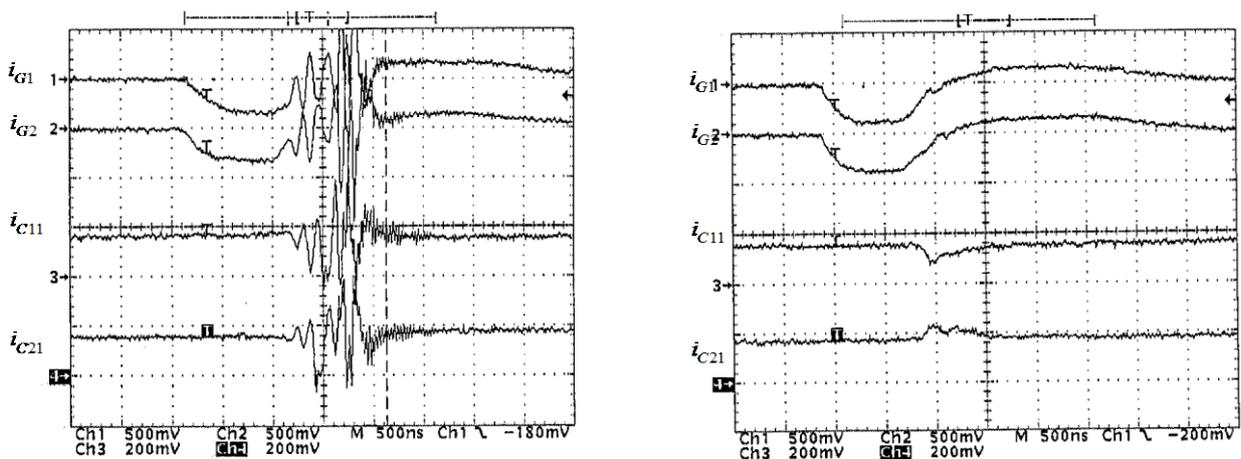
3.5 並列時の発振現象

製品を並列接続する際には主回路配線の均等性が非常に重要になります。配線の均等性が取れていない場合、配線の短い素子にスイッチング時の過渡的な電流集中を起し、素子の破壊や長期信頼性の低下をまねく可能性があります。また、主回路配線の均等性が実現できてない回路では、当然その主回路インダクタンスが各素子に対してアンバランスになっており、スイッチング時の di/dt で各配線のインダクタンスにバラバラな電圧発生が発生し、その電圧でループ電流などの異常発振電流が発生することで、素子破壊に繋がる可能性もあります。

図 4-12(1)にエミッタ部の配線インダクタンスを極端にアンバランスにした場合の振動現象を示します。

これは、並列接続されたエミッタ部の配線ループに振動電流が流れゲート電圧を振動させることで、IGBTが高速にオンオフし振動現象が発生します。この対策として、各ゲート・エミッタ配線にコモンモードのコア挿入し、エミッタ部のループ電流が流れなくする方法があります。図 4-12(2)の影響をなくした場合の波形を示します。図 4-12(2)より、振動が抑制されていることがわかります。

このように、主回路配線設計を行なう際には回路の均等性に十分注意してください。



(1) 極端にエミッタ配線をアンバランスにしたとき (2) ゲート・エミッタ配線にコアを挿入したとき

図 4-12 2 並列時のコレクタ・ゲート電流波形

(i_{G1}, i_{G2} : 5A/div, i_{C11}, i_{C21} : 100A/div, t : 0.5 μ s/div, E_d =600V 1200V, 300A, IGBT, 2 並列時)

3.6 半田付けプロセスの注意

IGBT モジュールの端子にゲート駆動回路や制御回路を半田付けする時の半田温度が過剰に高くなりますと、ケース樹脂材料が溶ける等の不具合が発生する可能性があります。仕様書に端子半田付け時の耐熱試験項目がありますので、この条件を超える半田プロセスでの組立は行なわないようにお願いします。一般的な製品の仕様書に記載している端子耐熱性の試験条件を下記に示しますので、ご参考ください。

半田温度 : 260±5°C
投入時間 : 10±1sec
回数 : 1回

3.7 IGBT モジュールのコンバータ部への適用

IGBT モジュール内に使用されているダイオードには、定格 I^2t があります。定格 I^2t とは、持続時間の非常に短い電流パルス(10ms 未満)について、順方向の非繰返しの過電流量を表します。 I は実効電流で、 t はパルスの持続時間を示します。整流回路（またはコンバータ回路）などに使用する場合には、起動時にラッシュ電流が流れますが、この電流を定格 I^2t 以下で使用願います。また、 I^2t 定格を超える場合には、例えば抵抗とコンタクタを並列接続した起動回路を、交流電源と整流回路間に接続するなどの対策をお願いします。

3.8 EMC ノイズ対策

近年では、IGBT モジュールを使用したインバータ・UPS などの変換装置は欧州の CE マーキングや国内の VCCI 規格への対応が必要で、EMI ノイズ(装置が運転時に発生する伝導性および放射性の EMI ノイズ)を、規格値レベル以下に抑制することが装置の設計において重要な課題となっています。

IGBT モジュールは世代を経るごとに特性改良による高速スイッチング化、低損失化が進んできているため、IGBT をスイッチングさせた際に発生する高い dv/dt , di/dt が放射性 EMI ノイズの原因となる場合が多くなってきています。

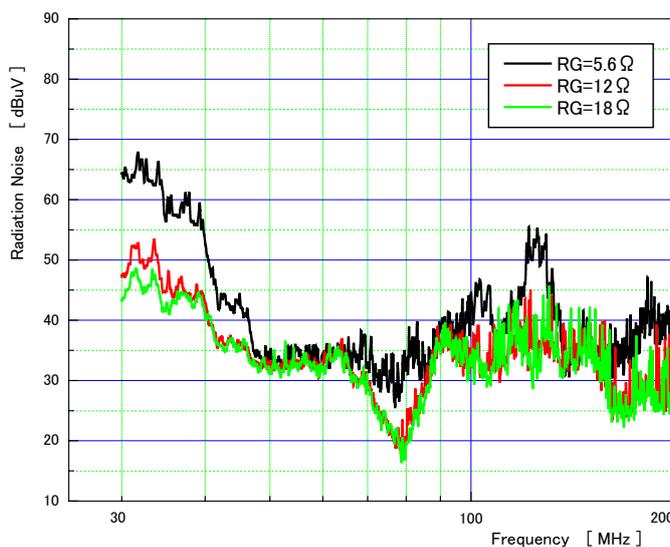
この放射性 EMI ノイズの主な要因は、IGBT がターンオンする（対向アーム側の FWD が逆回復する）際に生じる高い dv/dt , di/dt がトリガとなって、半導体デバイスの接合容量などの浮遊容量と配線上の浮遊インダクタンスとで生じる高周波の LC 共振によるものと考えられます。

IGBT モジュールがスイッチングすることによって発生する放射性 EMI ノイズを低減させるためには、駆動条件の見直しによりスイッチング特性、特にターンオン特性をソフト(低速)化することが有効です。第7章を参照し、適切な駆動条件を検討してください。

図4-13にゲート抵抗を大きくすることによってスイッチング特性をソフト化した場合の放射性EMIノイズ特性の測定例を示します(測定サンプル：2MBI150SC-120 1200V/150A)。標準ゲート抵抗値(5.6Ω)。標準ゲート抵抗の2倍程度とすることによって、10dB以上放射性EMIノイズを低減させることができます。

ただし、スイッチング特性をソフト化して放射性EMIノイズを抑制すると、スイッチング損失は増加する傾向となりますので、装置の運転条件やモジュール冷却条件などとのバランスを考慮しながら駆動条件を設定することが重要です。

また、放射性EMIノイズの一般的な対策例を表4-2に示します。放射性EMIノイズは装置の配線構造や材質・回路構成などによりその発生要因・ノイズレベルが異なりますので、それぞれの対策例が有効であるかどうかは個別に検証が必要です。



使用装置：15kW 汎用インバータ
使用デバイス：2MBI150SC-120

図4-13 ゲート抵抗を大きくしたときの放射性EMI

表4-2 放射性EMIノイズ対策例

対策	内容	備考
駆動条件の見直し (dV/dt, di/dtの低減)	ゲート抵抗(特にターンオン側)をカタログ記載の標準値より2~3倍の範囲で大きくする。	スイッチング損失が大きくなる スイッチング時間が長くなる
	ゲート・エミッタ間に小容量のコンデンサを接続する。 容量は帰還容量~入力容量(Cres~Cies)程度。	スイッチング損失が大きくなる スイッチング時間が長くなる
スナバコンデンサを モジュールと最短で接続	スナバコンデンサとIGBTモジュールの間の配線を最短にする(モジュールの端子に接続)。	スイッチング時のサージ電圧や dV/dtの抑制にも効果あり
配線インダクタンスの 低減	直流バスラインを平行導体化してインダクタンスを低減する(銅バーの適用など)。	同上
フィルター	装置の入出力にノイズフィルターを接続する。	各種市販品あり
配線のシールド	入出力ケーブルをシールドしてケーブル部分の放射性ノイズを低減する。	
装置ケースの金属化	装置筐体を金属化し、装置から放射されるノイズを抑制する。	

ご 注 意

- このカタログの内容（製品の仕様、特性、データ、材料、構造など）は 2017年 1月現在のものです。この内容は製品の仕様変更のため、または他の理由により事前の予告なく変更されることがあります。このカタログに記載されている製品を使用される場合には、その製品の最新版の仕様書を入手して、データを確認してください。
- 本カタログに記載してある応用例は、富士電機の半導体製品を使用した代表的な応用例を説明するものであり、本カタログによって工業所有権、その他権利の実施に対する保証または実施権の許諾を行うものではありません。
- 富士電機（株）は絶えず製品の品質と信頼性の向上に努めています。しかし、半導体製品はある確率で故障する可能性があります。富士電機の半導体製品の故障が、結果として人身事故、火災等による財産に対する損害や、社会的な損害を起こさぬように冗長設計、延焼防止設計、誤動作防止設計など安全確保のための手段を講じてください。
- 本カタログに記載している製品は、普通の信頼度が要求される下記のような電子機器や電気機器に使用されることを意図して造られています。
 - ・コンピュータ ・OA 機器 ・通信機器（端末） ・計測機器 ・工作機械
 - ・オーディオビジュアル機器 ・家庭用電気製品 ・パーソナル機器 ・産業用ロボット など
- 本カタログに記載の製品を、下記のような特に高い信頼度を持つ必要がある機器に使用をご予定のお客様は、事前に富士電機（株）へ必ず連絡の上、了解を得てください。このカタログの製品をこれらの機器に使用するには、そこに組み込まれた富士電機の半導体製品が故障しても、機器が誤動作しないように、バックアップ・システムなど、安全維持のための適切な手段を講じることが必要です。
 - ・輸送機器（車載、船用など） ・幹線用通信機器 ・交通信号機器
 - ・ガス漏れ検知及び遮断機 ・防災／防犯装置 ・安全確保のための各種装置 ・医療機器
- 極めて高い信頼性を要求される下記のような機器及び戦略物資に該当する機器には、本カタログに記載の製品を使用しないでください。
 - ・宇宙機器 ・航空機搭載用機器 ・原子力制御機器 ・海底中継機器
- 本カタログの一部または全部の転載複製については、文書による当社の承諾が必要です。
- このカタログの内容にご不明の点がありましたら、製品を使用する前に富士電機（株）または、その販売店へ質問してください。本注意書きの指示に従わないために生じたいかなる損害も富士電機（株）とその販売店は責任を負うものではありません。