

## 富士 IGBT モジュール 第7章 ゲート駆動回路設計方法

# Application Manual

## 注意

このマニュアルの内容(製品の仕様、特性、データ、材料、構造など)は2020年12月現在のものです。この内容は製品の仕様変更のため、または他の理由により事前の予告なく変更されることがあります。このマニュアルに記載されている製品を使用される場合には、その製品の最新版の仕様書を入手して、データを確認してください。

本資料に記載してある応用例は、富士電機の半導体製品を使用した代表的な応用例を説明するものであり、本資料によって工業所有権、その他権利の実施に対する保証または実施権の許諾を行うものではありません。

 **注意**

(1) 輸送と保管

段ボール箱の適切な面を上にして運搬してください。そうしないと製品に予期しないストレスがかかり、端子の曲りや樹脂パッケージ内の歪みなど、影響を及ぼす可能性があります。さらに製品を投げたり落下させたりすると、製品に大きなダメージを与える可能性があります。また水に濡れると破壊や故障の原因になりますので、雨や凍結には十分な配慮をお願いします。輸送中の温度や湿度などの環境条件は、仕様書に記載してありますので厳守してください。

(2) 組み立て環境

パワーモジュールの素子は静電気放電に対して非常に弱いため、組み立て環境におけるESD対策を、仕様書に記載の範囲内で適切に実施してください。特に、導電性スポンジを制御端子から取り外す時が、最も製品に電氣的ダメージを与える可能性があります。

(3) 動作環境

製品を酸や有機物、腐食性ガス(硫化水素、硫酸ガスなど)にさらされる環境で使用した場合、製品性能や外観を十分確保することができません。

## 第7章 ゲート駆動回路設計方法

1. ゲート駆動条件と主要特性の関係	7-2
2. ゲート駆動電流について	7-5
3. デッドタイムの設定	7-6
4. ゲート駆動回路設計の具体例	7-8
5. ゲート駆動回路設計、実装上の注意事項	7-9

本章では、IGBTモジュールのゲート駆動回路設計手法について説明します。

## 1. ゲート駆動条件と主要特性の関係

表7-1にIGBTのゲート駆動条件と主要特性の一般的な関係を示します。IGBTの主要特性は $V_{GE}$ 、 $R_G$ により変化するので装置の設計目標にあわせた設定が必要です。

表7-1 IGBTのゲート駆動条件と主要特性

主要特性	+ $V_{GE}$ 増	- $V_{GE}$ 増	$R_{G(ON)}$ 増	$R_{G(OFF)}$ 増
$V_{CE(sat)}$	減少	—	—	—
$t_{on}$ $E_{on}$	減少	—	増加	—
$t_{off}$ $E_{off}$	—	減少	—	増加
ターンオン サージ電圧	増加	—	減少	—
ターンオフ サージ電圧	—	増加	—	減少*1
dv/dt誤点弧	増加	減少	減少	減少
電流制限値	増加	—	—	—
短絡耐量	減少	—	—	—
放射ノイズ	増加	—	減少	減少

\*1 シリーズによってサージ電圧のゲート抵抗依存性は異なります。

### 1.1 ゲート順バイアス電圧 : + $V_{GE}$ (オン期間)

ゲート順バイアス電圧+ $V_{GE}$ の推奨値は+15Vです。以下に+ $V_{GE}$ の設計時の留意事項を示します。

- (1) + $V_{GE}$ はG-E間最大定格電圧20V以下で設計して下さい。
- (2) 電源電圧の変動は±10%以内を推奨します。
- (3) オン期間中のC-E間飽和電圧( $V_{CE(sat)}$ )は+ $V_{GE}$ によって変化し、+ $V_{GE}$ が高い程低くなります。
- (4) ターンオンスイッチング時の時間や損失は+ $V_{GE}$ が高い程小さくなります。
- (5) ターンオン時(FWD逆回復時)の対向アームのサージ電圧は+ $V_{GE}$ が高い程発生しやすくなります。
- (6) IGBTがオフ期間中でもFWDの逆回復時のdv/dtにより誤動作し、パルス状の短絡電流が流れて過剰な発熱や最悪の場合破壊を招く事があります。この現象はdv/dt誤点弧と呼ばれ、+ $V_{GE}$ が高い程発生しやすくなります。
- (8) 一般には+ $V_{GE}$ が高い程、制限電流値が高くなります。
- (9) 短絡耐量は+ $V_{GE}$ が高い程小さくなります。

## 1.2 ゲート逆バイアス電圧：- $V_{GE}$ （オフ期間）

ゲート逆バイアス電圧- $V_{GE}$ の推奨値は-5Vから-15Vです。以下に- $V_{GE}$ の設計時の留意事項を示します。

- (1) - $V_{GE}$ はG-E間最大定格電圧20V以下で設計して下さい。
- (2) 電源電圧の変動は±10%以内を推奨します。
- (3) IGBTのターンオフ特性は- $V_{GE}$ に依存し、特にコレクタ電流がオフし始める部分の特性は- $V_{GE}$ に強く依存します。従って、ターンオフスイッチング時の時間や損失は- $V_{GE}$ が大きい程小さくなります。
- (4)  $dv/dt$ 誤点弧は- $V_{GE}$ が小さい場合に発生しますので、少なくとも-5V以上に設定して下さい。ゲートの配線が長い場合には特に注意が必要です。

## 1.3 ゲート抵抗： $R_G$

ゲート抵抗 $R_G$ の値は、仕様書ではスイッチング損失を小さくする際の数値を記載しています。したがってゲート抵抗 $R_G$ は回路構成や環境によって適切に変更する必要があります。以下に、 $R_G$ 設計時の留意事項を示します。

- (1) スwitching特性はターンオン、ターンオフ共に $R_G$ 値に依存し、 $R_G$ が大きいほどスイッチング時間やスイッチング損失は大きくなります。これに対し、一般には $R_G$ が大きいほどスイッチング時のサージ電圧は小さくなると言われていますが、デバイスの構造により $R_G$ が大きくなるとサージ電圧が増加する場合があります。シリーズ別/耐圧別に技術資料を準備しています。詳細は技術資料を確認して下さい。
- (2)  $dv/dt$ 誤点弧は $R_G$ が大きい方が発生しにくくなります。
- (3) 各種スイッチング特性は回路構成上の寄生インダクタンスなどにより大きく変動します。特にターンオフ時に発生するサージ電圧、FWDの逆回復時に発生するサージ電圧は大きく影響しますので、回路の寄生インダクタンスを可能な限り小さくした状態で、 $R_G$ を設計してください。

以上の各種特性のゲート抵抗依存性に注意しながら最適なゲート駆動条件を選定してください。

#### 1.4 FWD逆回復時のdv/dtによる誤点弧を回避するために

本節ではFWDの逆回復時に発生するdv/dtによって、IGBTのゲートが誤点弧することを回避する方法について述べます。図7-1はdv/dt発生時に生じる誤点弧の原因について示した図です。本図ではIGBT1がオフ状態からオン状態に遷移するものとし、IGBT2はゲートを逆バイアスにしているものとします。IGBT1がオフ状態からオン状態になるとその対向アームのFWD、すなわちFWD2が逆回復します。また同時にオフ状態にあるIGBT2(FWD2)のコレクタ電位が上昇するため、IGBT1のターンオンに応じたdv/dtが発生します。IGBT1,2にはそれぞれ帰還容量 $C_{res}$ があるため、 $C_{res}$ を介して電流 $I=C_{res} \times dv/dt$ が流れます。

この電流がゲート抵抗 $R_G$ に流れることより、G-E間電圧 $V_{GE}$ が上昇します。 $V_{GE}$ がIGBT2の逆バイアス電圧としきい値電圧 $V_{GE(th)}$ の和の電圧を越えるとIGBT2が誤点弧(オン)することになり、IGBT1とIGBT2は短絡状態となります。この原理から、誤点弧を回避するための方法を図7-2に示します。IGBTの誤点弧回避方法として、G-E間に容量成分 $C_{GE}$ を付加し見かけ上のゲート電荷量を増やす方法、 $-V_{GE}$ を増やしてゲート電荷量を増やす方法、ゲート抵抗 $R_G$ を大きくしてdv/dtを下げる方法があります。

これらの対策による効果は適用ゲート回路によって異なりますので、十分に確認して適用してください。またスイッチング損失への影響もありますので、併せて確認をお願いします。

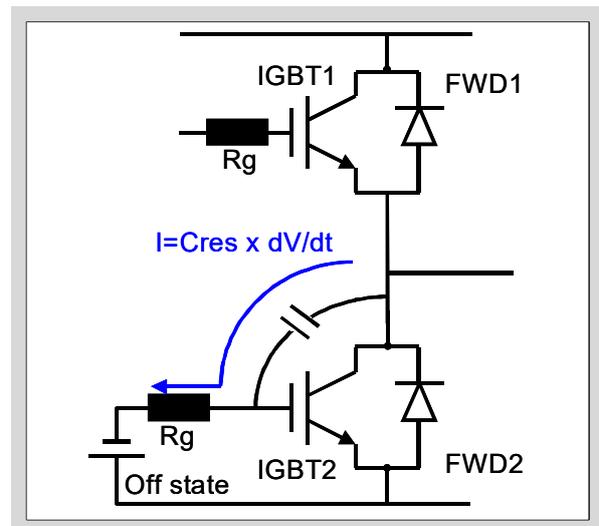


図7-1 dv/dt発生時の誤点弧の原理

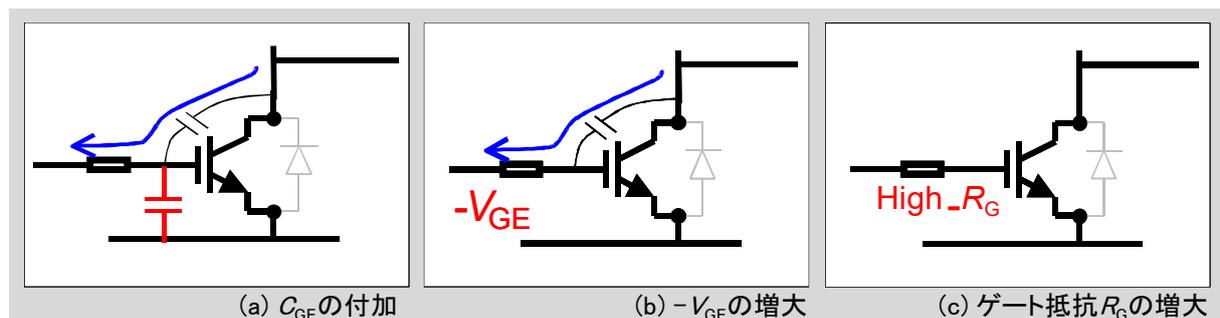


図7-2 dv/dt誤点弧回避方法

G-E間に容量成分 $C_{GE}$ を付加する方法は、誤点弧電流を $C_{GE}$ にバイパスさせることによってゲート抵抗に流れる電流を低減させる方法です。 $C_{GE}$ を付加することでゲート駆動時にこの容量成分を充電する必要があるためスイッチングスピードが遅くなります。このため単に $C_{GE}$ を付加した場合はスイッチング損失は大きくなります。しかし $C_{GE}$ を付加した場合でもゲート抵抗を下げることでスイッチングスピードを適切にコントロールすることができます。すなわち、 $C_{GE}$ を付加すると共にゲート抵抗を低減することで、スイッチング損失を増大させることなく誤点弧を回避することが可能です。

なお $C_{GE}$ 、 $R_G$ の目安としては仕様書に記載の $C_{res}$ に対し2倍程度の容量をゲート抵抗 $R_G$ のモジュール側へ付加するとともに、ゲート抵抗 $R_G$ は $C_{GE}$ 付加前に対し概ね半分に変更することを推奨します。詳細特性については各シリーズのアプリケーションデータを参照してください。

## 2. ゲート駆動電流について

IGBTはMOSゲート構造を持っており、スイッチング時にこれを充放電するゲート電流（駆動電流）を流す必要があります。図7-3にゲート電荷特性を示します。ゲート電荷特性はIGBTを駆動するのに必要な電荷量を表しており、平均駆動電流や駆動電力の計算に使用できます。図7-4にゲート駆動回路の原理図と電圧電流波形を示します。駆動回路の原理は順バイアス電源と逆バイアス電源をスイッチS1・S2にて交互に切り換えるもので、切り換え時にゲートを充放電する電流が駆動電流であり、図7-4中の電流波形で表される面積（斜線部分）が図7-3中の充放電電荷量と等しくなります。

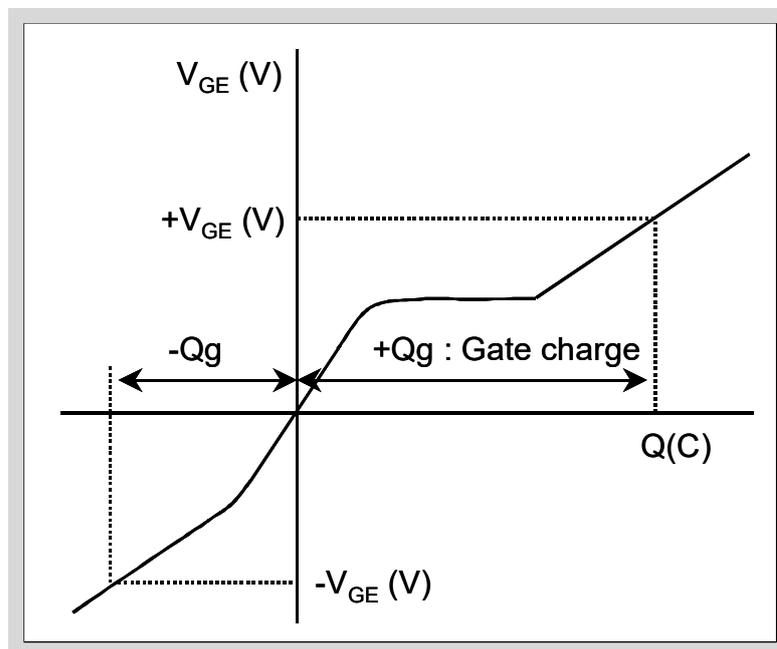


図7-3 ゲート電荷量特性(ダイナミック入力特性)の概略波形

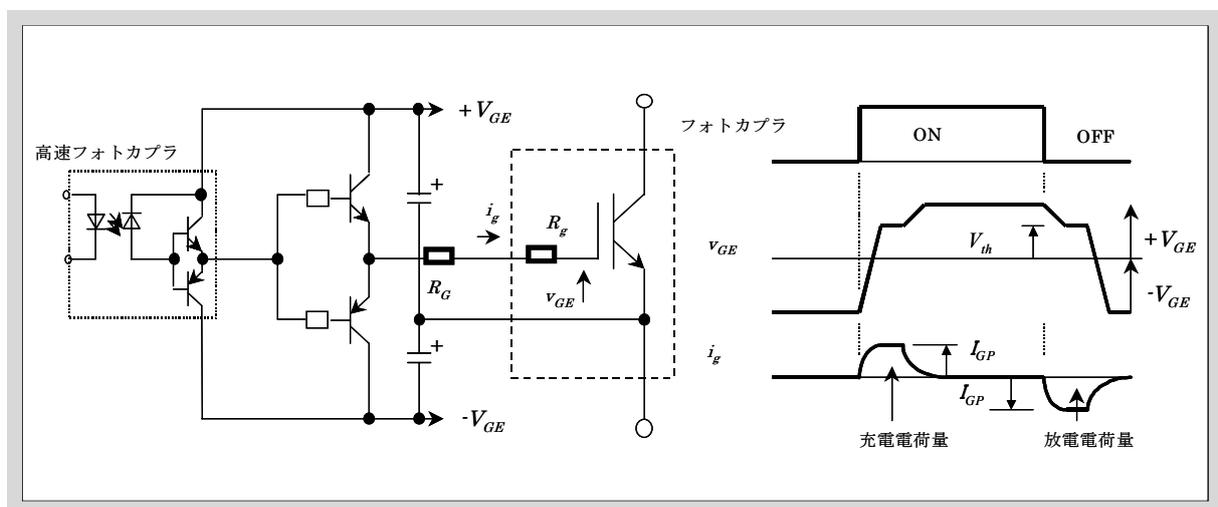


図7-4 駆動回路原理図及び電圧電流波形

駆動電流の尖頭値 $I_{GP}$ は次の近似式で求められます。

$$I_{GP} = \frac{+V_{GE} + |-V_{GE}|}{R_G + r_g}$$

+ $V_{GE}$ : 順バイアス電源電圧

- $V_{GE}$ : 逆バイアス電源電圧

$R_G$ : 駆動回路のゲート抵抗

$r_g$ : モジュール内部のゲート抵抗

なお内蔵抵抗 $r_g$ は各型式によって異なりますので、各仕様書を参照ください。

一方駆動電流の平均値 $I_G$ は図7-3に示したゲート電荷量特性を用いて次式にて計算できます。

$$+I_G = -I_G = fc \times \left( |+Q_g| + |-Q_g| \right)$$

$f_c$ : キャリア周波数

+ $Q_G$ : 0Vから+ $V_{GE}$ までの電荷量

- $Q_G$ : - $V_{GE}$ から0Vまでの電荷量

したがって、駆動回路の出力段にはこれらの近似式で計算した電流 $I_{GP}$ 、及び $\pm I_G$ を流せるように設計する必要があります。また、駆動回路の発生損失をすべてゲート抵抗で全て消費するとすれば、IGBTを駆動するために必要な駆動電力 $Pd$ は次式で表されます。

$$Pd(on) = fc \cdot \left[ \frac{1}{2} \left( |+Q_g| + |-Q_g| \right) \cdot \left( |+V_{GE}| + |-V_{GE}| \right) \right]$$

$$Pd(off) = Pd(on)$$

$$Pd = Pd(off) + Pd(on)$$

$$= fc \cdot \left( |+Q_g| + |-Q_g| \right) \cdot \left( |+V_{GE}| + |-V_{GE}| \right)$$

したがって、ゲート抵抗にはこの近似式で計算した発生損失を許容できるものを選定する必要があります。以上に述べたような駆動電流、駆動電力を供給できるように駆動回路を設計してください。

### 3. デッドタイムの設定

インバータ回路などでは上下アームの短絡防止のため、オン・オフの切り換えタイミングにデッドタイムを設定する必要があります。図7-5に示すようにデッドタイム中は上下アームとも「オフ」の状態となります。デッドタイムは基本的にIGBTのスイッチング時間( $t_{off\ max.}$ )より長く設定する必要があります。例えば $R_G$ を大きくするとスイッチング時間も長くなるのでデッドタイムも長くする必要があります。さらに他の駆動条件や温度特性等も考慮する必要があります。デッドタイムが短い場合、上下アーム短絡が発生して短絡電流による発熱で素子破壊に至る可能性がありますので注意が必要です。IGBTモジュールのデッドタイムは $3\ \mu\ sec$ 以上を推奨いたしますが、実際の適用に際しては実機にて十分な確認の上、デッドタイムの設定をお願いいたします。

デッドタイムの設定が良いかどうかを判定するひとつの方法として、無負荷時の直流電源ラインの電流を確認することがあげられます。

図7-6に示す3相インバータの場合、インバータの出力(U,V,W)をオープン状態にして通常の入力信号を与えDCラインの電流を測定します。デッドタイムが充分であっても微小なパルス状電流(素子の出力容量を抜けてくるdv/dt電流:通常は定格電流の5%程度)が流れますが、デッドタイムが不足していればこれより大きな短絡電流が流れます。この場合、短絡電流が無くなるまでデッドタイムを長くしてください。高温ほどターンオフ時間が長くなることから、この試験は高温状態で実施を推奨します。また、逆バイアス電圧 $-V_{GE}$ が不足しても、短絡電流が増加します。デッドタイムを増加しても短絡電流が減少しないときには、逆バイアス電圧 $-V_{GE}$ を増加願います。逆バイアス電圧としては、 $-V_{GE} \geq 5V$ を推奨します。

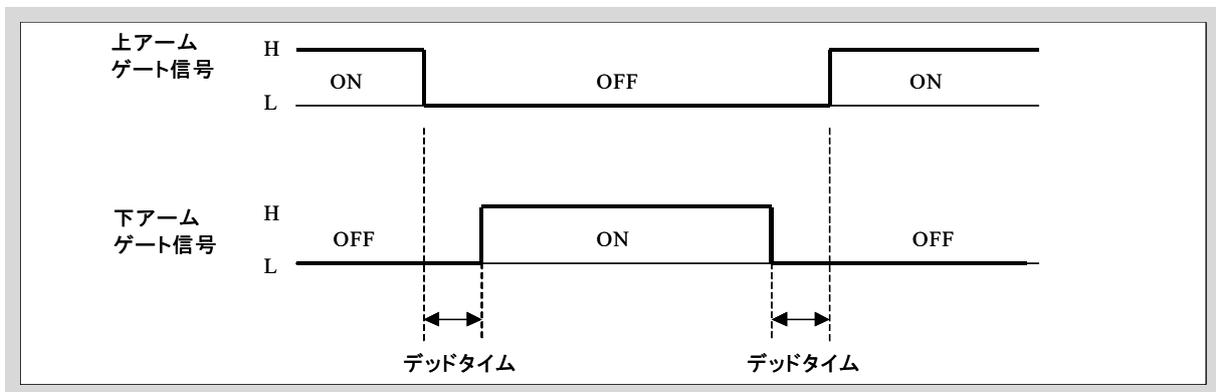


図7-5 デッドタイム タイミングチャート

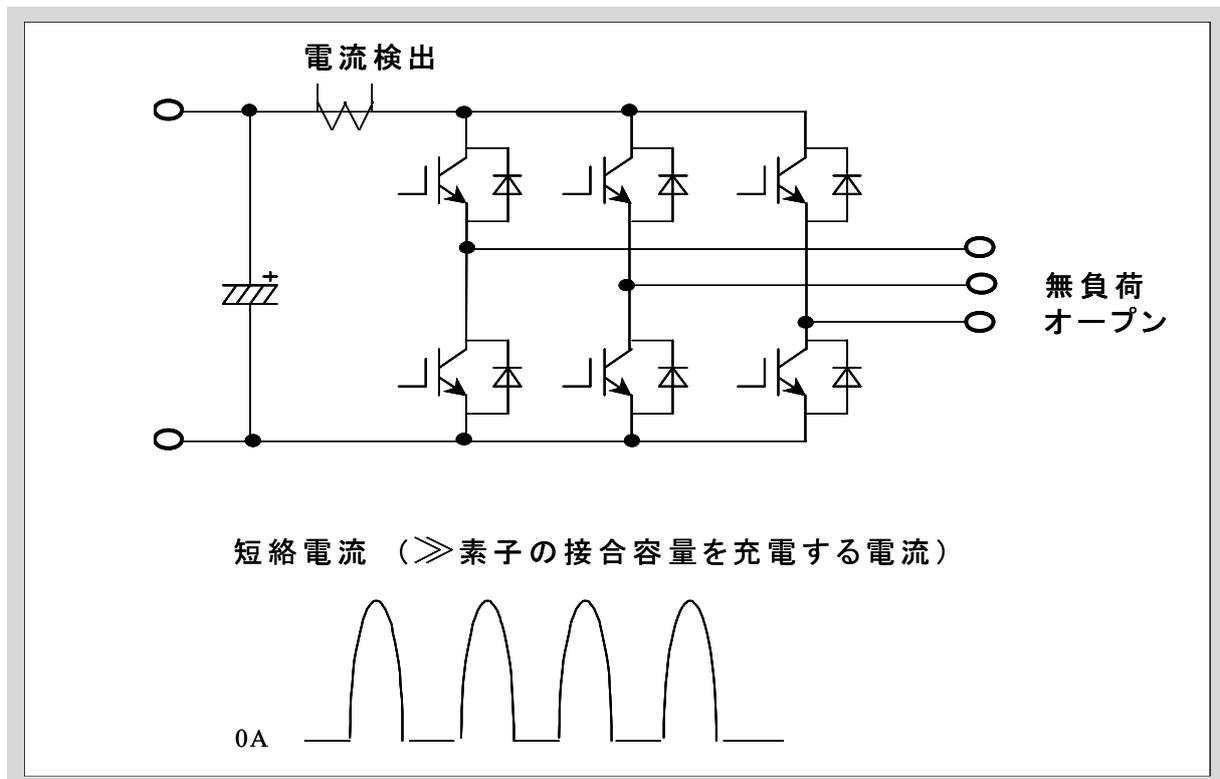


図7-6 デッドタイム不足による短絡電流の検出方法



## 5. ゲート駆動回路設計、実装上の注意事項

### 5.1 フォトカプラのノイズ耐量について

IGBTは高速スイッチング素子であるため、ゲート駆動回路に使用するフォトカプラはノイズ耐量の大きいものを選定する必要があります(例:HCPL4504)。また、誤動作を避けるためフォトカプラの一次側と二次側の配線を交差させないようにして下さい。このほか、IGBTの高速スイッチング性能を活かすには信号伝達遅れ時間の短いフォトカプラを使用することを推奨します。

### 5.2 ゲート駆動回路とIGBT間の配線について

ゲート駆動回路とIGBTの間の配線が長い場合、ゲート信号の振動や誘導ノイズによってIGBTが誤動作する可能性があります。この対策として図7-8に示す方法があります。

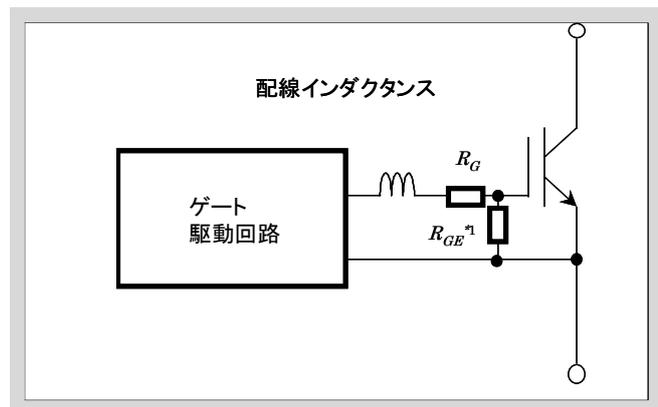


図7-8 ゲート駆動回路の実装上の注意

- (1) ゲート駆動配線を極力短くし、ゲート配線とエミッタ配線を密に撚り合わせる（ツイスト配線）。
- (2)  $R_G$  を大きくする。ただしスイッチング時間スイッチング損失に注意すること。
- (3) ゲート配線とIGBTの主回路配線は出来る限り遠ざけ、重ねる場合は互いに直交する（相互誘導を受けない）ようにレイアウトする。
- (4) 他相のゲート配線と一緒に束ねたりしないこと。

#### \*1 $R_{GE}$ について

ゲート駆動回路の不具合あるいはゲート駆動回路が完全に動作していない状態（ゲートがオープン状態）<sup>\*2</sup>にて主回路に電圧を印加するとIGBTが破壊することがあります。この破壊を防ぐため、G-E間に10kΩ程度の抵抗  $R_{GE}$  を接続することを推奨します。

#### \*2電源投入について

電源投入にはまずゲート駆動回路電源を投入して完全に動作させた後、主回路電源を投入してください。

### 5.3 ゲート過電圧保護について

IGBTは他のMOS型素子と同様に十分に静電対策を実施した環境下で取り扱う必要があります。またG-E間最大定格電圧は±20Vなので、これ以上の電圧を印加する可能性がある場合には、図7-9に示すようにG-E間にツェナーダイオードやTVSダイオードを接続するなどの保護対策が必要となります。

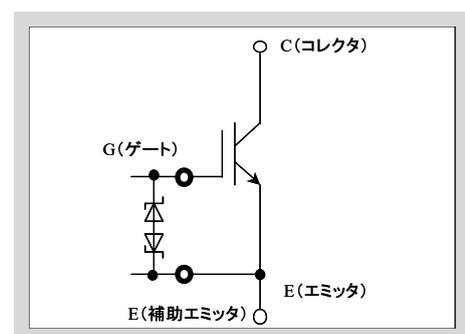


図7-9 G-E間過電圧保護回路例