

## 第4章 ドライブ回路設計

1. ゲート順バイアス電圧: $+V_{GE}$ (オン期間)	4-2
2. ゲート逆バイアス電圧: $-V_{GE}$ (オフ期間)	4-3
3. ゲート抵抗: $R_G$	4-3
4. ドライブ電流	4-4
5. デッドタイムの設定	4-5
6. ドライブ回路の具体例	4-7
7. ドライブ回路設計、実装上の注意事項	4-7

本章ではドライブ回路設計について説明します。ドライブ回路は、IGBTをオンさせる順バイアス回路とIGBTのオフ状態を安定に保つ逆バイアス回路で構成されます。ドライブ回路の定数設定によってスイッチング動作などのIGBTの主要特性が変わってきます。表4-1にIGBTのドライブ条件と主要特性の一般的な関係を示します。IGBTの主要特性は $V_{GE}$ 、 $R_G$ 等により変化するので装置の設計目標にあわせた設定が必要です。

表4-1 IGBTのドライブ条件と主要特性

主要特性	+ $V_{GE}$ 増	- $V_{GE}$ 増	$R_{G(ON)}$ 増	$R_{G(OFF)}$ 増
$V_{CE(sat)}$	↓	-	-	-
$t_{on}$ $E_{on}$	↓	-	↑	-
$t_{off}$ $E_{off}$	-	↓	-	↑
ターンオン FWDサージ電圧	↑	-	↓	-
ターンオフ IGBTサージ電圧	-	↑	-	↓ <sup>*1</sup>
dv/dt誤点弧	↑	↓	↓	↓
飽和電流値	↑	-	-	-
短絡耐量	↓	-	↑	↓
放射ノイズ	↑	-	↓	↓

\*1 シリーズによってサージ電圧のゲート抵抗依存性は異なります。

## 1.ゲート順バイアス電圧: $+V_{GE}$ (オン期間)

ゲート順バイアス電圧 $+V_{GE}$ の推奨値は、+15Vです。以下に、 $+V_{GE}$ 設計時の留意事項を示します。

- (1)  $+V_{GE}$ はG-E間最大定格電圧20V以下で設計して下さい。
- (2) 電源電圧の変動は±10%以内を推奨します。
- (3) オン期間中の $V_{CE(sat)}$ は $+V_{GE}$ によって変化し、 $+V_{GE}$ が高い程低くなります。
- (4) ターンオンスイッチング時の時間や損失は $+V_{GE}$ が高い程小さくなります。
- (5) ターンオン時(FWD逆回復時)の対向アームのサージ電圧は $+V_{GE}$ が高い程発生しやすくなります。
- (6) IGBTがオフ期間中でもFWDの逆回復時のdv/dtにより誤動作し、パルス状の短絡電流が流れて過剰な発熱や最悪の場合破壊をする事があります。この現象はdv/dt誤点弧と呼ばれ、 $+V_{GE}$ が高い程発生しやすくなります。
- (7) 一般には $+V_{GE}$ が高い程飽和電流が高くなります。
- (8) 短絡耐量は $+V_{GE}$ が高い程小さくなります。

## 2.ゲート逆バイアス電圧: $-V_{GE}$ (オフ期間)

dv/dt誤点弧防止方法として $-V_{GE}$ を印加する方法が挙げられます。以下に $-V_{GE}$ 設定時の留意事項を示します。

- (1)  $-V_{GE}$ はG-E間最大定格電圧20V以内で設計して下さい。
- (2) 電源電圧の変動は $\pm 10\%$ 以内を推奨します。
- (3) IGBTのターンオフ時間や損失は $-V_{GE}$ に依存し、特に $I_C$ がオフし始める部分の特性は強く依存します。

## 3.ゲート抵抗: $R_G$

ゲート抵抗 $R_G$ は回路構成や使用環境によって適切に調整する必要があります。以下に、 $R_G$ 選定時の留意事項を示します。

- (1) スwitching特性はターンオン、ターンオフ共に $R_G$ 値に依存し、 $R_G$ が大きいほどswitching時間やswitching損失は大きくなります。一般には $R_G$ が大きいほどswitching時のサージ電圧は小さくなると言われていますが、デバイスの構造により $R_G$ が大きくなるとサージ電圧が増加する場合があります。
- (2) dv/dt誤点弧は $R_G$ が大きい方が発生しにくくなります。
- (3) 各種switching特性は回路構成による寄生インダクタンスなどにより大きく変動します。特にターンオフ時に発生するサージ電圧、FWDが逆回復する際に発生するサージ電圧は大きく影響するので、回路のインダクタンスを小さくした状態で $R_G$ を選定してください。

## 4.ドライブ電流

IGBTはMOSFETゲート構造があり、スイッチング時にはこれを充放電するゲート電流(ドライブ電流)を流す必要があります。図4-1にゲート充電電荷量特性を示します。ゲート充電電荷量はIGBTを駆動するのに必要な電荷量で、平均ドライブ電流や駆動電力の計算に使用します。

図4-2にドライブ回路例とゲート電圧電流波形を示します。ドライブ回路の原理は順バイアス電源と逆バイアス電源をスイッチS1・S2にて交互に切り換えるものです。この切り換え時にゲートを充放電する電流がドライブ電流であり、図4-2のゲート電流波形で表される面積(斜線部分)が図4-1の電荷量と等しくなります。

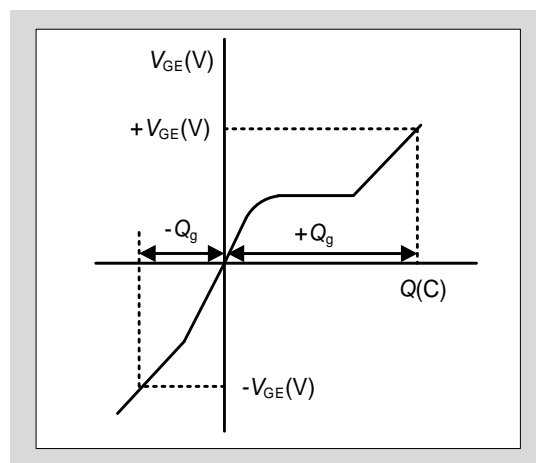


図4-1 ゲート充電電荷量特性 (ダイナミック入力特性)

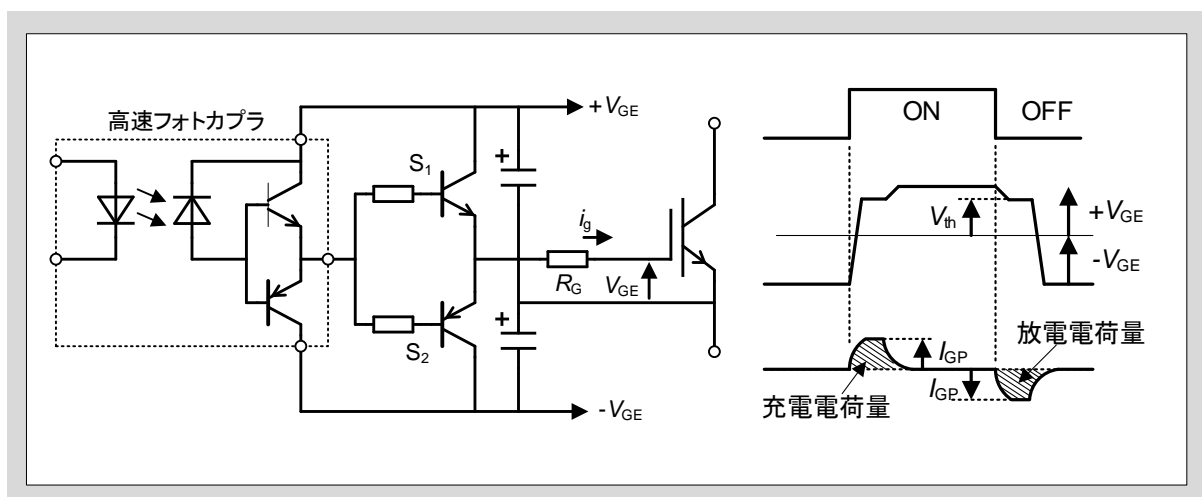


図4-2 ドライブ回路例及びゲート電圧電流波形

ドライブ電流の尖頭値 $I_{GP}$ は次の近似式で求めることができます。

$$I_{GP} = \frac{|+V_{GE}| + |-V_{GE}|}{R_G}$$

$+V_{GE}$  : 順バイアス電源電圧  
 $-V_{GE}$  : 逆バイアス電源電圧  
 $R_G$  : ドライブ回路のゲート抵抗

ドライブ電流の平均値 $I_G$ は図4-1のゲート充電電荷量特性を用いて次のように計算することができます。

$$+I_G = -I_G = f_c \cdot (|+Q_g| + |-Q_g|)$$

$f_c$  : キャリア周波数  
 $+Q_g$  : 0Vから $+V_{GE}$ までの充電電荷量  
 $-Q_g$  :  $-V_{GE}$ から0Vまでの充電電荷量

以上に示したようなドライブ電流、ドライブ電力を供給できるようにドライブ回路を設計してください。ドライブ回路の出力段にはこれらの近似式で計算される電流 $I_{GP}$ 、及び $\pm I_G$ を考慮して設計する必要があります。また、ドライブ回路の発生損失がすべてゲート抵抗で消費されるとすれば、IGBTの駆動に必要なドライブ電力 $P_d$ は次式で表されます。

$$P_{d(on)} = P_{d(off)} = f_c \cdot \left[ \frac{1}{2} (|+Q_g| + |-Q_g|) \cdot (|+V_{GE}| + |-V_{GE}|) \right]$$

$$P_d = P_{d(on)} + P_{d(off)} = f_c \cdot (|+Q_g| + |-Q_g|) \cdot (|+V_{GE}| + |-V_{GE}|)$$

ゲート抵抗にはこの近似式で計算される発生損失を許容できるものを選定する必要があります。

## 5. デッドタイムの設定

インバータ回路などでは上下アームの短絡防止のためオン・オフの切り換えタイミングにデッドタイムを設定します。図4-3に示すようにデッドタイム中は上下アームとも「オフ」の状態です。デッドタイムは、基本的にIGBTのスイッチング時間( $t_{d(off)} + t_f$ )のmax. 値より長く設定してください。デッドタイムが短い場合には、上下アーム短絡が発生して短絡電流による発熱で素子破壊の可能性があります。

また、 $R_G$ を大きくするとスイッチング時間も長くなるのでデッドタイムを長くする必要があります。さらに、他のドライブ条件や素子のパラツキ、温度特性等も考慮する必要があります。

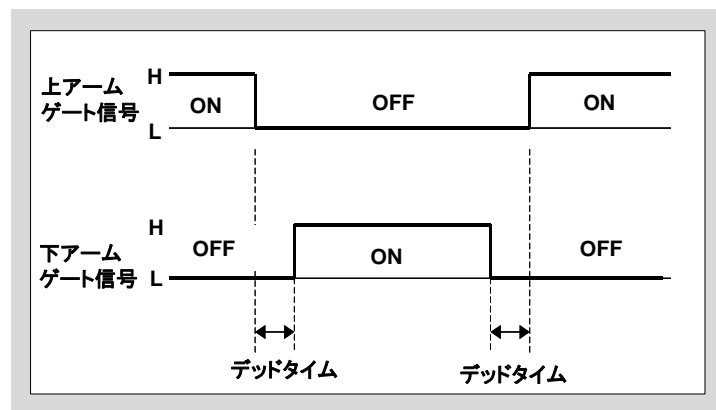


図4-3 デッドタイム タイミングチャート

デッドタイム設定の良否は無負荷時の直流電源ラインの電流値で判定します。図4-4のように3相インバータの出力(U、V、W)を無負荷状態にして通常の入力信号を与えDCラインの電流を測定します。デッドタイムが充分であっても微小なパルス状電流(素子のミラー容量を抜けてくる $dv/dt$ 電流:通常は定格電流の5%程度)が流れますが、デッドタイムが不足していればこれより大きな短絡電流が流れます。この場合にはデッドタイムを長くし短絡電流が流れないようにしてください。高温ほどターンオフ時間が長くなることから、この試験は高温状態で実施を推奨します。また、 $-V_{GE}$ 不足による $dv/dt$ 誤点弧で短絡電流が増加する可能性があります。デッドタイムが長い場合においても短絡電流が減少しないときには、 $-V_{GE}$ を増加してください。

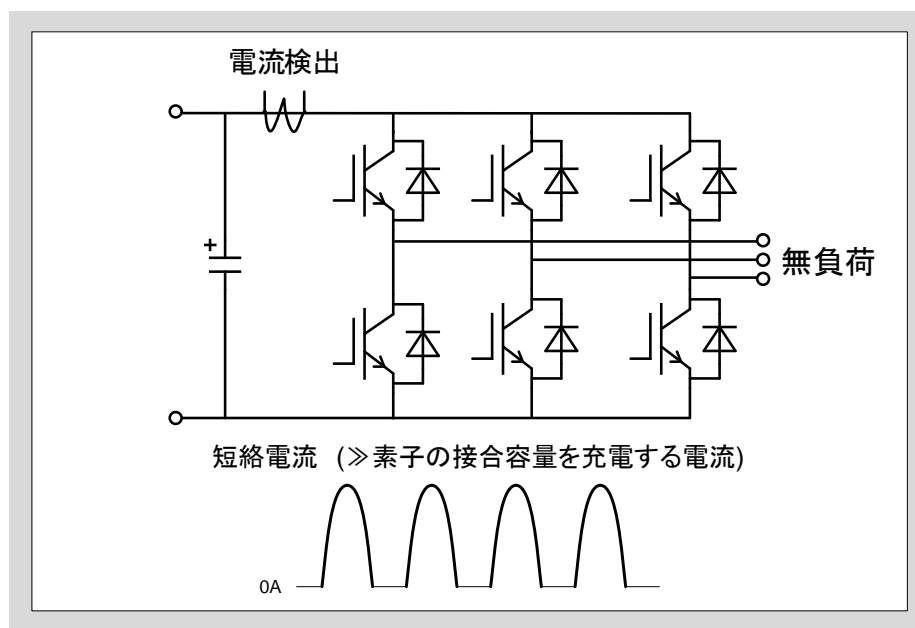


図4-4 デッドタイム不足による短絡電流の検出方法

## 6.ドライブ回路の具体例

図4-5に高速フォトカプラを使用したドライブ回路例を示します。フォトカプラを使用することにより入力信号と素子が絶縁されます。また、フォトカプラは出力パルス幅に対する制約がないのでPWM制御のようなパルス幅が広範囲に変化する用途に適しており現在では最も多く使用されています。ゲート抵抗を二つ設けてターンオンとターンオフの特性を別々に設定することもできます。

このほか信号絶縁にパルストランスを用いるドライブ方法があります。この方法は信号とゲート駆動電力の両方を信号側から同時に供給できるため回路簡略化が可能です。しかし、オン／(オフ+オン) 時間比率が最大50%、逆バイアスを設定できないといった制約がありスイッチング周波数や制御方式等によりその用途は限られます。

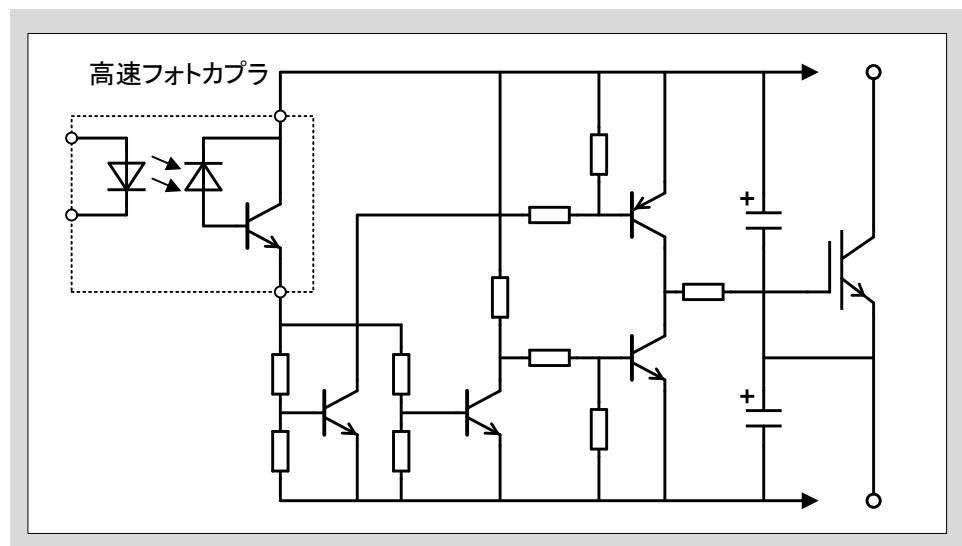


図4-5 高速フォトカプラを用いたドライブ回路例

## 7.ドライブ回路設計、実装上の注意事項

### <フォトカプラについて>

IGBTは高速スイッチング素子であるためドライブ回路に使用するフォトカプラはノイズ耐量の大きいものを選んでください。また、誤動作防止のためにフォトカプラの一次側と二次側の配線を交差しないでください。このほか、IGBTの高速スイッチング性能を活かすには信号伝達遅れ時間の短いフォトカプラの使用を推奨します。

### <ドライブ回路とIGBT間の配線について>

ドライブ回路とIGBT間の配線が長い場合ゲート信号の振動や誘導ノイズによってIGBTが誤動作または破壊します。対策として以下の方法があります。

- (1) ドライブ配線を極力短くしゲート配線とエミッタ配線を密に撚り合わせてください(ツイスト配線)。
- (2)  $R_G$ を大きくしてください。但し、スイッチング時間、スイッチング損失に注意してください。
- (3) ゲート配線とIGBTの主回路配線は出来る限り遠ざけるか、もしくは互いに直交する(相互誘導を受けない)ようにレイアウトしてください。
- (4) 他相のゲート配線と一緒に束ねないでください。
- (5) ゲート駆動回路の不具合あるいは完全に動作していない状態(ゲートオープン)で主回路に電圧が印加されるとIGBTが破壊することがあります。破壊防止対策としてG-E間に10k $\Omega$ 程度の抵抗 $R_{GE}$ を接続することを推奨します(図4-6参照)。

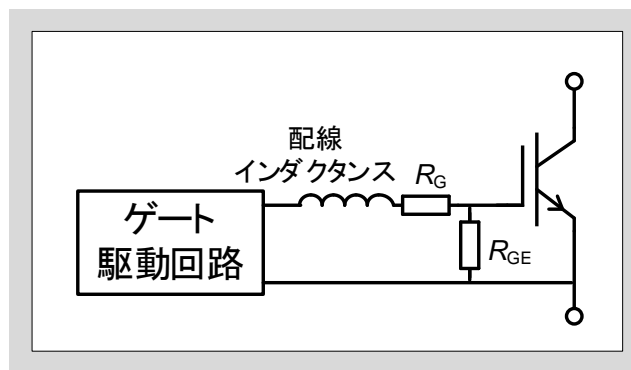


図4-6 ゲート駆動回路の実装上の注意

### <ゲート過電圧保護について>

IGBTは他のMOS型素子と同様に十分に静電対策を実施した環境下で取り扱う必要があります。またG-E間最大定格電圧は $\pm 20V$ なので、これ以上の電圧が印加される場合には、図4-7のようにG-E間にツェナーダイオードを接続する等の保護対策が必要です。

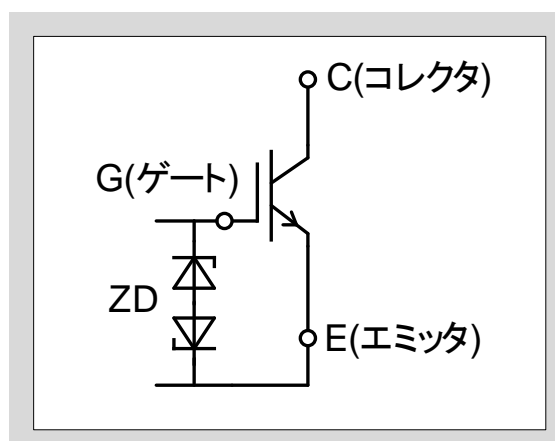


図4-7 G-E間過電圧保護回路例



<短絡耐量について>

IGBTは装置の短絡等により過電流が流れる場合があります。過電流が流れ続けると素子自身に急激な温度上昇が起こり永久破壊となります。短絡耐量は図4-8 (a)のように短絡電流の流れ始めから安全に遮断するまでの時間( $t_{SC}$ )で規定しています。短絡耐量時間 $t_{SC}$ は $V_{CE}$ や $V_{GE}$ 、 $T_{vj}$ などの条件に依存し、一般的には電源電圧 $E_d$ が高いほど、接合温度 $T_{vj}$ が高いほど小さくなります。

ディスクリートIGBTでは、長い $t_{SC}$ を要求されるアプリケーションに対しVシリーズを準備しており、短絡耐量時間よりも低スイッチング損失や低飽和電圧が要求されるアプリケーションに対してはHigh-Speed V、High-Speed Wシリーズ、XSシリーズを準備しています。なおHigh-Speed Wシリーズ 650V系列及びXSシリーズの短絡耐量については保証外となっています。

図4-8(b)は短絡耐量の測定回路図です。負荷が短絡状態になると、IGBTは高電圧・大電流状態になります。

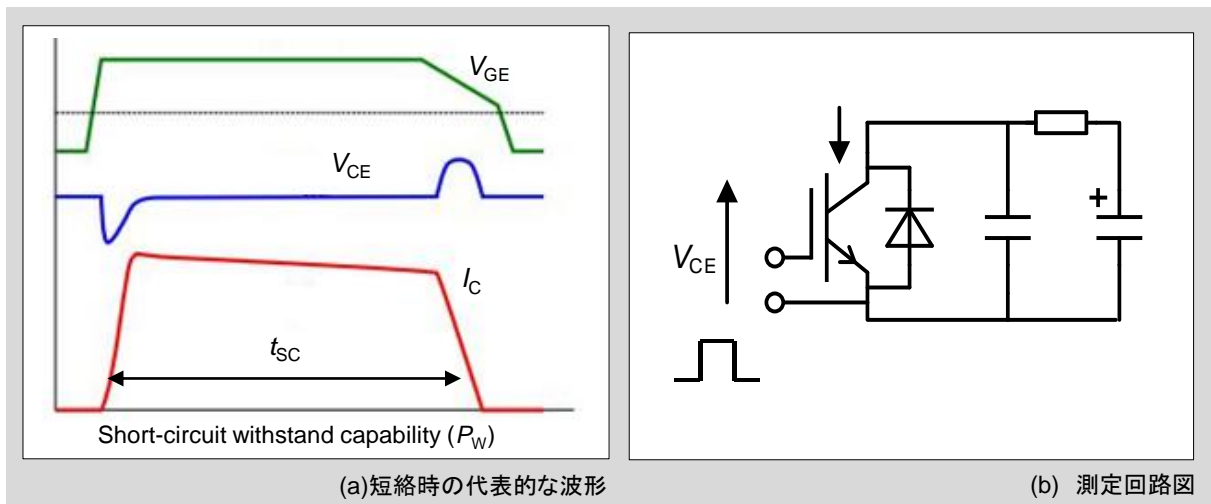


図4-8 測定回路及び波形

### < $V_{CE}$ 検出による短絡保護 >

この方法は、過電流検出から保護までの動作がドライブ回路側で行われ、高速な保護動作が可能です。図4-9に回路例を示します。この回路はC-E間電圧を $D_1$ を介して常時監視します。導通期間中のC-E間電圧が $D_2$ で設定された電圧を超えた場合を短絡状態として検出し、 $T_1$ がオン、 $T_2 \cdot T_3$ がオフとなります。この時、ゲート蓄積電荷は $R_{GE}$ を通してゆっくり放電するのでIGBTがターンオフする際の過大なサージ電圧の発生が抑制されます。図4-10に短絡保護動作波形例を示します。

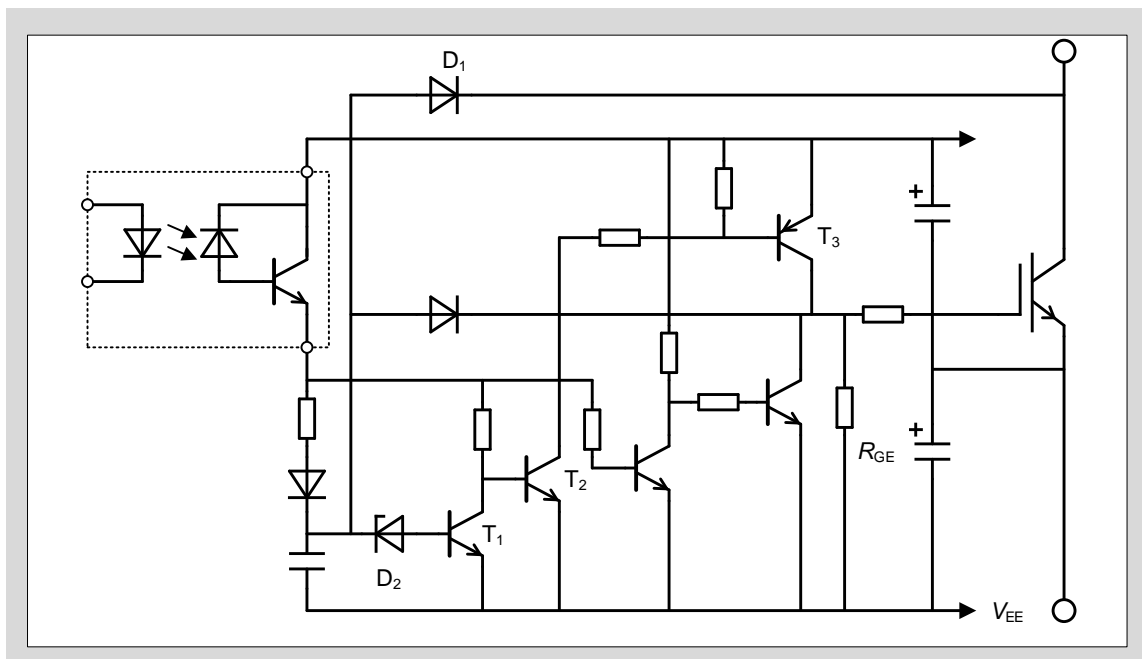


図4-9  $V_{CE}$  検出による短絡保護回路例

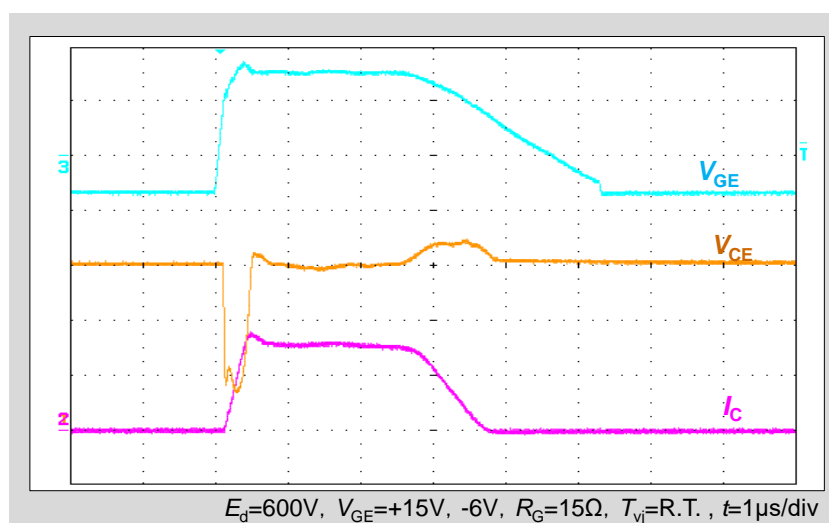


図4-10 短絡保護動作波形例