

富士 IGBT モジュール

Application Manual

 **注意**

本資料の内容(製品の仕様、特性、データ、材料、構造など)は2022年3月現在のものです。
この内容は製品の仕様変更のため、または他の理由により事前の予告なく変更されることがあります。

このマニュアルに記載されている製品を使用される場合には、その製品の最新版の仕様書を入手して、
データを確認して下さい。

富士電機は絶えず製品の品質と信頼性の向上に努めています。しかし、半導体製品はまれに故障、誤作
動が発生する場合があります。富士電機製半導体製品の故障または誤動作が、結果として人身事故・火災
などによる財産に対する損害や社会的な損害を起こさないように冗長設計・延焼防止設計・誤動作防止設
計など安全確保のための手段を講じて下さい。

本資料の記載内容は工業所有権、その他権利の実施に対する保障または実施権の許諾を行なうもので
はありません。

本資料に記載された製品は、人命にかかわるような状況下で使用される機器あるいはシステムに用いら
れることを目的として設計・製造されたものではありません。本資料の製品を車両機器、船舶、航空宇宙、医
療機器、原子力制御、海底中継機器あるいはシステムなど、特殊用途への使用に対して弊社は一切の責
任を負いません。

本資料には製品を保証する項目が記載されていますが、製品が顧客装置に組み込まれた際の特性及び
品質に対して保証するものではありません。製品を使用される際は、製品が使用されるアプリケーションにて
評価いただいた上で、適用側の責任において適用可否を判断して下さい。

富士電機は、適用可否に対する責任を負いません。

目次

第1章 構造と特長	1-1
1. 素子構造の変遷	1-2
2. IGBTモジュール構造	1-4
3. IGBTモジュールの回路構成	1-5
4. 過電流制限機能	1-6
5. RoHS指令について	1-6
6. 安全規格:UL認証について	1-6
第2章 用語と特性	2-1
1. 用語説明	2-2
2. IGBTモジュールの特性	2-5
第3章 適用上の注意事項	3-1
1. IGBTモジュールの選定	3-2
2. 静電気対策及びゲート保護	3-4
3. 保護回路の設計	3-5
4. 放熱設計	3-5
5. ゲート駆動回路の設計	3-6
6. 並列接続	3-6
7. 実装上の注意事項	3-7
8. 保管・運搬上の注意事項	3-9
9. 信頼性上からの注意事項(寿命設計)	3-10
10. その他、実使用上の注意事項	3-11
第4章 トラブル発生時の対処方法	4-1
1. トラブル発生時の対処方法	4-2
2. 故障判定方法	4-7
3. 代表的なトラブルと対処方法	4-9

第5章 保護回路設計方法	5-1
1. 短絡(過電流)保護	5-2
2. 過電圧保護	5-8
第6章 放熱設計方法	6-1
1. IGBTモジュールの発生損失	6-2
2. 昇圧チョッパ回路の発生損失計算方法	6-3
3. 三相2レベルインバータ回路の発生損失計算方法	6-4
4. 三相ダイオード整流回路の発生損失計算方法	6-8
5. ヒートシンクの選定方法	6-9
6. IGBTモジュールの取付け方法	6-12
第7章 ゲート駆動回路設計方法	7-1
1. ゲート駆動条件と主要特性の関係	7-2
2. ゲート駆動電流について	7-5
3. デッドタイムの設定	7-6
4. ゲート駆動回路設計の具体例	7-8
5. ゲート駆動回路設計、実装上の注意事項	7-9
第8章 IGBTモジュールの並列接続	8-1
1. IGBTモジュールの選定	8-2
2. 主回路の設計	8-7
3. ゲート駆動回路の設計	8-10
4. 放熱設計	8-13
第9章 評価・測定方法	9-1
1. 適用範囲	9-2
2. 評価・測定方法	9-2

第10章 IGBTモジュールのEMC設計	10-1
1. パワーエレクトロニクス機器のEMC概説	10-2
2. インバータにおけるEMI対策設計	10-5
3. IGBTモジュールの適用におけるEMI対策	10-12
第11章 パワーモジュールの信頼性	11-1
1. 信頼性の基礎	11-2
2. 信頼性試験	11-4
3. パワーサイクル寿命	11-5

第1章 構造と特長

1. 素子構造の変遷	1-2
2. IGBTモジュール構造	1-4
3. IGBTモジュールの回路構成	1-5
4. 過電流制限機能	1-6
5. RoHS指令について	1-6
6. 安全規格:UL認証について	1-6

モータ可変速駆動装置や電算機の無停電電源装置などに用いられるIGBT(JEDEC登録名称: Insulated Gate Bipolar Transistor)モジュールは近年の省エネや装置の小型・軽量化に対する要求の高まりとともに急速な発展を遂げています。また、このIGBTはパワーMOSFETの高速スイッチング性能とバイポーラトランジスタの高電圧・大電流処理能力を合わせ持った素子として、今後一層の発展が期待されています。

1. 素子構造の変遷

ゲートに正の電圧を印加するとn型チャンネルを形成する(nチャンネル型)IGBTは、パワーMOSFETのドレイン側のn+層をp+層で置換した構造となっており、nドリフト層の伝導度変調により大電流での低抵抗化が可能なバイポーラ素子です。

IGBTの構造は、表面のゲート構造、nドリフト層を形成するバルク構造、裏面構造に大別することができます。表面のゲート構造はウェーハ表面、すなわちチップ表面にゲートを形成するプレーナゲート構造と、ウェーハ中に溝を掘ってゲートを形成するトレンチゲート構造の2種類があります。一方、バルク構造はオフ時に空乏層がコレクタ側(p-collector層)に到達するパンチスルー(Punch Through)型、到達しないノンパンチスルー(Non Punch Through)型に大きく分けることができます。裏面構造図1-1にnチャンネル型IGBTの構造比較を示します。

富士電機はIGBTの製品化を1988年から始め、市場に供給してきました。当時のIGBTは、プレーナゲート構造パンチスルー型IGBTが主流であり、エピタキシャルウェーハを用いて、コレクタ層側から少数キャリアを高注入して伝導度変調効果を得ることで低オン電圧を実現していました。同時にターンオフ時は、nドリフト層の過剰キャリアを速やかに消滅する必要があるため、キャリアライフタイムコントロール技術を採用していました。これにより低オン電圧と高速スイッチングを両立させ、その結果、低いスイッチング損失を実現させていました。しかし、キャリアライフタイムコントロール技術による注入キャリア制御は、IGBTの製造プロセスにとって比較的容易に導入が可能であったため幅広く適用されていました。しかしながら、オン電圧のばらつきが大きく、また出力特性が負の温度特性を示す等の課題がありました。従って、IGBTモジュールの大容量化、それらを用いた電力変換装置の大型化に伴い、より並列接続が容易な特性への要求が高まりました。

これらの課題を打開するために、ノンパンチスルー型IGBTが開発されました。ノンパンチスルー型IGBTは、コレクタ(p-collector層)の不純物濃度により、少数キャリアの注入効率を制御抑制するとともに、nドリフト層の厚さと抵抗率で内部電界と輸送効率を制御しています。ノンパンチスルー型IGBTではエピタキシャルウェーハを用いず、FZ(Floating Zone)ウェーハを用います。このため、エピタキシャルウェーハと比較した場合のFZウェーハの優位性をIGBTチップに反映できるといった利点があります。例えば、FZウェーハは結晶欠陥がもともと少なく、内部ストレスも小さいため、1700V以上の高耐圧チップの製造が容易になること、FZウェーハのキャリアライフタイムは非常に長く、IGBTチップの過剰キャリア分布制御は、p-collector層からの少数キャリア注入のみを考慮すればよくなること、オン電圧をはじめとした諸特性ばらつきが、大幅に改善すること、などの利点を持っています。

一方、低オン電圧を達成するためには高輸送効率化する必要があり、特に1200V耐圧以下のIGBTウェーハではnドリフト層を薄くする特別な製造技術が必要でした。そこで富士電機ではウェーハの薄厚化技術を開発し特性改善に貢献してきました。

更なる特性改善のためには、より薄いチップ厚のIGBTが必要となりますが、チップ厚の大部分をnドリフト層の厚さが占めるため、厚さを薄くしすぎると所定の電圧の保持が不可能になります。この特性改善を阻む要因を打破した構造がFS(Field Stop)構造です。FS構造とはnドリフト層下部に濃度が高いFS層を設けた構造です。この構造を採用することで更なる薄チップ化と特性改善が可能となりました。

また富士電機はIGBTの特性改善に不可欠な技術として表面構造の微細化も併せて進めて来ました。IGBTはセルと呼ばれるIGBTの基本構造を多数配置した構造によって形成しています。IGBTセル数が多いほど低オン電圧化が実現できます。セル高密度化のためウェーハ表面に平面的にIGBTセルを作るプレーナ構造からウェーハ表面にトレンチ(溝)を形成し3次的にゲートを形成するトレンチ構造へと表面構造も移り変わってきました。このように、バルク構造、表面構造に様々な技術を適用することで特性改善を図ってきました。

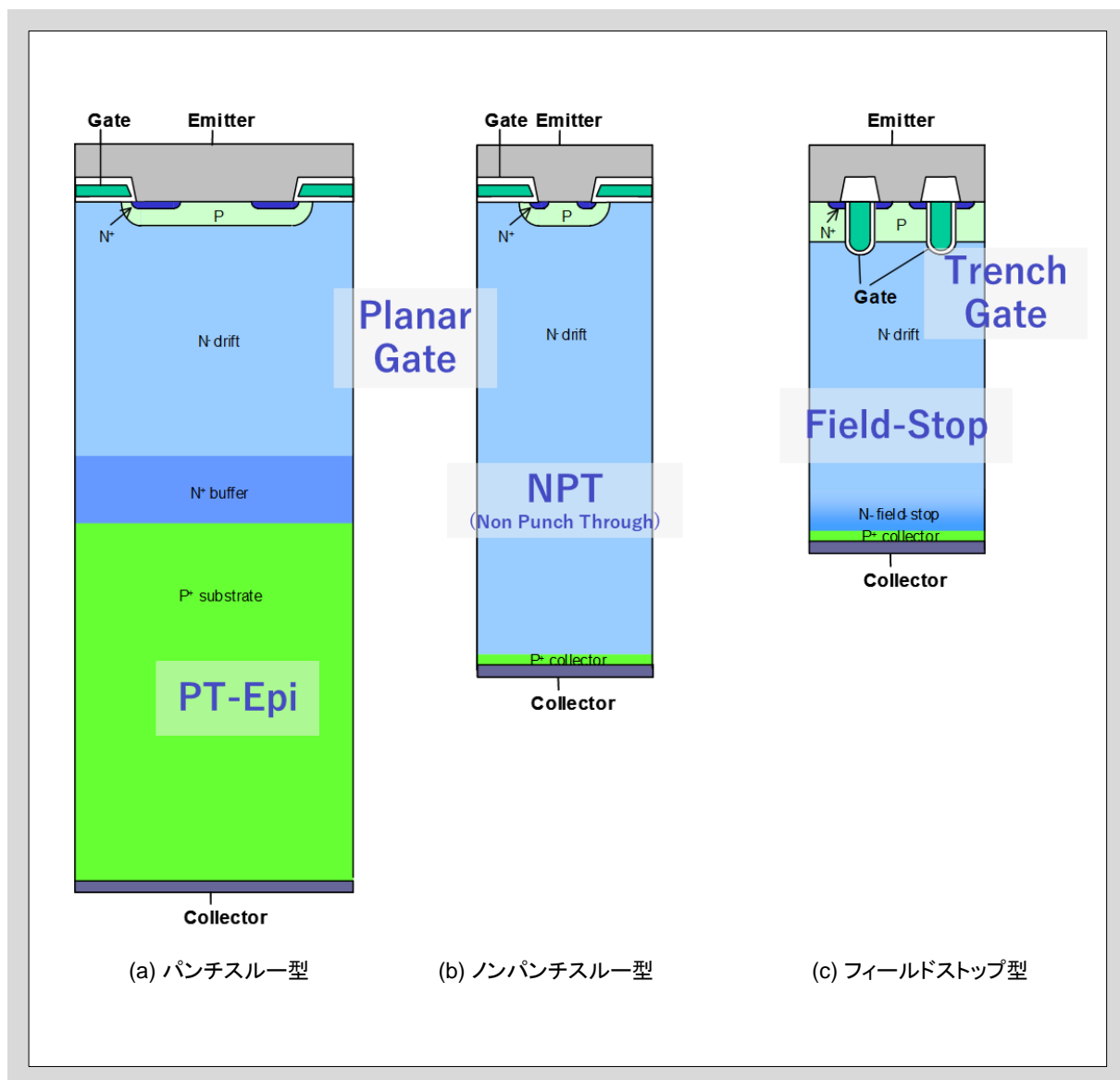


図1-1 IGBTの構造比較

2. IGBTモジュール構造

図1-2、図1-3に代表的なIGBTモジュールの構造を示します。図1-2に示す端子台一体構造IGBTモジュールは、ケースと外部電極端子を一体に成型した構造の採用により、部品点数の削減及び内部配線インダクタンスの低減を図り、またDCB(Direct Copper Bonding)基板の採用により低熱抵抗及び高抗折強度を有する高信頼性製品を実現しました。

図1-3に示すワイヤ端子接続構造IGBTモジュールは、外部端子とDCB基板をアルミワイヤで接合する構造となっています。これにより、パッケージ構造の簡易化・小型化・薄厚化・軽量化・組立工数の削減を実現しました。

さらに、IGBTやFWDチップを適切に配置することにより効果的な熱分散を可能にする工夫や、上下アームIGBT素子を均等に配置することでターンオン時の過渡電流バランスを均等化し、ターンオン損失の増加が起らない工夫なども行なっています。

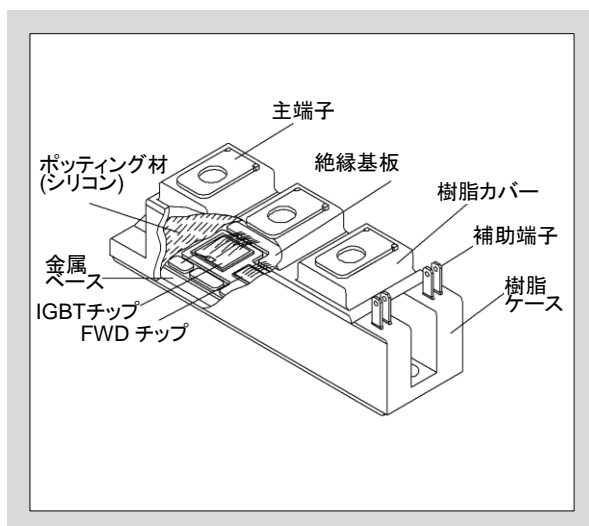


図1-2 端子台一体構造IGBTモジュール

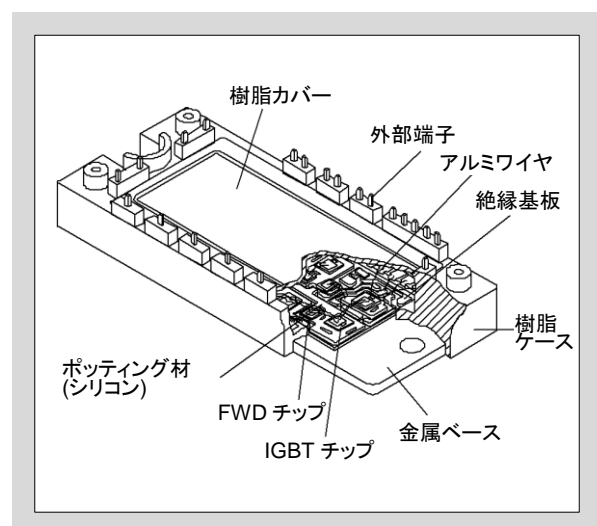


図1-3 ワイヤ端子接続構造IGBTモジュール

3. IGBTモジュールの回路構成

表1-1にIGBTモジュールの回路構成例を示します。

表1-1 IGBTモジュールの回路構成例


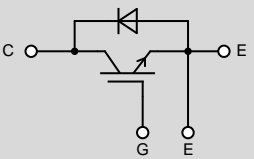

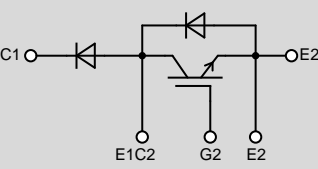
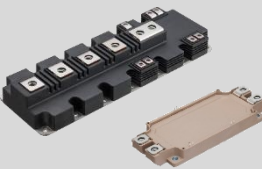
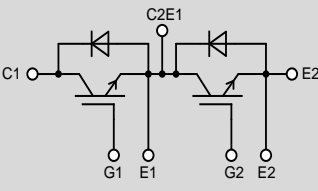
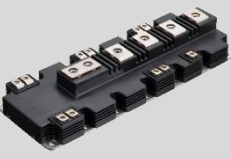
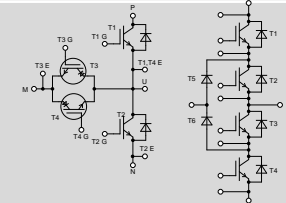
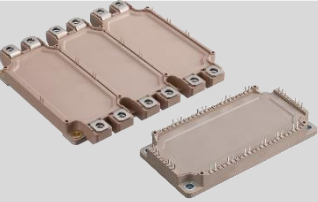
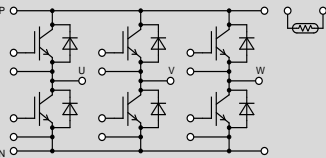
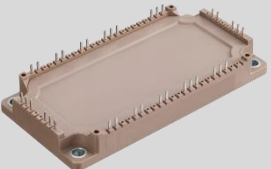
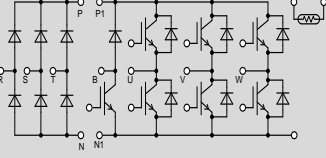
名称	IGBTモジュールの例		特徴
	外観	等価回路	
1-Pack			パッケージの中に逆並列接続したIGBTとFWDを内蔵した製品。電流定格の大きな領域の製品で、並列接続することで更に大容量の装置に適用することも多い。
chopper			パッケージの中に逆並列接続したIGBTとFWDにFWDを直列接続した製品。PWMインバータのブレーキ用途、2in1などと組み合わせて1タイプ3レベル回路を構成できる。
2-Pack			パッケージの中に逆並列接続したIGBTとFWDを2組内蔵した製品。3台一組でPWMインバータを構成するのが一般的。又電流定格の大きいIGBTモジュールを並列接続して使用することも多い。
4in1			パッケージの中にIGBTとFWDをT型またはI型に配置し構成した製品。太陽光インバータなどに使うのが一般的。又IGBTモジュールを並列接続して使用することも多い。
6-Pack			パッケージの中に逆並列接続したIGBTとFWDを6組内蔵した製品。温度検出用にNTCサーミスタを内蔵したタイプも系列化。本IGBTモジュール1台でPWMインバータを構成するのが一般的。
PIM			パッケージの中にコンバータ、インバータ、ブレーキの3機能を内蔵した製品。温度検出用にNTCサーミスタを内蔵したタイプも系列化。

表1-1に示すようにIGBTモジュールには基本的に1-Pack、2-Pack、6-Pack、PIMの4種類が存在し、それぞれのタイプに特徴があります。本表には回路構成も記載していますので、素子選定の際の参考として下さい。

4. 過電流制限機能

IGBTの実使用上、装置の短絡事故などによりIGBTに過電流が流れる場合があります。過電流が流れ続けると素子自身が急激に温度上昇し永久破壊に至る場合があります。通常、この過電流の流れ始めから破壊に至るまでの時間を「短絡耐量」として表現します。この短絡耐量は電源電圧が低く、過電流が小さい程、その短絡耐量は高く(長く)なります。すなわち短絡時のエネルギーが小さいほど短絡耐量は高くなります。

IGBTではゲート-エミッタ間に印加するゲート電圧にも依存しますが、短絡事故時などの過電流を定格電流の数倍にIGBT自身が制限するように設計しており、過電流検出後に余裕を持って保護がかけられる高い短絡耐量を実現しています。

5. RoHS指令について

RoHS(Restriction of the Use of Certain Hazardous Substances in Electrical and Electronic Equipment)指令とはEU(欧州連合)が2006年7月1日に施行した有害物質規制のことであり、電気電子機器への特定有害物質の含有を禁止することを示します。

現在、規制対象となっているのは、Pb(鉛)、Cd(カドミウム)、Cr6+(6価クロム)、Hg(水銀)、PBB(ポリブロモビフェニル)、PBDE(ポリブロモジフェニルエーテル)、DEHP(フタル酸ビス(2-エチルヘキシル))、BBP(フタル酸ブチルベンジル)、DBP(フタル酸ジブチル)、DIBP(フタル酸ジイソブチル)の10物質です。

これら10物質を、しきい値(Cdは0.01%、他は0.1%)を超えて含有する製品はEU内では販売できませんが、技術的に代替が困難な用途については、適用除外が認められています。

IGBTモジュールのRoHS対応に対し、特に関連性が深いものが各チップ、DCBを接続するためのはんだに含まれる鉛(Pb)です。富士電機ではPbフリーはんだを用いてRoHS規制に対応した製品化を実施しています。

6. 安全規格:UL認証について

北米を代表としたULの安全性に関する規制に適合していることを要求する地域では、様々な機器を市場で使用する場合、その機器に使用する部品に対してULの認証が必要となります。

富士電機IGBTモジュールはUL1557に準拠し、認証を取得しています。認証機種についてはULのウェブサイトより確認いただけます。

<https://productiq.ulprospector.com/en/profile/1972723/qqqx2.e82988?term=E82988&page=1>

富士電機が現在UL認証を受けている製品型式の一覧が表示されます。

第2章 用語と特性

1. 用語説明	2-2
2. IGBTモジュールの特性	2-5

本章では、IGBTモジュールに関する用語及び特性について説明します。

1. 用語説明

以下に、仕様書などに使用している様々な用語について説明します。

表2-1 最大定格(Maximum Ratings)

用語	記号	定義及び説明(条件は各製品の仕様書を参照して下さい)
コレクタ - エミッタ間電圧	V_{CES}	ゲート(以下G)-エミッタ間(以下E)を短絡した状態でコレクタ-エミッタ間に印加できる最大電圧
ゲート- エミッタ間電圧	V_{GES}	コレクタ(以下C)-Eを短絡した状態でG-E間に印加できる最大電圧
コレクタ電流	I_C	IGBTに流すことができる最大直流電流
	I_{CRM} I_C pulse	IGBTに流すことができる最大パルス電流
内蔵ダイオード 順方向電流	I_F	内蔵ダイオード(以下、FWD)に流すことができる最大直流順電流
	I_{FRM} $-I_C$ pulse	FWDに流すことができる最大パルス順電流
最大損失	P_{tot} P_C	1アーム当たりのIGBTで許容する最大電力損失
チップ接合温度	T_{vj} T_j	素子が異常を引き起こさず動作できる接合部の最高温度 (装置の最悪条件下にて、この値を超えない設計が必要)
連続動作時接合温度	$T_{vj(op)}$ T_{vjop}	素子を連続的に動作させることが可能な接合部の最高温度
ケース温度	T_C	IGBTモジュール内部の最も発熱しているIGBTチップ又はFWDチップ直下のケース温度 (IGBTあるいはFWD直下の銅ベース下温度を示す。詳細は第6章を参照)
保存温度	T_{stg}	IGBTモジュールに電氣的負荷をかけずに保存、または輸送できる温度範囲
電流二乗時間積	I^2t	ダイオードが許容する過電流のジュール積分値 商用正弦半波(50、60Hz)、1サイクルで規定する
尖頭サージ順電流	I_{FSM}	ダイオードが許容する1サイクルの商用正弦半波(50、60Hz)電流ピーク値
絶縁耐圧	V_{iso}	IGBTモジュールの電極全てを短絡した状態で、電極とヒートシンク取付面間で許容する正弦波電圧実効値の最大値
締付けトルク	Mounting	所定のネジで素子とヒートシンクを締付ける際の最大許容トルク値
	Terminals	所定のネジで端子と外部電極を締付ける際の最大許容トルク値

注1:特に規定のない限り $T_C=25^\circ\text{C}$ の値を記載しています。

注2:最大定格として記載されている値は、いかなる場合もこれを超えてはなりません。

表2-2. 電気的特性(Electrical Characteristics)

用語	記号	定義及び説明(条件は各製品の仕様書を参照して下さい)	
静特性	コレクタ - エミッタ間漏れ電流	I_{CES}	G-E間を短絡した状態で、C-E間に指定電圧を印加したときのC-E間の漏れ電流
	ゲート - エミッタ間漏れ電流	I_{GES}	C-E間を短絡した状態で、G-E間に指定電圧を印加したときのG-E間の漏れ電流
	ゲート - エミッタ間しきい値電圧	$V_{GE(th)}$	指定C-E間電流(以下 I_C)とC-E間電圧(以下 V_{CE})におけるG-E間電圧(以下 V_{GE})
	コレクタ - エミッタ間飽和電圧	$V_{CE(sat)}$	指定の V_{GE} において定格 I_C を流した時の V_{CE} 値
	入力容量	C_{ies}	C-E間を交流的に短絡した状態で、G-E間及びC-E間に指定電圧を印加した時のG-E間容量
	出力容量	C_{oes}	G-E間を交流的に短絡した状態で、G-E間及びC-E間に指定電圧を印加した時のC-E間容量
	帰還容量	C_{res}	G-E間、C-E間を交流的に短絡した状態でG-E間及びC-E間に指定の電圧を印加した時のC-G間容量
	ダイオード順電圧	V_F	FWDに指定の順方向電流を流したときの順方向電圧値
動特性 (詳細は図2-5を参照して下さい)	ターンオン時間	t_{on}	IGBTのターンオン時 V_{GE} が0Vに上昇後、 V_{CE} が最大値の10%に下降するまでの時間
	立上り時間	t_r	IGBTのターンオン時コレクタ電流が設定値の10%に上昇した時点から、 V_{CE} が設定値の10%に下降するまでの時間
		$t_{r(l)}$	IGBTのターンオン時コレクタ電流が設定値の10%に上昇した時点から、90%に到達するまでの時間
	ターンオフ時間	t_{off}	IGBTのターンオフ時 V_{GE} が設定値の90%に下降した時点から、コレクタ電流が下降する電流の接線上で設定値の10%に下降するまでの時間
	立下り時間	t_f	IGBTのターンオフ時コレクタ電流が設定値の90%から、下降する電流の接線上で設定値の10%に下降するまでの時間
	ターンオン損失	E_{on}	IGBTのターンオン時に発生する損失
	ターンオフ損失	E_{off}	IGBTのターンオフ時に発生する損失
	逆回復損失	E_{rr}	FWDの逆回復時に発生する損失
	逆回復時間	t_{rr}	FWDの逆回復電流が消滅するまでに要する時間
	逆回復電流	I_{rr} I_{rrm}	FWDの順方向電流遮断時に逆方向に流れる電流及びそのピーク値
逆バイアス安全動作領域	RBSOA	ターンオフ時に指定の条件にてIGBTを安全に遮断できるコレクタ電流 I_C とコレクタ電圧 V_{CE} の領域	
内蔵ゲート抵抗	r_g $R_{g(int)}$	IGBTモジュールに内蔵するゲート直列抵抗値	
ゲート電荷量	Q_G Q_g	IGBTをターンオンさせるためにG-E間に充電する電荷量	

注1:動特性の定義はVシリーズ以前とXシリーズ以降で異なります。詳細は各製品の仕様書を参照して下さい。

表2-3. 熱的特性(Thermal Characteristics)

用語	記号	定義及び説明(条件は各製品の仕様書を参照して下さい)
熱抵抗	$R_{th(j-c)}$	IGBTあるいはFWDのチップ(接合部)-ケース間熱抵抗
	$R_{th(c-f)}$	IGBTモジュールをサーマルグリスを用いて推奨トルク値にてヒートシンクに取付けた状態でのケース-ヒートシンク間熱抵抗
ケース温度	T_c	最も発熱している素子直下のケース温度

表2-4. サーミスタ特性(Thermistor Characteristics)

用語	記号	定義及び説明(条件は各製品の仕様書を参照して下さい)
サーミスタ抵抗	R	指定温度でのサーミスタ端子間電気抵抗値
B値	B	抵抗-温度特性において、任意の2温度間での抵抗変化の大きさを示す定数

2. IGBTモジュールの特性

6MBI100VB-120-50(1200V/100A、第6世代IGBTモジュール)を例に、仕様書などに記載しているIGBTの種々の特性についての説明を以下に示します。

2.1 静特性

VシリーズIGBT: 6MBI100VB-120を例に、 V_{CE} - I_C 特性(一般的に出力特性と呼ばれる)の V_{GE} 依存性を図2-1、図2-2に示します。この特性はIGBTがオンしている時の V_{CE} と I_C の関係を示すもので、オン時にIGBTに発生する損失となります。従って V_{CE} が低い程、発生損失が小さくなりますが、この特性は T_{vj} と V_{GE} によって変化しますので、これらの特性をよく考慮した上で装置設計を行なって下さい。

一般的には $V_{GE}=15V$ において、装置の最大出力電流 \leq 素子の定格電流値で使用することを推奨します。

なお、図2-3は図2-1のデータを V_{CE} - V_{GE} 特性の I_C 依存性に置き換えたグラフで、 V_{CE} が急激に増える限界の V_{GE} の目安を読み取ることが出来ます。

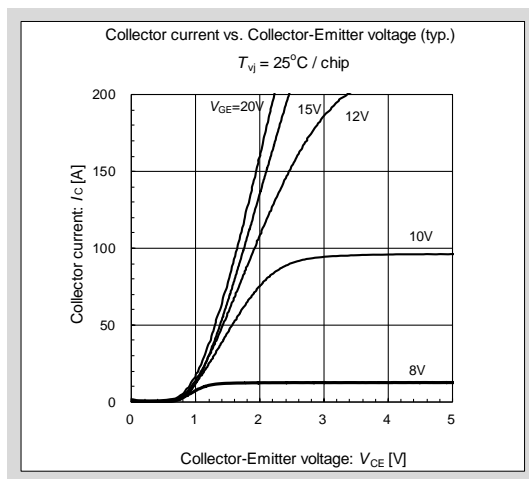


図2-1 $V_{CE(sat)}$ - I_C 特性($T_{vj}=25^\circ\text{C}$)

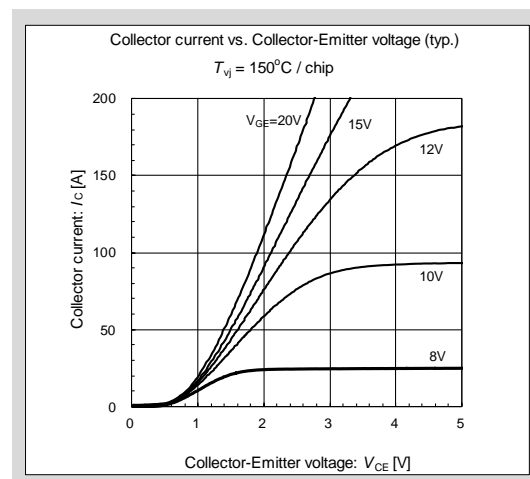


図2-2 $V_{CE(sat)}$ - I_C 特性($T_{vj}=150^\circ\text{C}$)

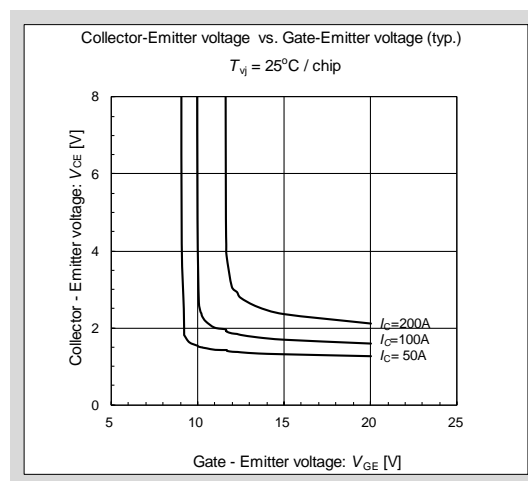


図2-3 V_{CE} - V_{GE} 特性($T_{vj}=25^\circ\text{C}$)

2.2 スイッチング特性

IGBTは一般的にスイッチング用途に使用するため、ターンオン、ターンオフ時のスイッチング特性を十分に理解しておくことが重要です。また、この特性は種々のパラメータによって変化するため、これらも考慮に入れて装置の設計を行なう必要があります。

スイッチング特性は、スイッチング時間とスイッチング損失の二つに大別することができます。これらのスイッチング特性は図2-4に示すチョッパ回路で測定する事が出来ます。

表2-2(動特性項目)に記載した動特性 t_{on} 、 t_r 、 $t_{r(i)}$ 、 t_{off} 、 t_f 、 E_{on} 、 E_{off} 、 E_{rr} 、 t_{rr} 、 I_{rr} の定義を図2-5の概略波形で示します。

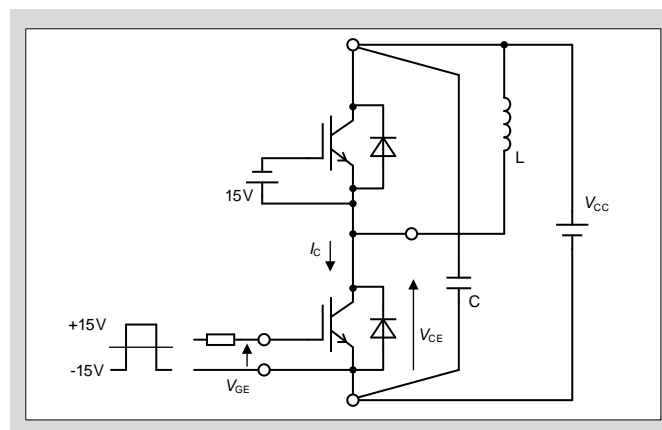


図2-4 スイッチング特性測定回路

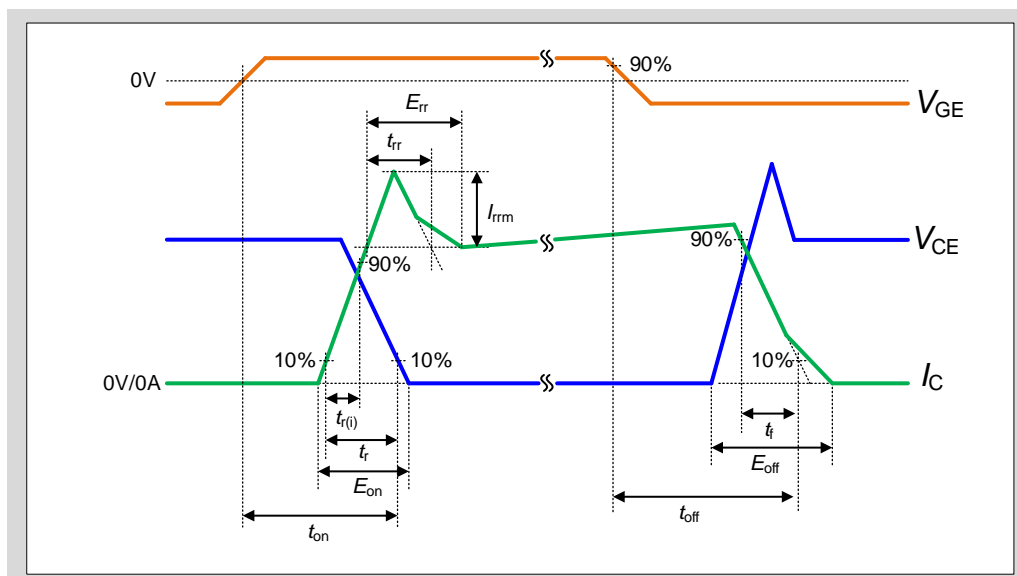


図2-5 スイッチング時間の定義(Vシリーズ)

これらのスイッチング時間と I_C の関係を図2-6、図2-7に示します。また、スイッチング時間とゲート抵抗 R_G の関係を図2-8に示します。この図の様にスイッチング時間は I_C 、 T_{vj} 、 R_G によって変化しますので装置設計の際は十分に考慮して下さい。

例えば、 t_{off} などのスイッチング時間が長くなる条件で使用すると、デッドタイム不足による直列アーム短絡(詳細は第4章を参照して下さい)などの不具合を起し素子が破壊する可能性があります。

一方、 t などのスイッチング時間が短すぎる条件で使用すると過渡的な電流変化 dI_C/dt が大きくなり、回路のインダクタンス L_S による過大なサージ電圧($=L_S \cdot dI_C/dt$)が発生します。このサージ電圧が印加電圧に重畳されるため、RBSOA(詳細は第2、4章を参照して下さい)を超えて素子が破壊する場合があります。したがって装置設計時には、 I_C 、 T_{vj} 、 R_G などを十分に考慮し、上記不具合が発生しないように設計する必要があります。

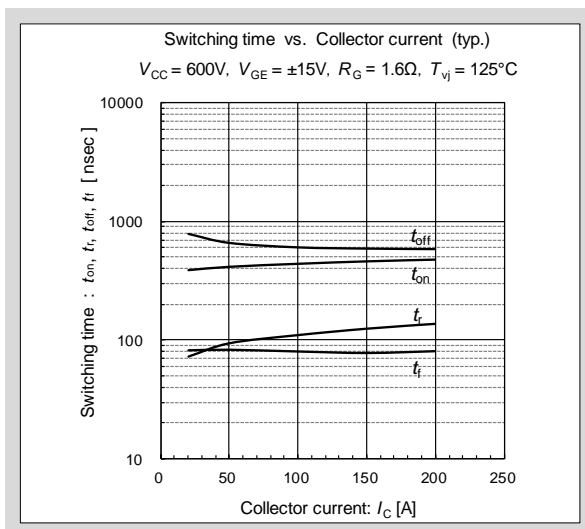


図2-6 スイッチングタイム- I_C 特性($T_{vj}=125^\circ C$)

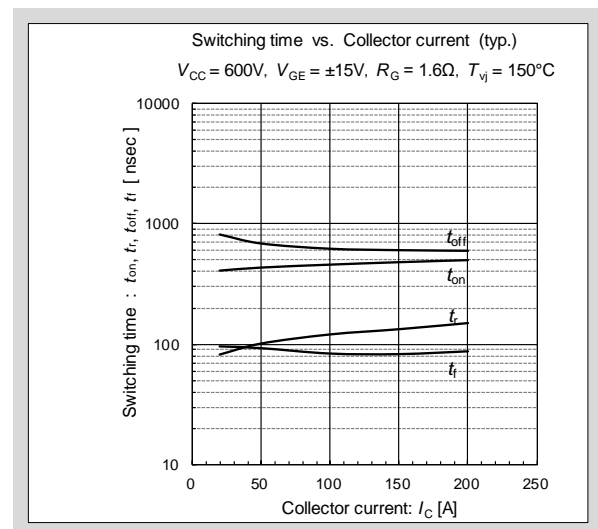


図2-7 スイッチングタイム- I_C 特性($T_{vj}=150^\circ C$)

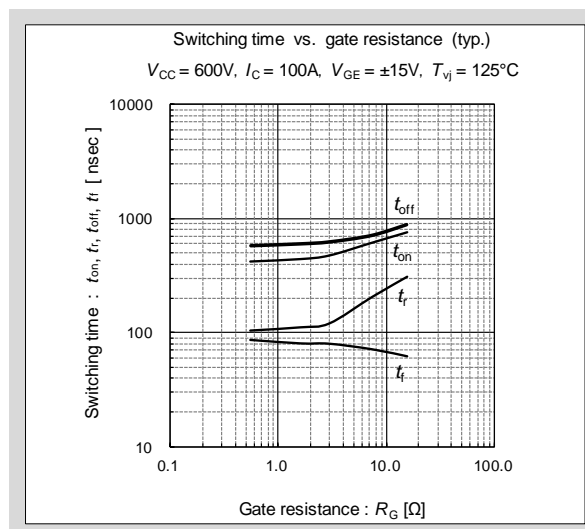


図2-8 スイッチングタイム- R_G 特性($T_{vj}=125^\circ C$)

E_{on} 、 E_{off} 、 E_{rr} は、IGBTがスイッチングする際(ターンオン、オフ時)に発生します。この特性は図2-9、図2-10に示す様に I_C 、 T_{vj} 、 R_G で変化します。特に R_G の選定は重要で、大きすぎるとスイッチング損失が大きくなる上、前述のデッドタイム不足による直列アーム短絡を起こしやすくなります。逆にスイッチング損失を小さくするために R_G を小さくする場合は、前述の過大なサージ電圧($=L_S \cdot di_C/dt$)が発生する可能性があります。

ここから分かるように、 R_G の選定においては L_S が大きく影響します。 L_S が小さければ過大なサージ電圧が発生しにくいので、 R_G 選定の検討が容易になります。したがって装置設計において、この L_S の値を出来るだけ小さく設計する事を推奨します。

なお、 R_G の決定にはIGBT駆動回路の容量とのマッチングも考慮する必要がありますので、本章2.3の容量特性を使用して十分に検討を行なった上で R_G を選定して下さい。

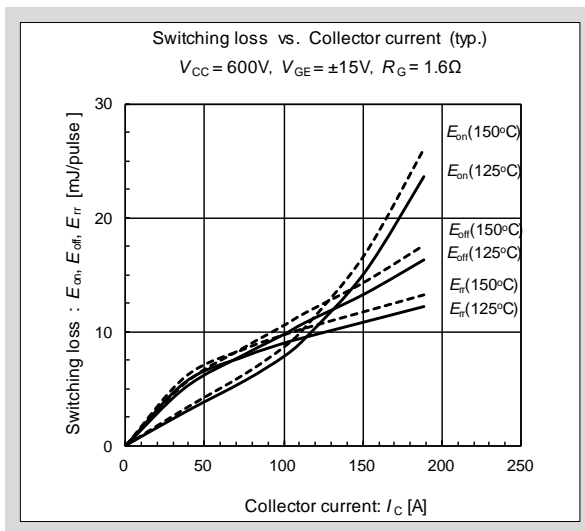


図2-9 スイッチング損失- I_C 特性

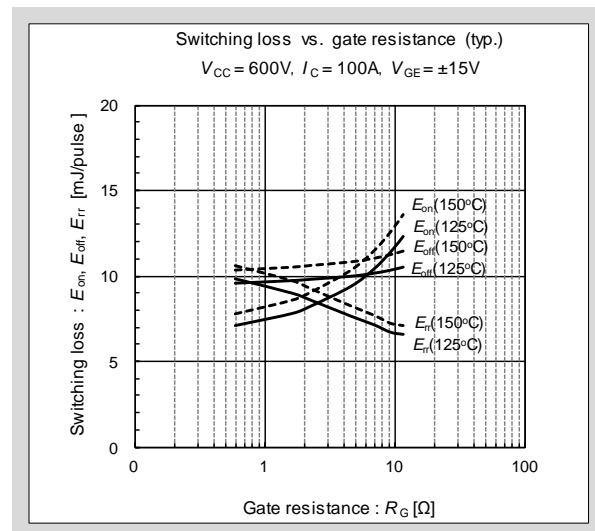


図2-10 スイッチング損失- R_G 特性

2.3 容量特性

図2-11に Q_g の特性を示します。この特性は、 Q_g に対する V_{CE} 、 V_{GE} の変化を示しています。「 Q_g が増加する」ことは「IGBTのG-E間の容量に電荷を充電する」ことを表すため、 Q_g が増加すると V_{GE} (= Q_g / G-E間容量)が上昇しIGBTがオンします。IGBTがオンすると V_{CE} がオン電圧まで下降します。このように Q_g はIGBTを駆動するために必要な電荷量を示しています。この特性は駆動回路の電源容量を決定する際に使用して下さい。図2-12にIGBTの各接合容量の特性を示します。また、IGBTの接合容量である C_{ies} 、 C_{oes} 、 C_{res} を図2-13に示します。これらの特性は Q_g と共に駆動回路設計の際に使用して下さい。

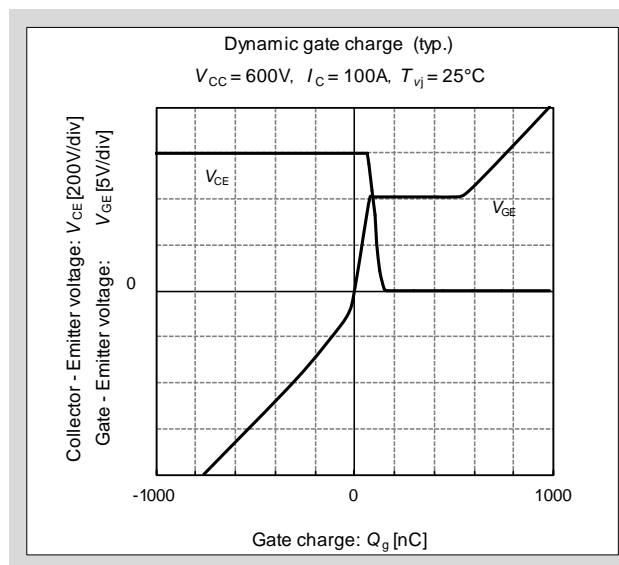


図2-11 V_{CE} 、 V_{GE} - Q_g 特性

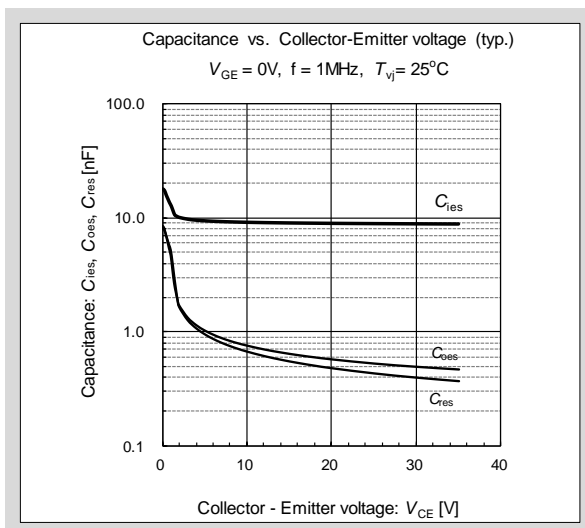


図2-12 接合容量- V_{CE} 特性

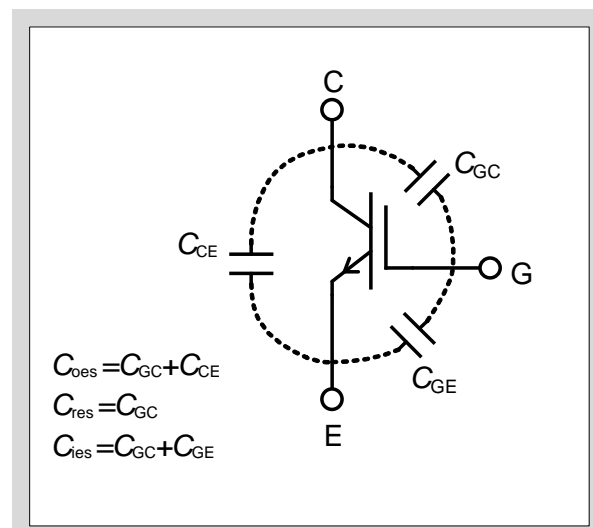


図2-13 接合容量

2.4 逆バイアス安全動作領域RBSOA

IGBTをターンオフさせる際、安全に遮断できる $V_{CE}-I_C$ の動作範囲を逆バイアス安全動作領域 RBSOA(Reverse Bias Safe Operating Area)と言います。図2-14に例として1200V/100A/IGBTモジュールの範囲を示します。

ターンオフ時 $V_{CE}-I_C$ の動作軌跡がこのRBSOAの領域に納まるようにスナバ回路設計をする必要があります。

なお、短絡電流遮断時の安全動作領域SCSOA(Short Circuit Safe Operating Area)については、シリーズごとに異なりますので、そのシリーズの技術資料を参照して下さい。

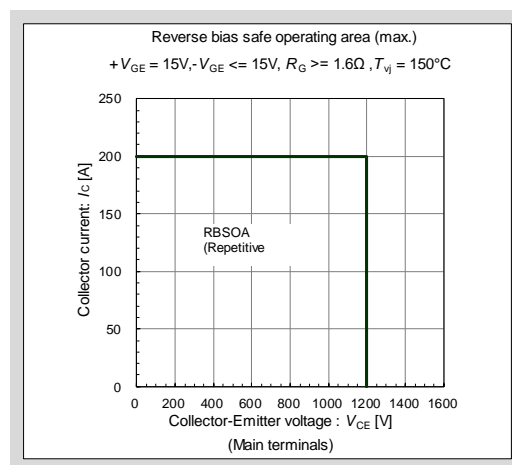


図2-14 逆バイアス安全動作領域(RBSOA)

2.5 FWDの特性

IGBTモジュールではFWDをIGBTと逆並列に接続し、内蔵しています。このFWDは図2-15に示す V_F-I_F 特性と図2-16に示す逆回復特性 (t_{rr} , I_{rr})、及び図2-9と図2-10に示す逆回復動作時の E_{rr} 特性があります。これらの特性はIGBTと同様FWDに発生する損失計算に使用します。またFWDの特性は I_F , T_{vj} , R_G などに変化するので注意が必要です。

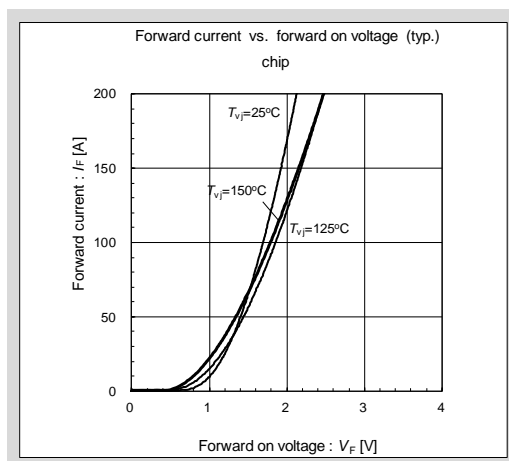


図2-15 V_F-I_F 特性

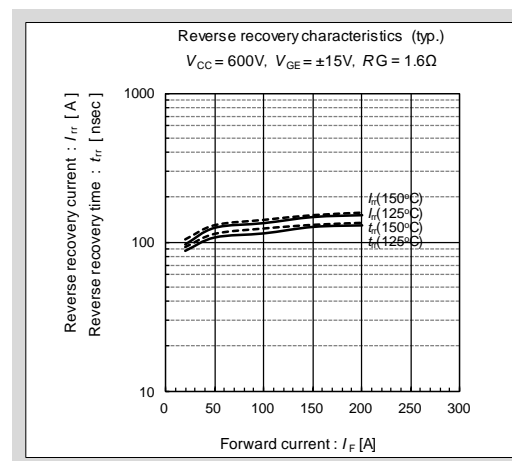


図2-16 t_{rr} , $I_{rr}-I_F$ 特性

2.6 過渡熱抵抗特性

温度上昇の計算及びヒートシンク的设计に用いる過渡熱抵抗特性を図2-17に示します(この特性はIGBT、FWD共に1アーム当りの特性)。

熱抵抗とは熱解析などでよく使われる特性で電気抵抗のオームの法則に酷似した公式：

「温度差 ΔT [°C]= 熱抵抗 R_{th} [°C/W]×エネルギー E (損失)[W]」で定義されます。

この過渡熱抵抗特性はIGBT、FWDの T_{vj} を計算する際に使用します。(詳細は第6章を参照して下さい)

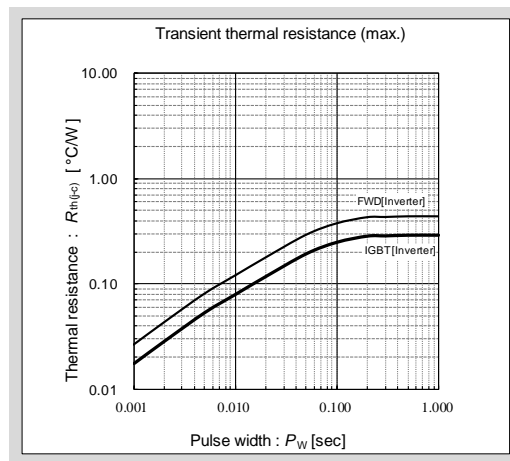


図2-17 過渡熱抵抗特性

第3章 適用上の注意事項

1. IGBTモジュールの選定	3-2
2. 静電気対策及びゲート保護	3-4
3. 保護回路の設計	3-5
4. 放熱設計	3-5
5. ゲート駆動回路の設計	3-6
6. 並列接続	3-6
7. 実装上の注意事項	3-7
8. 保管・運搬上の注意事項	3-9
9. 信頼性上からの注意事項(寿命設計)	3-10
10. その他、実用上の注意事項	3-11

本章ではIGBTモジュールの取り扱い時、及び装置への適用時の注意点を説明します。

1. IGBTモジュールの選定

IGBTモジュールを使用する場合、どのような電圧・電流定格のIGBTモジュールを選定すれば良いか考慮する必要があります。この節では様々な注意点を項目毎に分け説明しています。

1.1 電圧定格

IGBTモジュールの電圧定格は、適用する装置の入力電源である商用電源電圧と密接な関係を持っています。この関係を表3-1に示しますので、この表を参考にして目的に応じた素子を選定して下さい。

表3-1 商用電源電圧とIGBTモジュールの電圧定格適用例

	地域		IGBT モジュールの定格電圧		
			600V	1200V	1700V
商用電源電圧 (入力電圧)	アジア	日本	200VAC	400VAC、440VAC	690VAC (産業用高圧電源、 風力発電など)
		韓国	200VAC、220VAC	380VAC	
		中国	220VAC	380VAC	
	北米	アメリカ合衆国	120VAC、208VAC、 240VAC	460VAC、480VAC	
	欧州	イギリス	230VAC	480VAC	
		フランス	230VAC	400VAC	
		ドイツ	230VAC	400VAC	
		ロシア	220VAC	380VAC	

1.2 電流定格

IGBTモジュールのコレクタ電流 I_C が大きくなると、発生する導通損失やスイッチング損失が増大し、素子の発熱が大きくなります。IGBTモジュールはIGBT、FWDのチップ接合温度 T_{vj} が最大接合温度 $T_{vj(max)}$ 以下で使用する必要があるため、 $T_{vj(max)}$ を超えないよう I_C を設定しなければならず、IGBTモジュールの電流定格はそれに対応したものを選択して下さい。この設計を誤ると素子破壊、或いは長期信頼性の低下を招くことがありますので注意して下さい。

このような観点から、IGBTモジュールの電流定格選定は非常に重要です。また、高周波スイッチング用途ではスイッチング損失の増大(スイッチング回数が多い程、合計のスイッチング損失が大きくなります)により発熱が大きくなるので注意が必要です。

IGBTモジュール電流定格の基本的な選定基準はインバータ回路の交流出力電流実効値の $\sqrt{2}$ 倍以上を選定するのが一般的です。しかし電流定格の選定に関しては、装置の運転条件や放熱条件にも依存するため、その装置での発生損失と温度上昇を確認した上で、電流定格を選定して下さい。

1.3 最大定格

製品は仕様書に記載されている最大定格(電圧、電流、温度など)の範囲内で使用して下さい。最大定格を超えて使用すると、製品が破壊する場合があります。また、絶対最大定格の各項目値はそれぞれの項目に対する保証値であり、組み合わせにおける保証をするものではありません。

最大定格内の使用であっても、温度や使用環境により期待する製品寿命が得られない場合があります。製品の絶対最大定格を参照の上、使用されるシステム・装置などへの富士電機製品の適合性は適用側にて評価・検証の上、判断して下さい。

1.4 RBSOA

IGBTのターンオフ電圧・電流の動作軌跡がRBSOA仕様内にあることを確認して下さい。RBSOAの範囲を超えてIGBTを使用するとIGBTモジュールが破壊する可能性があります。

1.5 ダイオードの突入電流

製品に搭載されている整流ダイオードまたはFWDをダイオード整流器として使用する場合、電源投入時に主回路平滑コンデンサへ充電する突入電流が流れます。充電による単発の突入電流に対する保証値は I_{FSM} (非繰返し)と I_{t} (非繰返し)として表記されていますが、突入電流が製品に頻繁に流れると繰返し電流によるパワーサイクル破壊を起こす可能性があります。突入電流が頻繁に流れるようなアプリケーションでは、パワーサイクル破壊を起こさないように突入電流値を抑えるなど、製品寿命に十分留意して使用して下さい。

電源システムの瞬時電圧低下が生じた場合も同様にコンデンサへ充電する突入電流が流れる場合がありますので、同様に留意して下さい。

一方、落雷などにより、電源から素子の耐圧を超える過渡的な過電圧が製品に伝搬された場合、過電圧で破壊する可能性があります。電源から線間・アース間に入力過電圧が想定される場合は、破壊を回避するため、サージ吸収素子などを挿入して製品に掛かる電圧を仕様内に抑えて下さい。

2. 静電気対策及びゲート保護

IGBTモジュールのG-E間電圧 V_{GE} の保証値 V_{GES} は一般的に最大 $\pm 20V$ です(保証値は仕様書を確認して下さい)。

V_{GES} を超える電圧をIGBTのG-E間に印加した場合、IGBTのゲートが破壊する危険があります。このためG-E間には V_{GES} を超える電圧を印加しないで下さい。

G-E間がオープン状態でC-E間に電圧を印加すると、IGBTが破壊する可能性があります。これはコレクタ電位の変化により、図3-1に示す電流 i がコレクタからゲートに流れ、ゲート電位が上昇することでIGBTがオンし I_C が流れる事によってIGBTが発熱する事が原因です。

IGBTモジュールを装置に組み込んだ後に、ゲート回路の故障、或いはゲート回路が正常に動作しない状態(ゲートがオープン状態)で主回路電圧を印加すると上記の理由によりIGBTは破壊することがあります(第7章5.2項参照)。その破壊防止のためにはG-E間に10k Ω 程度の抵抗 R_{GE} を接続することを推奨します。

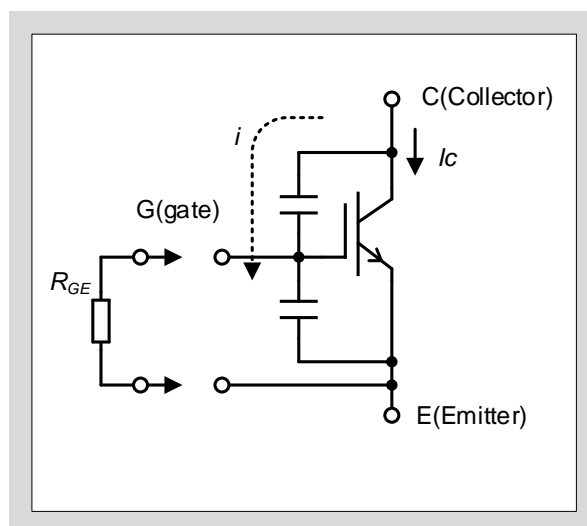


図3-1 G-E間オープン状態でのIGBTの振る舞い

また、IGBTのゲートは静電気に対して非常に弱いいため、以下に示す注意点を守って製品を取り扱って下さい。

- (1) 開梱後、IGBTモジュールを取り扱う際には、人体や衣服に帯電した静電気を高抵抗(1M Ω 程度)アースで放電させた上で、接地された導電性マット上で作業をして下さい。
- (2) IGBTモジュールの端子は静電気対策を施していませんので、開梱後、端子(特に制御端子)部には直接触れず、パッケージ本体を持って取り扱って下さい。
- (3) 端子へのはんだ付作業を行なう場合、はんだゴテ、はんだバスのリークによる静電気がIGBTに加わらないように、はんだゴテ先などを十分低い抵抗で接地して下さい。

3. 保護回路の設計

IGBTモジュールは過電流・過電圧といった異常状態により破壊する可能性があります。したがって、その異常状態から素子を保護するための保護回路設計はIGBTモジュールを適用する上で非常に重要です。

IGBTモジュールを保護する回路は素子特性を十分に理解した上で、素子特性にマッチングするように設計することが重要です。マッチングが取れていないと保護回路が付いていても素子が破壊することがあります。

その一例として、過電流保護をかける時の遮断時間が長いこと、スナバ回路のコンデンサ容量が小さく過大なサージ電圧が発生することなどが挙げられます。これら過電流・過電圧保護方法は、第5章「保護回路設計方法」に詳しく説明していますので、そちらを参照して下さい。

4. 放熱設計

IGBTモジュールには、許容できる $T_{vj(max)}$ が定められており、この温度以下になるような放熱設計が必要です。放熱設計を行なう際は、IGBTモジュールを適用するアプリケーションの動作を十分に考慮した上で設計して下さい。

放熱設計を行なうためには、まず素子の発生損失を算出し、その損失をもとに許容温度以下となるヒートシンクの選定を行ないます。放熱設計が十分でない場合、実機運転中に素子の T_{vj} が $T_{vj(max)}$ を超え破壊する可能性があります。注意点などを含め詳しい説明を第6章「放熱設計方法」に記載していますのでそちらを参照して下さい。

5. ゲート駆動回路の設計

素子の性能を十分に引き出せるかどうかはゲート駆動回路の設計で決まるといっても過言ではありません。また、保護回路の設計にも密接に関わってきます。

ゲート駆動回路はIGBTをターンオンさせるための順バイアス回路と、IGBTのオフ状態を安定に保つため及びターンオフさせるための逆バイアス回路からなり、それぞれの条件設定により素子の特性が変わってきます。

逆バイアスゲート電圧 $-V_{GE}$ が不足すると誤点弧を起こす可能性があります。誤点弧を起こさないために $-V_{GE}$ は十分な値で設定して下さい。

また、 dv/dt が高いと対向アームIGBTの誤点弧や、ゲート過電圧を起こしたり、電源ラインにノイズが伝搬する可能性があります。誤点弧、ゲート過電圧、予期しない電源ノイズを起こさないための最適なドライブ条件($+V_{GE}$ 、 $-V_{GE}$ 、 R_G 、 C_{GE})を検討して下さい。

またIGBTモジュールとゲート駆動回路間の配線長が長い場合、製品端子のゲート電圧が過渡的に変動し製品が過電圧破壊する場合があります。ゲート過電圧破壊を防止するために、適切なゲート配線設計とゲート電圧の確認を実施して下さい。

注意点などを含め詳しい説明を第7章「ゲート駆動回路設計方法」に記載していますのでそちらを参照して下さい。

6. 並列接続

大容量インバータなどの大電流を制御する用途にIGBTモジュールを適用する場合、素子を並列に接続して使用場合があります。

並列接続して使用する場合、並列接続した素子に均等な電流が流れるよう設計することが重要です。もし電流バランスが崩れた場合、一つの素子に電流が集中し破壊する可能性があります。

並列接続時の電流バランスは、素子特性や配線方法などで変わってくるため、並列接続した各素子のC-E間飽和電圧 $V_{CE(sat)}$ を合わせる、主回路配線を均等にするといった管理・設計が必要になります。注意点などを含め詳しい説明を第8章「IGBTモジュールの並列接続」に記載していますのでそちらを参照して下さい。

なお、6-Pack、PIM、IPM、Small IPMは並列接続の使用を前提に設計しておりませんので、並列接続での使用は保証できません。

7. 実装上の注意事項

7.1 ヒートシンク取り付け

IGBTモジュールをヒートシンクに取り付ける際には、冷却を確保するためのサーマルグリスなどを使用して下さい。サーマルグリスを薄く均一に広げるために、ヒートシンクの平坦度、表面粗さは仕様書記載の推奨値の範囲内として下さい。

サーマルグリス塗布量の不足、不適な塗布方法により、サーマルグリスが十分に素子全体に広がらず、放熱悪化による熱破壊に繋がる事があります。塗布量や塗布方法の可否の判断として、IGBTモジュール全面にサーマルグリスが広がっている事を確認して下さい。(実装した後に素子を取りはずすとサーマルグリスの広がり具合を確認する事が出来ます。)

IGBTモジュール取付穴付近のサーマルグリス量が過剰だと、サーマルグリス自身がスペーサとなり、サーマルグリスの広がりが阻害され放熱性の悪化を引き起こします。

また、サーマルグリスの種類・塗布方法によっては、高温動作時や温度サイクルでサーマルグリスの劣化や枯渇が発生し、製品寿命が低下する可能性があります。サーマルグリスの選定と塗布方法には十分留意して使用して下さい。

ヒートシンクのIGBTモジュール取付面において、ネジ取り付け位置間で平面度を100mmで50 μ m以下、表面の粗さを10 μ m以下にして下さい。過大な凸反りがあるとIGBTモジュールが絶縁破壊を起こし、重大事故に発展する場合があります。過大な凹反りやゆがみなどがあると、IGBTモジュールとヒートシンクの間に空隙が生じて放熱が悪くなり、熱破壊に繋がる可能性があります。

サーマルグリスの選定と塗布方法及びIGBTモジュールのヒートシンクへの適切な取り付け方法については、対象製品のマウンティングインストラクションを参照して下さい。

※ 注意

ヒートシンクに要求される表面平面度・粗さがPrimePACK™ *は他製品と異なります。詳細はマウンティングインストラクションを参照して下さい。

*PrimePACK™はInfineon Technologies社の登録商標です。

7.2 端子配線

IGBTモジュール端子をはんだで接合する場合、過度な高温ではんだ付けするとパッケージの劣化を引起す可能性があります。はんだ付けプロセスでは注意して使用して下さい。

リフローはんだ付け工程で使用された場合、IGBTモジュール内部のはんだが再溶融し品質を損なう可能性があります。この場合、製品性能・外観などについて、富士電機は責任を負いません。

使用するバスバーが不適切な場合、主端子の温度が保存温度以上になることがあります。主端子も保存温度範囲内で使用して下さい。

主端子及び制御端子に過大な応力(引張り、押し込み、曲げ)を与えると端子の変形、ケース樹脂割れが発生し、接触不良、絶縁不良を引き起こす場合があります。主端子及び制御端子の最大許容応力については、各パッケージのマウンティングインストラクションを参照して下さい。

IGBTモジュール端子がネジの場合の締め付けトルクは、仕様値の範囲内で使用して下さい。端子ネジの締め付けトルクが過大だとケース割れによる絶縁不良が発生したり、トルクが小さいと接触抵抗が増加し端子の発熱が増加する場合があります。

また振動などによりネジが緩む場合が想定されますので、緩み難いネジの選定、適正なトルクでの締め付け、増し締めなどで緩みの発生を抑えて下さい。IGBTモジュールに使用する端子ネジは、仕様書記載の外形図を参照し、適切な長さのネジを選定して下さい。仕様書記載の許容値よりも長いネジなどを挿入した場合はIGBTモジュールが破損し、地絡、絶縁不良が発生する場合があります、その場合、富士電機は責任を負いません。

使用するプリント基板が不適切な場合、主端子ピンの温度が保存温度以上になることがあります。主端子ピンも保存温度範囲内で使用して下さい。主端子及び制御端子に過大な応力(引張り、押し込み、曲げ)を与えると端子の変形、ケース樹脂割れが発生し、接触不良、絶縁不良を引き起こす場合があります。

主端子及び制御端子の最大許容応力については、各パッケージのマウンティングインストラクションを参照して下さい。

フタ変形を伴うような応力を加えないで下さい。押し込み方向ではIGBTモジュールの内部回路が破損する恐れがあります。又、引っ張り方向では、フタが外れる恐れがあります。

8. 保管・運搬上の注意事項

8.1 保管

- (1) 半導体デバイスの保管場所の温度は5～35℃、湿度は45～75%を推奨します。特にモールドタイプの製品の場合、乾燥する地域では加湿が必要です。なお、加湿の際、水道水を使うと、水道水中の塩素により端子が錆びるので、水は純水や沸騰水を用いて下さい。
- (2) 腐食性ガスを発生する場所や塵埃の多いところは避けて下さい。
- (3) 急激な温度変化のある場所では半導体デバイス表面に結露が起こることがあります。このような環境を避け、温度変化の少ない場所に保管して下さい。
- (4) 保管時は半導体デバイスに外力または荷重がかからないようにして下さい。特に積み重ねた状態では思わぬ荷重がかかることがあります。また、重量物を半導体デバイスの上に載せないで下さい。
- (5) 半導体デバイスの外部端子は未加工の状態でも保管して下さい。端子加工後に保管すると、錆などの発生によって製品実装時にはんだ付不良となることがあります。
- (6) IGBTモジュールを入れる容器は静電気を帯びにくいもの、あるいは弊社出荷時の容器として下さい。
- (7) 保管棚などは全て金属にし、接地して下さい。

8.2 運搬

- (1) IGBTモジュールの運搬時に衝撃を与えたり、落下させたりしないで下さい。
- (2) 多数の半導体デバイスを箱に入れて運搬する時は、接触電極面などを傷つけないようにやわらかいスペーサをIGBTモジュール相互間に入れて下さい。
- (3) G-E間に静電気が加わらないように、導通性袋やアルミ箔などで静電気対策を行い運搬して下さい。

9. 信頼性上からの注意事項(寿命設計)

一般的にインバータをはじめとする電力変換装置の運転時に、組み込まれているIGBTモジュールは温度の上昇と下降が繰り返されます。この温度変化によりIGBTモジュールは熱ストレスを受けるため、運転条件によっては寿命が短くなることがあります。装置の要求寿命に対しIGBTモジュール寿命が長くなる設計をする必要があります。

このような寿命設計を行なうためにはIGBTモジュールの温度変化を確認し、パワーサイクル(P/C)寿命から寿命設計を行なうのが一般的です。寿命を十分に考慮しない場合、要求寿命に対してその寿命が短くなり、信頼性が確保できない問題が発生する可能性があります。そのため信頼性を踏まえた寿命設計は重要となります。注意点などを含め詳しい説明を第11章「パワーモジュールの信頼性」に記載していますのでそちらを参照して下さい。

IGBTモジュールは、図11-5に記載されているP/C寿命以下で使用して下さい。ただし、図11-5はVシリーズの特性になります。Xシリーズ以降は特性が異なります。詳細は技術資料を参照して下さい。P/Cにはこの ΔT_{vj} による場合の他に、 ΔT_c による場合があります。IGBTモジュールの ΔT_c -P/C寿命は、ケース温度 T_c の上昇下降による熱応力に依存するため、適用する装置の放熱設計により、IGBTモジュールの寿命が大きく影響されます。ケース温度の上昇下降が頻繁に起こる場合は、製品寿命に十分留意して使用して下さい。

IGBTモジュールの寿命を超えて使用した場合、製品劣化・品質劣化が生じ、最悪の場合、IGBTモジュールが破壊に至る場合があります。IGBTモジュールを組み込む装置の使用環境を十分に把握し、目標寿命を満足することを検討の上、IGBTモジュールを適用して下さい。

10. その他、実使用上の注意事項

万一の不慮の事故で素子が破壊した場合を考慮し、電源と製品の間に適切な遮断器などを必ず付けて火災、爆発、延焼などの2次破壊を防いで下さい。

酸・アルカリ・有機物・腐食性ガス(硫化水素、亜硫酸ガスなど)・腐食性の液体(切削液など)を含む環境下ではIGBTモジュールに酸化や腐食が生じ接触不良・断線・短絡・地絡など、故障の原因となりますので使用は避けて下さい。

万一短絡・地絡などが発生すると、副次的に発煙・発火・破裂の恐れが想定されます。これら腐食性物質を含む条件下で使用された場合、条件(温度・湿度・濃度など)によらず富士電機は責任を負いません。

IGBTモジュールが急激な温度変化のある環境下で使用された場合、結露により短絡・地絡が発生することが想定されます。

万一短絡・地絡などが発生すると、副次的に発煙・発火・破裂の恐れが想定されます。IGBTモジュールが結露するような環境下で使用した場合、富士電機は責任を負いません。

高い湿度環境において製品、或いは装置組立後の保管後に動作を行なう場合は、十分に水分を放出させたのちに装置稼働を実施して下さい。

IGBTモジュールは粉塵の発生する環境下での使用を想定して設計されておりません。粉塵が発生する環境で使用された場合、ヒートシンクの見詰まりによる放熱性の悪化や、端子間のリークや沿面放電による短絡・地絡が発生する場合があります。(粉塵が繊維などの絶縁物であっても、吸湿する事でリークが生じる場合があります。)

一般的に半導体素子には、宇宙由来の高速粒子(宇宙線)及び放射線による偶発故障モードが存在します。本故障モードにおける故障率は、設置場所(緯度、経度、高度)、設置環境、使用条件(電圧)によって変わります。

高地や高電圧条件下で御使用される場合は、富士電機まで連絡して下さい。

また、IGBTモジュール製品は海拔2000m以下の使用環境に適合するように端子間距離などを設計しており、これを超える環境下又は気圧の低い環境下で使用される場合は、富士電機は責任を負いません。

第4章 トラブル発生時の対処方法

1. トラブル発生時の対処方法	4-2
2. 故障判定方法	4-7
3. 代表的なトラブルと対処方法	4-9

本章ではIGBTモジュールを取り扱う際のトラブルの対処方法について説明します。

1. トラブル発生時の対処方法

IGBTモジュールをインバータ回路などに適用した場合、配線ミス・実装上のミスなどの異常により素子の破壊を招くことがあります。また素子破壊などの異常が発生した場合、発生状況や原因を明確にした上で対策する必要があります。その手引きとして表4-1に素子破壊モードから素子外部の異常現象を推定するための要因解析表を示します。素子が破壊する場合、先ずこの表から破壊要因の調査して下さい。表4-1を用いて原因が解析できない場合、図4-1の詳細な要因解析図を活用して破壊要因を調査して下さい。また、素子が破壊しているかの確認を行なう故障判定方法を本章2項に、代表的なトラブルとその対処方法を本章3項に記載しましたのでこちらも参考にして下さい。

表4-1 素子の破壊モードと原因の推定

素子外部の異常現象		原因		素子破壊モード	チェックポイント
短絡	アーム短絡	短絡検出後、保護をかける(オフする)時にサージ電圧がSCSOAを超えて素子が破壊		SCSOA (サージ電圧)破壊	アーム短絡時の動作軌跡と素子耐量のマッチング
	直列アーム短絡 (上下アーム短絡)	デッドタイム不足による破壊	ゲート逆バイアス電圧不足- V_{GE} で t_{off} が長くなった デッドタイム設定ミス	過熱 (短絡耐量)破壊	素子の t_{on} とデッドタイムのマッチング
		dv/dt 誤動作を起こして短絡破壊	$-V_{GE}$ 不足 ゲート配線が長い	SCSOA 及び 過熱破壊	dv/dt 誤ONチェック
		ノイズなどが原因で短絡破壊	ゲート駆動回路誤動作 ロジック回路誤動作		回路誤動作チェック
	出力短絡	配線ミス、配線誤接触、負荷短絡		SCSOA 及び 過熱破壊	不具合発生状況チェック 素子耐量と保護回路のマッチング 配線状態チェック
地絡	配線ミス、配線誤接触				
過負荷(過電流)		過電流が流れ破壊	ロジック回路誤動作 過電流保護設定ミス	過熱	ロジック回路チェック 過電流保護設定値の見直し
過電圧	直流電圧過大	C-E間に素子耐圧を超える過電圧が印加され破壊	入力電圧過大 過電圧保護	C-E間耐圧オーバー	過電圧保護レベル見直し
	サージ電圧過大	ターンオフ時のサージ電圧がRBSOAを超えて破壊		RBSOA	ターンオフ動作軌跡とRBSOAのマッチング スナバ回路の見直し
		FWD逆回復時のサージ電圧が素子耐圧を超えて破壊		C-E間耐圧オーバー	サージ電圧と素子耐量のマッチング スナバ回路の見直し
	ゲート信号がパルス割れなどで非常に短い時間間隔のターンオフ→ターンオン(数百nsオーダー)を起こし、素子耐圧を超える過大な逆回復サージ電圧が発生して破壊(以下、微小パルス逆回復現象)	ノイズによるロジック又はゲート駆動回路誤動作 主回路などからのゲート信号線への電磁誘導			ロジック及びゲート信号チェック 大電流動作時のゲート信号/信号線の撚線/主回路~信号線の距離
駆動電源電圧減		G-E間電圧 V_{GE} が設計値より低下してC-E間電圧 V_{CE} 間電圧が大きくなり、発熱(損失)が大きくなって破壊	DC - DCコンバータ誤動作 駆動電源確立迄の時定数が大きすぎる ゲート信号配線はずれ	過熱	回路チェック
ゲート過電圧		静電気がG-E間に印加されゲートが破壊 ゲート配線が長すぎてG-E間に耐圧を超えるサージ電圧が発生し、破壊		G-E間耐圧オーバー	作業状態チェック(静電気対策) ゲート電圧チェック
ゲートオープンでの駆動		受入試験などでゲートオープン状態でC-E間に電圧を印加(オン電圧/耐圧測定など)して破壊		過熱破壊	ゲート電圧チェック
過熱	放熱能力不足	放熱能力不足で素子が異常過熱、最大ジャンクション温度を超えて破壊	端子取付けネジのゆるみ サーマルグリスの塗布不足 冷却ファン停止	過熱	放熱条件チェック
	発生損失増大	ロジック回路誤動作により、キャリア周波数の増加などが起こり、総合損失が上昇して破壊			ロジック回路チェック
応力	応力	IGBTモジュール内部の端子はんだ付け部などが応力疲労を起こし断線する。	外部配線から端子に掛かる応力	製品内の電気配線断線(オープン)	端子部に発生する応力/製品及び他の部品の実装状態
	振動		実装した他の部品などが振動して端子に応力を与える		
素子の適用条件と信頼性実力のマッチングが取れていない		素子の適用条件(環境、温度変化、実装時の組立条件、保管状態など)と製品の信頼性実力のマッチングが取れてなく、製品内部の配線、絶縁構造、外観などが破壊		破壊モードはケース毎に異なる	本章図4-1に基づいてチェックして下さい

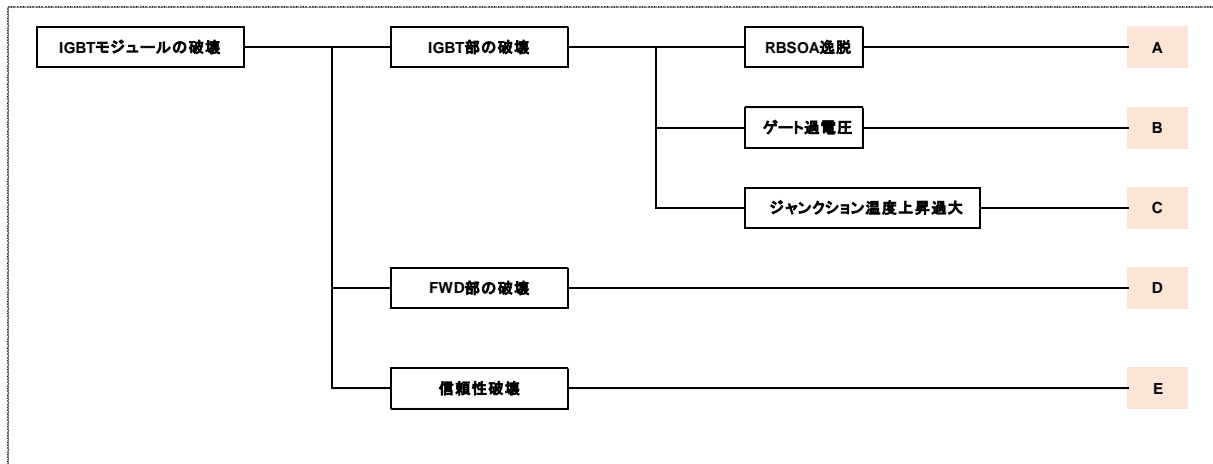


図4-1(a) IGBTモジュール故障解析図 (※A～D記号は下図へ連結しています)

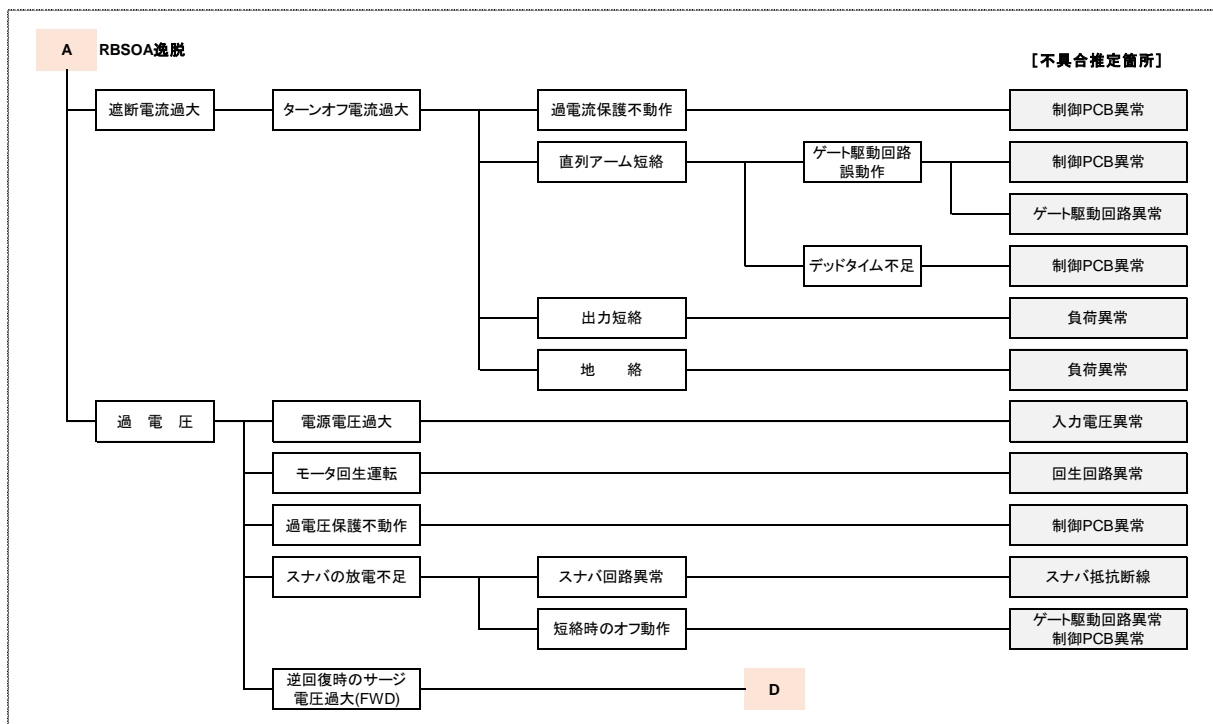


図4-1(b) モードA:RBSOA逸脱

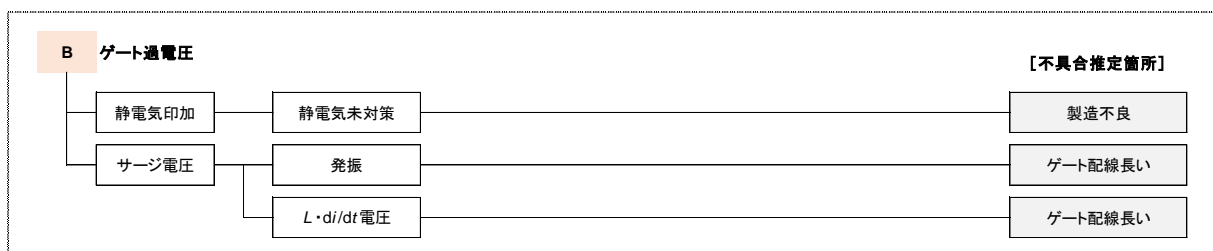


図4-1(c) モードB:ゲート過電圧

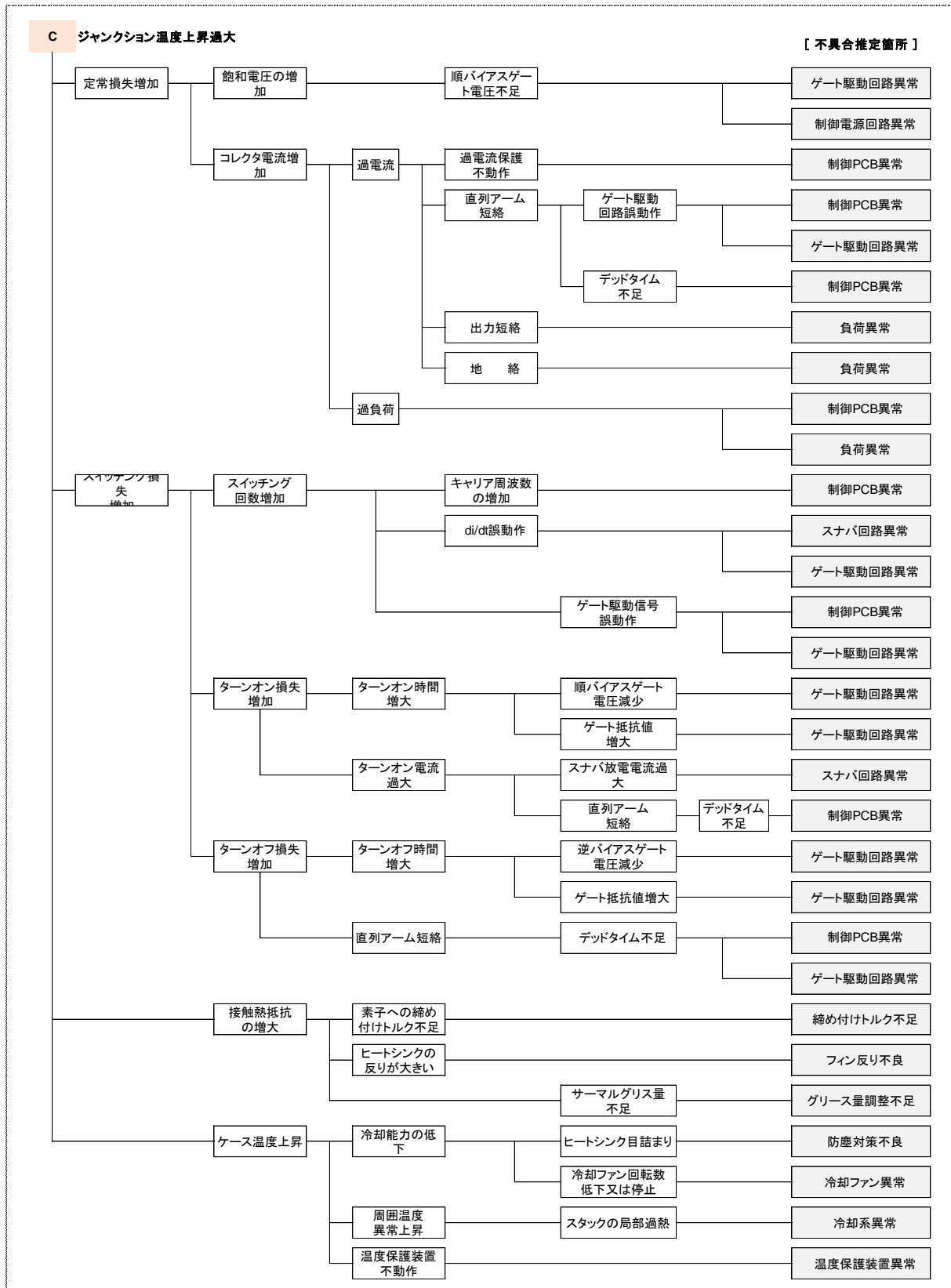


図4-1(d) モードC: ジャンクション温度上昇過大

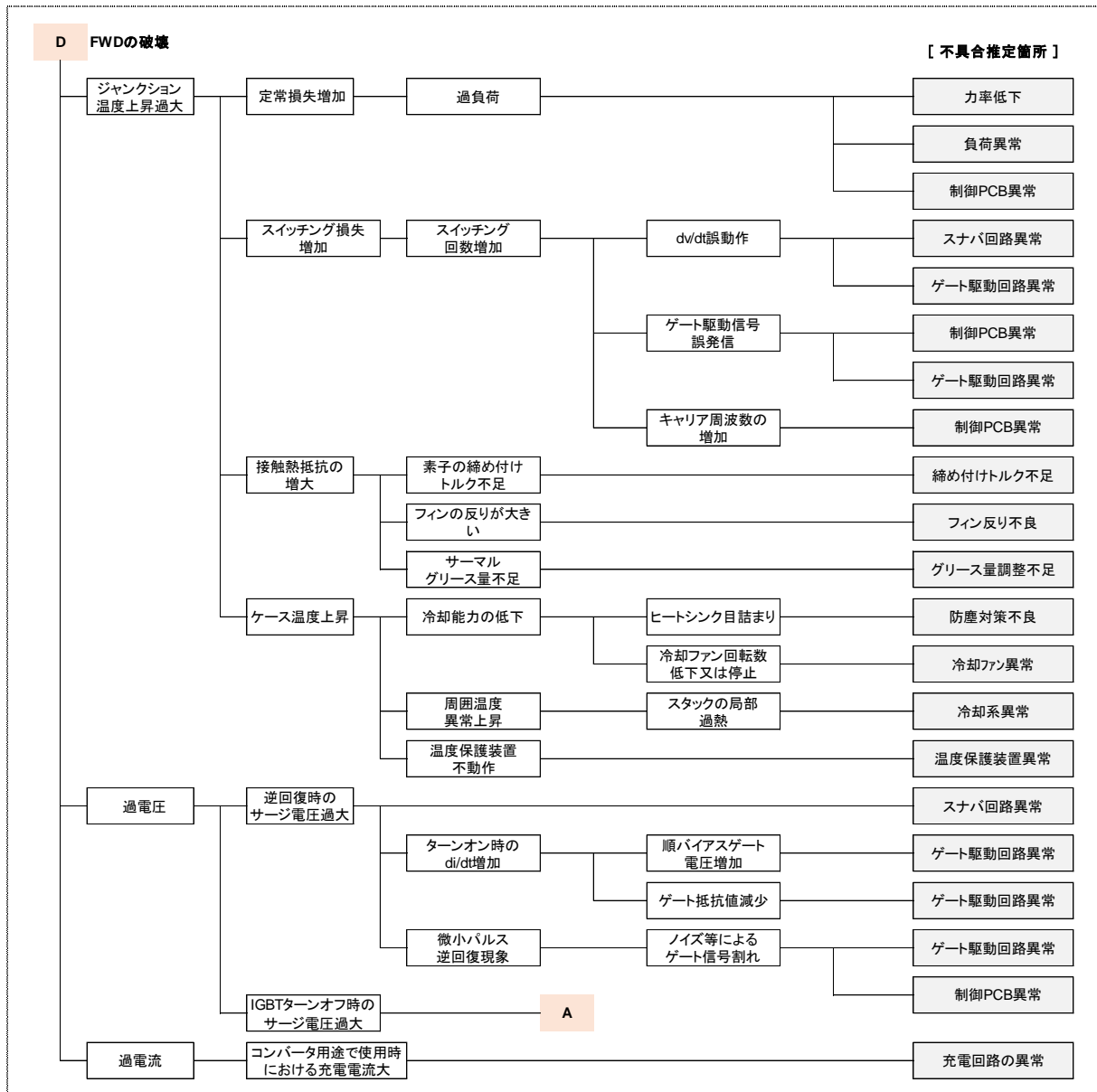


図4-1(e) モードD:FWDの破壊

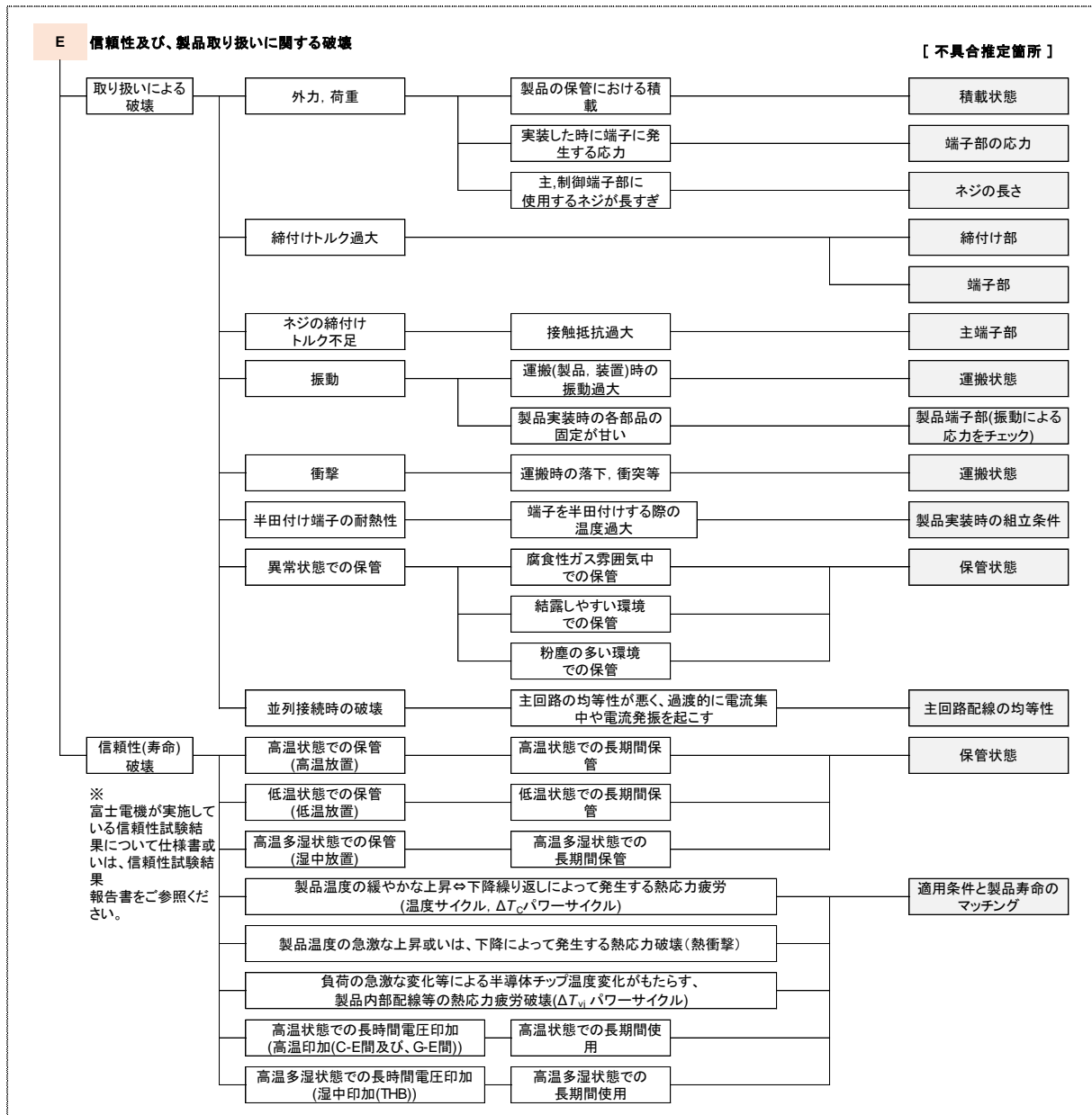


図4-1(f) モードE: 信頼性及び、製品取り扱いに関する破壊

2. 故障判定方法

IGBTモジュールの故障有無は、トランジスタ特性測定装置(トランジスタ・カーブトレーサ(以下CT))により、次の項目をチェックする事によって判定できます。

- (1) G-E間漏れ電流
- (2) C-E間漏れ電流 (G-E間を必ずショートさせて下さい)

CTの代わりにテスターなどの電圧、抵抗が測定できる装置を使用しても簡易的に故障判定ができます。

2.1 G-E間漏れ電流チェック (※ 上記の(1))

図4-2に示す様に、C-E間をショートし、G-E間の漏れ電流或いは抵抗値を測定します(G-E間には±20Vを超える電圧は印加しないで下さい。テスターを使用する場合、内部バッテリー電圧が20V以下であることを確認して下さい)。

製品が正常であれば漏れ電流は数100nAオーダー(テスター使用の場合、抵抗値は数十MΩ～無限大)になります。それ以外の状況では素子が破壊している可能性があります(一般的に素子が破壊しているとG-E間はショートの状態になります)。

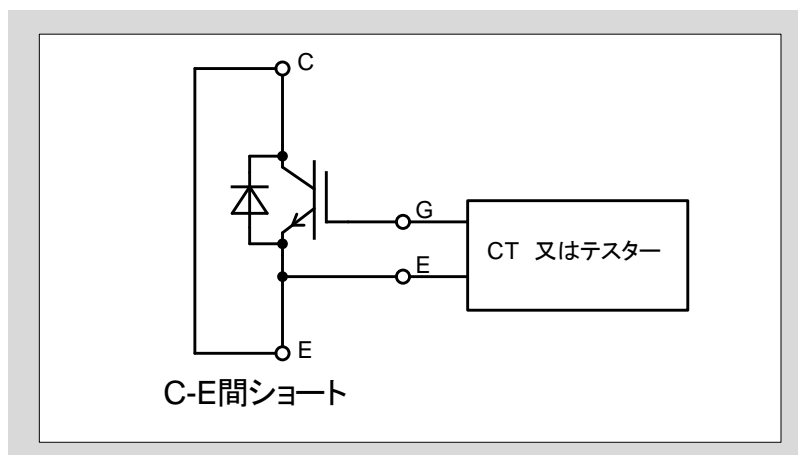


図4-2 G-E間 (ゲート)チェック

2.2 C-E間遮断電流チェック (※ 上記の(2))

図4-3に示す様に、G-E間をショートし、C-E間(コレクタを+、エミッタを-に接続します。極性を逆に接続した場合、FWDが導通してC-E間ショートになります)の漏れ電流または抵抗値を測定します。

製品が正常であれば仕様書記載の I_{CES} 最大値以下の漏れ電流になります(テスターを使用する場合、抵抗値は数十M Ω ~無限大)。それ以外では素子が破壊している可能性があります(一般的に素子が破壊しているとC-E間はショートの状態になります)。

※ 注意

C-G間の耐圧測定は絶対に実施しないで下さい。耐圧測定した場合、酸化膜に過剰な電圧が加わり絶縁破壊に至ります。

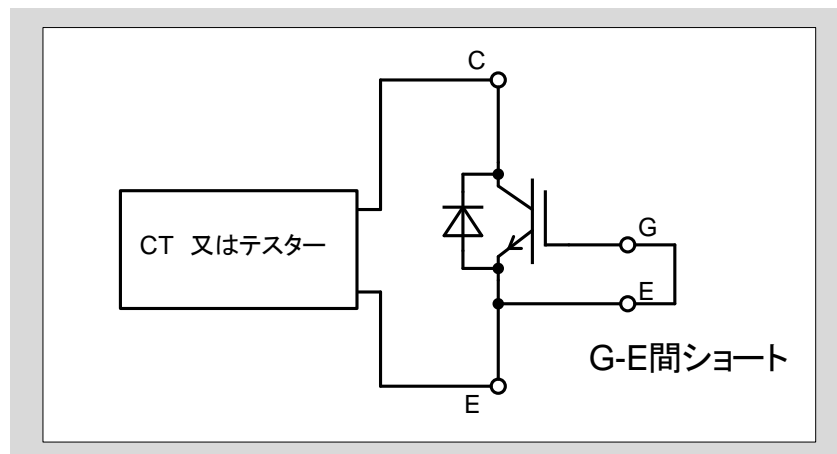


図4-3 C-E間チェック

3. 代表的なトラブルと対処方法

3.1 G-E間オープン状態での主回路電圧印加

G-E間オープン状態で主回路電圧印加すると、IGBTの帰還容量 C_{res} を介して電流が流れるためG-E間容量に電荷が充電されゲート電位が上昇します。これによりIGBTがオンして大きなコレクタ電流 I_C が流れ素子が破壊します。(第3章2項参照) G-E間はオープン状態を作り出さないよう、10kΩ程度の抵抗挿入などの対策して下さい。

製品の受入試験などの際にも、ロータリースイッチなどの機械スイッチで信号線の切り替えを行なうと、切り替え時にG-E間が瞬時オープンになります。C-E間に電圧印加したまま、機械スイッチで信号線の切り替えを行なうと、上記の現象で素子が破壊する事が有ります。また機械スイッチがチャタリングする場合も同様な期間が存在し素子破壊します。破壊を防ぐため、必ず主回路(C-E間)電圧を0Vまで放電してからゲート信号の切り替えを行なって下さい。また複数の素子(2個組以上)で構成した製品において、受入試験などの特性試験を行なう場合、測定素子以外のG-E間は必ずショートして下さい。

図4-4はオン電圧測定回路の例ですが、この回路で測定手順を説明します。まずゲート駆動回路(GDU: Gate Drive Unit)をオフ状態($V_{GE} \leq 0V$)にしてから SW_1 をオンしC-E間に電圧を印加します。次に、GDUよりG-E間に所定の順バイアス電圧を印加してIGBTを通电させ、オン電圧を測定します。最後にゲート回路をオフ状態にして SW_1 をオフにします。この様な手順を踏めば製品を破壊する事なく安全に製品の特性を測定する事が出来ます。

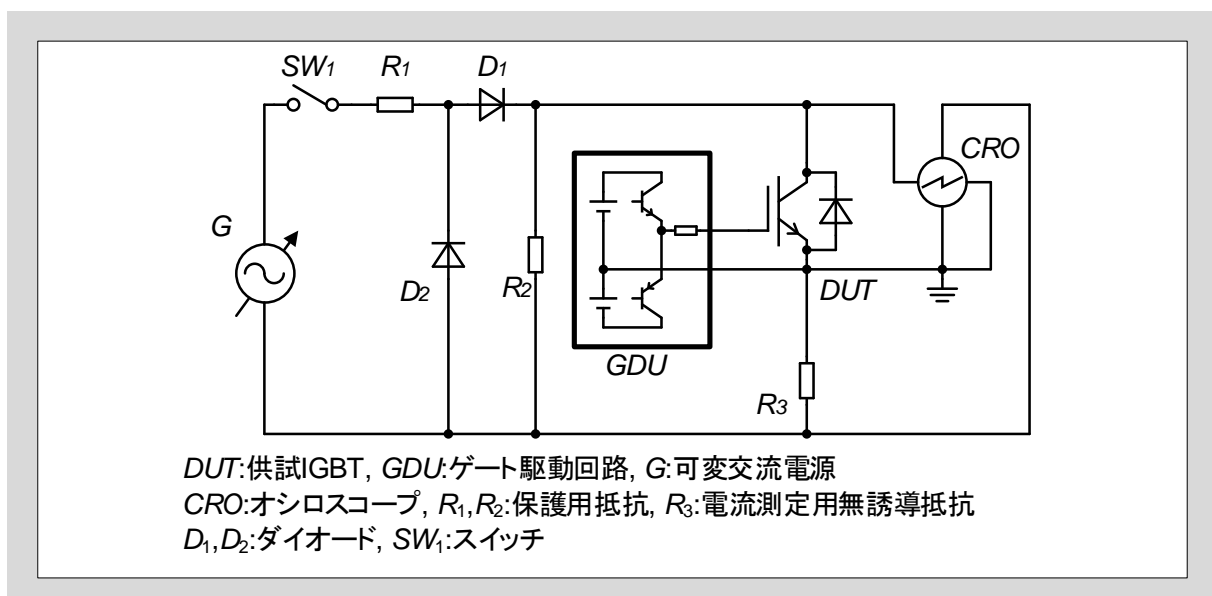


図4-4 オン電圧の測定回路

3.2 機械的な応力による製品破壊

製品の端子に大きな外力や振動による応力が加わると、製品の内部電気配線の破壊などが起きる事があります。製品を装置に実装する際、極力このような応力が加わらないように留意して下さい。

図4-5にゲート駆動用のプリント基板を製品上部へ実装する際の例を示します。図4-5(a)に示すようにプリント基板を固定せず実装すると、装置を運搬する際の振動などでプリント基板が振動する可能性があります。この振動で製品の端子に応力が加わり製品の内部電気配線の破壊などを起こすことがあります。この不具合を防ぐためには、図4-5(b)に示す様にプリント基板を固定する事を推奨します。この対策を行なう際、十分な強度のある専用の固定材などを用いて下さい。

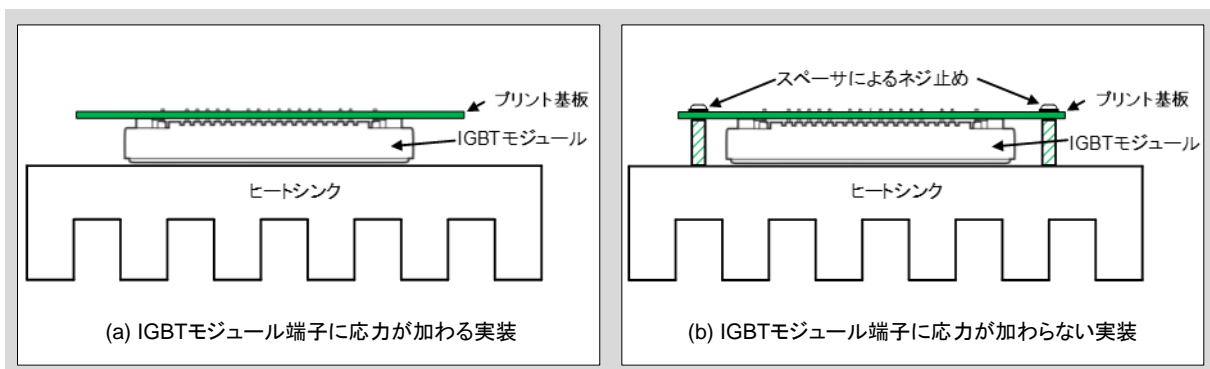


図4-5 プリント基板の固定方法

図4-6に平行平板を用いて主回路配線を行なう際の例を示します。図4-6(a)の様に電気配線用の+、-の導体に段差がある場合、製品の端子には上向きの引張り応力が絶えず加わった状態となり、製品内部の電気配線の断線などを招きます。この不具合を防ぐためには図4-6(b)に示す様に導電性のスペーサをいれ、平行平板導体の段差を無くすことを推奨します。またプリント基板構造とする際にも配線高さの位置ずれを起こせば、同様に端子に大きな引張り応力や外力が加わることになるため、同様の不具合を起こすことがあります。この様な観点から、IGBTモジュールは各種応力を緩和して実装して下さい。

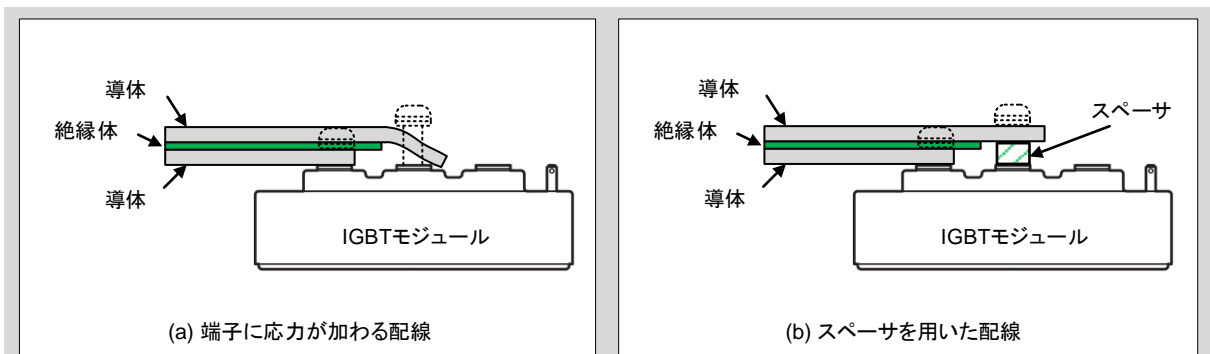


図4-6 平行平板配線を用いた時の実装

3.3 $-V_{GE}$ 不足によるIGBT誤点弧

$-V_{GE}$ が不足するとIGBTの誤点弧を誘発し、上下アームIGBTの両方がオンして短絡電流が流れる事があります。短絡電流遮断時のサージ電圧や発生損失により製品が破壊する可能性がありますので、装置を設計する際、必ず上下アーム短絡が発生していないことを確認して下さい(推奨 $-V_{GE}=15V$)。

また、 $-V_{GE}$ が不足した場合の dv/dt 発生による誤動作発生メカニズムの詳細を第7章1.4項に記載していますので参照して下さい。

上下アーム短絡電流の有無を確認する方法例を図4-7に示します。

まずインバータの出力端子(U、V、W)をオープン(無負荷)にします。次にインバータを起動し各IGBTを駆動します。この時、図の様に電源ラインから流れる電流を検出すれば上下アーム短絡電流有無が確認できます。もし、 $-V_{GE}$ が十分であれば、素子の接合容量を充電する非常に微小なパルス電流(定格電流の5%程度)のみが測定されます。

$-V_{GE}$ が不足し短絡が発生すると、この電流が大きくなります。正確に判定するためには、誤オンを起こさない $-V_{GE}(=15V)$ を推奨)でこの電流検出を行なった後に、所定の $-V_{GE}$ で再度、電流を測定する方法を推奨します。この両方で電流が同じ値であれば誤点弧を起こしていないことになります。

上記方法で誤点弧が確認された場合の対策は、短絡電流がなくなるまで $-V_{GE}$ を増加させるか、G-E間に仕様書に記載の C_{ies} に対し2倍程度の容量(C_{GE})をゲート抵抗 R_G よりIGBTモジュール側へ付加する事を推奨します。

但し、単純に C_{GE} を付加する方法は、スイッチングタイムやスイッチング損失が大きくなる場合があります。それらを C_{GE} 付加前と同等とするための一例として R_G を C_{GE} 付加前に対して概ね半分へ変更することを推奨します。この状態において適用可否の検討を再度充分に行なって下さい。

なお、上下アームに短絡電流が流れる要因は上記の dv/dt 誤点弧以外にもデッドタイム不足があります。この現象が起きている時にも図4-7に示す試験で短絡電流が観測されますので、 $-V_{GE}$ を増加しても短絡電流が減少しない場合、デッドタイムを増加するなどの対策を施して下さい。デッドタイムに関しては第7章3項に詳しい説明がありますので参照して下さい。

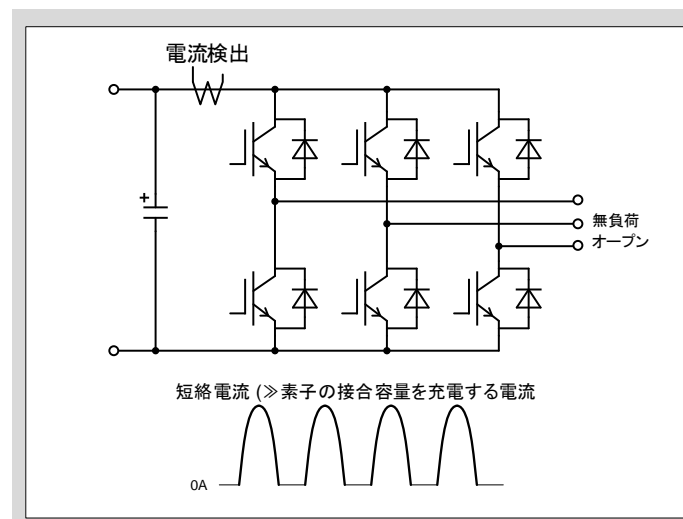


図4-7 短絡電流の測定回路

3.4 過渡オン状態からのダイオード逆回復 (微小パルス逆回復) 現象

IGBTモジュールはFWDを内蔵しています。このFWDの挙動に十分な注意を払うことは信頼性の高い装置を設計するためには非常に重要です。この項では特に微小パルス逆回復現象という製品破壊につながりやすい現象について説明します。

微小パルス逆回復現象はIGBT駆動時にノイズなどによってゲート信号割れが起き、非常に過大な逆回復サージ電圧が発生する現象です。図4-8に微小パルス逆回復による過大サージ電圧の発生タイミングチャートを示します。 V_{GE} のオン期間 T_{ON} に対して非常に短いオフパルス T_W が発生した場合、対向アーム側のFWDはオンしてから非常に短い時間で逆回復に入ることになります。本来の逆回復では充分なキャリアを蓄積してから逆回復に入るのに対して、微小パルス逆回復ではFWDに充分なキャリアの蓄積がない状態で逆回復することになります。これによりFWDの空乏層が急激なスピードで拡がるため、急峻な di/dt 、 dv/dt が発生します。これが原因となってC-E(K-A)間に、非常に過大な逆回復サージ電圧が発生します。この現象によって製品の耐圧保証値を超えるサージ電圧が発生すると素子破壊に繋がる可能性があります。

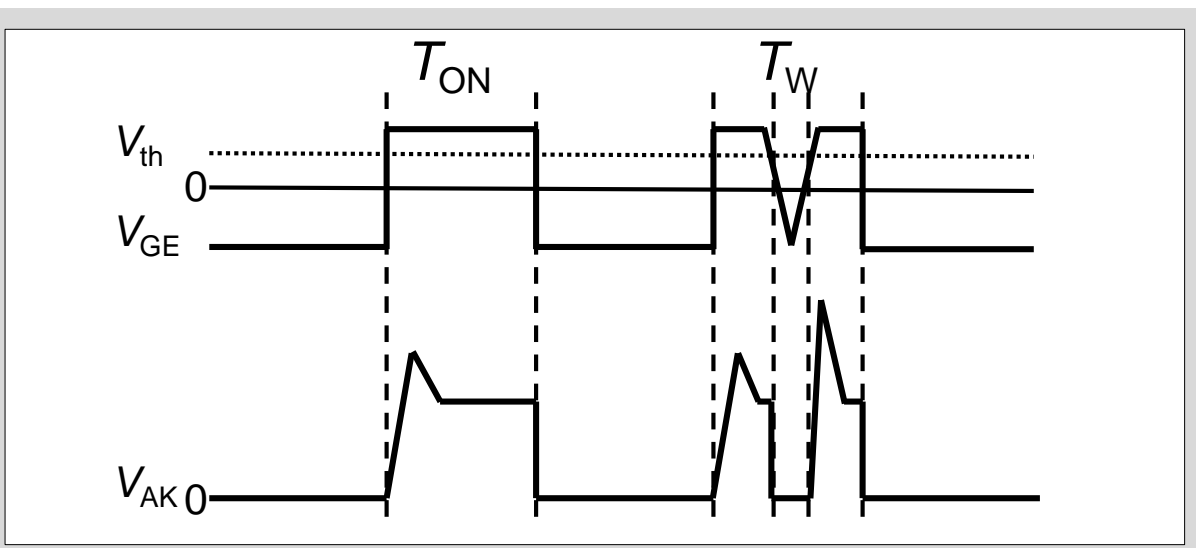


図4-8 微小パルス逆回復による過大サージ電圧の発生

当社の評価では $T_W < 1\mu s$ でサージ電圧が急激に増加する事を確認しています。装置設計を行なう際、このような短いゲート信号オフパルスが発生しないように注意して下さい。

最小オフパルス幅を $1\mu s$ 以下に設定している運転モードがある装置においては、最小 T_W におけるサージ電圧が素子耐圧以下になることを確認して下さい。もしサージ電圧が素子耐圧を超える時は以下に記載のサージ電圧対策を実施して下さい。

- R_G を大きくする
- 回路インダクタンスを低減する
- スナバ回路を強化する
- C_{GE} を付加する
- アクティブクランプ回路を付加する

図4-9に6MBI450U-120(1200V、450A)の微小パルス逆回復時のダイオード逆回復波形を示します。 R_G を 1.0Ω から 5.6Ω に大きくすることで、サージ電圧が低減していることがわかります。

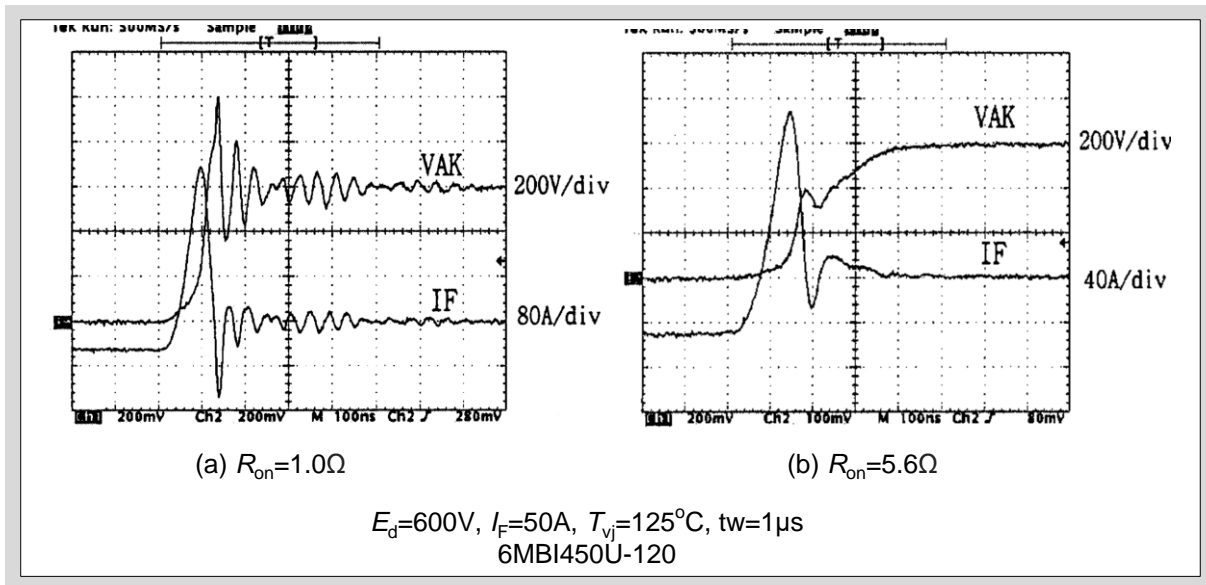


図4-9 微小パルス逆回復時の逆回復波形例

3.5 並列接続時の発振現象

製品を並列接続する際、主回路配線の均等性が非常に重要になります。配線の均等性が取れていない場合、配線の短い素子に電流が集中し、素子破壊や長期信頼性の低下をまねく可能性があります。

また主回路配線の均等性が実現できてない回路では、主回路インダクタンスが各素子に対しアンバランスになっており、スイッチング時の di/dt によって各配線のインダクタンスにバラバラな電圧が発生し、その電圧でループ電流などの異常発振電流が発生することで素子破壊につながる可能性もあります。

図4-10(a)にエミッタ部の配線インダクタンスを極端にアンバランスにした場合の振動現象を示します。これは並列接続したエミッタ部の配線ループに振動電流が流れゲート電圧を振動させることで、IGBTが高速にオン・オフした振動現象を示しています。この対策として各G-E間配線にコモンモードコアを挿入し、エミッタ部のループ電流を抑制する方法があります。図4-10(b)に影響をなくした場合の波形を示します。波形から判るように、振動が抑制されています。

このように、主回路配線設計を行なう際には回路の均等性に十分注意して下さい。

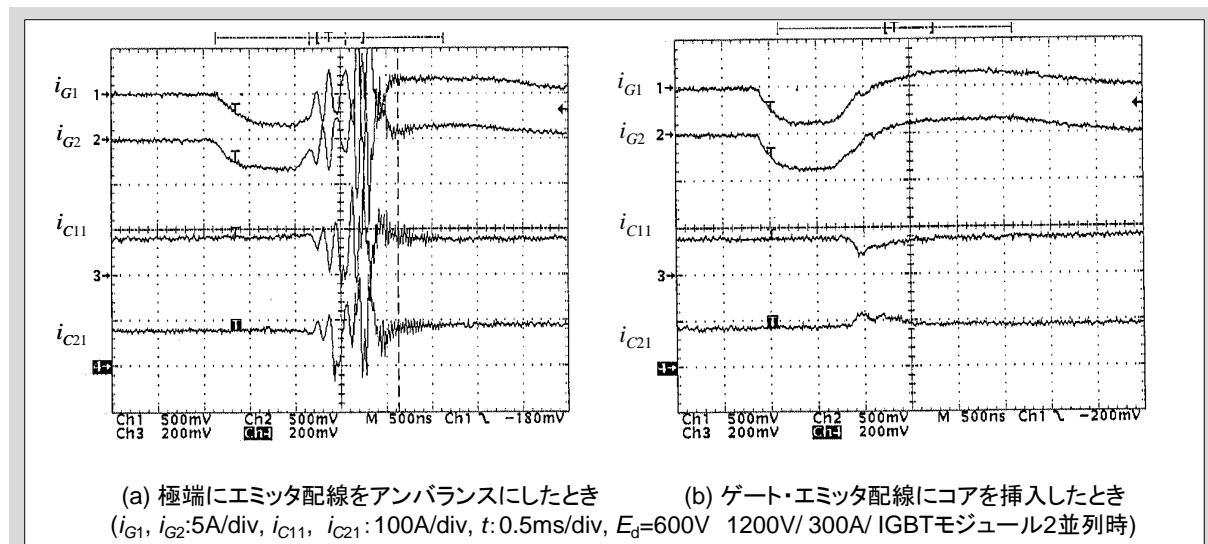


図4-10 2並列時のコレクタ電流・ゲート電流波形

3.6 はんだ付けプロセスの注意

IGBTモジュールの端子にゲート駆動回路や制御回路をはんだ付けする時、はんだ温度が過剰に高くなると、ケース樹脂材料が溶けるなどの不具合が発生する可能性があります。仕様書の端子はんだ付け時の耐熱試験項目の条件を超えるはんだ付けプロセスでの組立は行なわないで下さい。

一般的な製品仕様書に記載している端子耐熱性の試験条件を下記に示します。

はんだ温度: 260±5°C
投入時間 : 10±1sec
回数 : 1回

3.7 IGBTモジュールのコンバータ部への適用

IGBTモジュール内に使用しているダイオードの定格には電流二乗時間積 I^2t があります。 I^2t とは持続時間の非常に短い電流パルス(10ms未満)を非繰り返して順方向に流した時の過電流容量の上限値を表します。正弦半波電流パルスの場合、 I は実効電流値で、 t は半波パルス幅(時間)です。整流回路(またはコンバータ回路)などに使用する場合、起動時にラッシュ電流が流れますのでこの電流を I^2t 以下で使用して下さい。 I^2t を超える場合、抵抗とコンダクタを並列接続した起動回路を交流電源と整流回路間に接続するなどの対策を行なって下さい。

3.8 EMCノイズ対策

インバータ・UPSなどの電力変換装置は欧州のCEマーキングや国内のVCCI規格への対応が必要で、EMIノイズ(装置が運転時に発生する伝導性及び放射性のノイズ)を規格値以下に抑制することが装置の設計において重要な課題となっています。

IGBTモジュールは世代を経るごとに特性改良による高速スイッチング化・低損失化が進んできているため、IGBTをスイッチングする際に発生する高い dv/dt 、 dI/dt が放射性ノイズの原因となる場合が多くなってきています。放射性ノイズの主な要因は、IGBTがターンオン(対向アーム側のFWDが逆回復)する際に生じる高い dv/dt 、 dI/dt がトリガとなって、半導体デバイスの接合容量などと配線上のインダクタンスとで生じる高周波のLC共振によるものと考えられます。

IGBTモジュールがスイッチングすることによって発生する放射性ノイズを低減させるためには、駆動条件の見直しによるスイッチング特性、特にターンオン特性をソフト(低速)化することが有効です。第7章を参照し、適切な駆動条件を検討して下さい。

図4-11に R_G を大きくすることによってスイッチング特性をソフト化した場合の放射性EMIノイズ特性の測定例を示します。この場合の標準ゲート抵抗は 5.6Ω ですが、ゲート抵抗を2倍以上にすることによって、10dB以上放射性ノイズを低減させることができます。

ただし、スイッチング特性をソフト化して放射性ノイズを抑制すると、スイッチング損失は増加傾向となりますので、装置の運転条件やIGBTモジュール冷却条件などとのバランスを考慮しながら駆動条件を設定することが重要です。

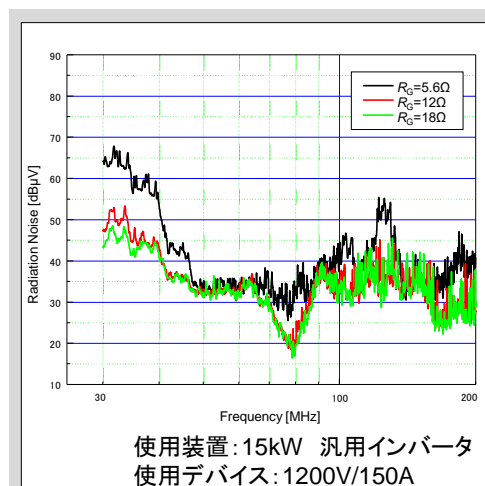


図4-11 ゲート抵抗を変えたときの放射性ノイズ測定結果

また放射性ノイズの一般的な対策例を表4-2に示します。放射性ノイズは装置の配線構造や材質・回路構成などによりその発生要因・ノイズレベルが異なるので、それぞれの対策例の有効性は個別に検証が必要です。

表4-2 放射性ノイズ対策例

対策	内容	備考
駆動条件の見直し (dv/dt 、 di/dt の低減)	R_G (特にターンオン側)を大きくする。	スイッチング損失が大きくなる。 スイッチング時間が長くなる。
	G-E間に小容量のコンデンサを接続する。	スイッチング損失が大きくなる。 スイッチング時間が長くなる。
スナバコンデンサを IGBTモジュールと最短で接続	スナバコンデンサとIGBTモジュールの間の配線を最短にする(IGBTモジュールの端子に接続)。	スイッチング時のサージ電圧や dv/dt 抑制にも効果あり。
配線インダクタンスの低減	直流バスラインを平行導体化してインダクタンスを低減する(バスバーの適用など)。	同上
フィルタ	装置の入出力にノイズフィルタを挿入する。	各種市販品あり
配線のシールド	入出力ケーブルをシールドしてケーブル部分の放射性ノイズを低減する。	
装置ケースの金属化	装置筐体を金属化し、装置から放射されるノイズを抑制する。	

第5章 保護回路設計方法

1. 短絡(過電流)保護	5-2
2. 過電圧保護	5-8

本章では、IGBTモジュールの保護回路設計方法について説明します。

1. 短絡(過電流)保護

1.1 短絡耐量について

装置が何らかの異常により短絡状態になるとIGBTのコレクタ電流 I_C が増加し、所定の値を超えるとC-E間電圧 V_{CE} が急増します。この特性により、短絡時の I_C を一定の値以下に抑制しますが、IGBTに高電圧・大電流が印加された状態になり、この状態が続くと破壊に至ります。IGBTが非破壊で耐え得るこの時間を短絡耐量として規定しており、ゲート駆動回路は短絡検出後から保護遮断するまでの遅延時間をこれより短くなるように設計する必要があります。

アーム短絡と出力短絡について、短絡耐量の考え方を以下に説明します。

(1) アーム短絡

図5-1にアーム短絡模擬試験回路図と波形例を示します。アーム短絡では、短絡開始と共に I_C は急激に上昇し、飽和後に若干低下します。短絡(飽和)電流値 I_{SC} はG-E間電圧 V_{GE} と素子出力特性及び接合温度 T_{vj} で決まり、電源電圧 V_{DC} 、ゲート抵抗 R_G 、パルス幅PWには殆ど依存しません。短絡耐量は通電時間で表し V_{GE} 、 T_{vj} 、 V_{DC} 条件を指定した上で規定します。短絡発生時には、規定の短絡耐量内で遮断するようにゲート駆動回路を設計して下さい。

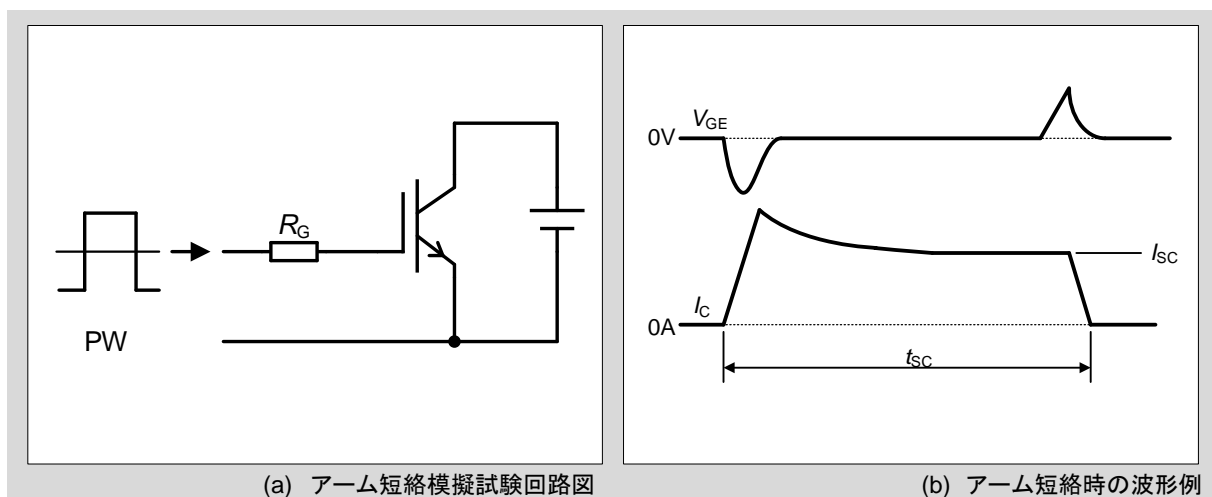


図5-1 アーム短絡模擬試験回路及び波形

(2) 出力短絡

図5-2に出力短絡模擬試験回路と波形を示します。出力短絡では短絡線がインダクタンス分を持っているので、短絡開始時の電流波形はアーム短絡の場合と異なります。この場合電流上昇率 di/dt は、

$$d_i/d_t = V_{DC}/L \text{ (A/sec)}$$

で表され、短絡開始時からの時間を t (sec)とすれば、

$$I_C = d_i/d_t \cdot t \text{ (A)}$$

で計算できます。 I_C 到達値はインダクタンス分や駆動回路(V_{GE} 過渡上昇)などに依存しますが、ピーク値に達し、飽和した後は V_{CE} が上昇しアーム短絡時と同じになります。

出力短絡時の短絡耐量は図5-2(b)波形例に示す(PW)で表されます。電流上昇中、 V_{DC} はインダクタンス L にかかり、IGBTはC-E間飽和電圧 $V_{CE(sat)}$ 程度の電圧のため、IGBTの負荷はアーム短絡と比べてきわめて低いので、この期間は短絡耐量の時間に含めず考えることができます。

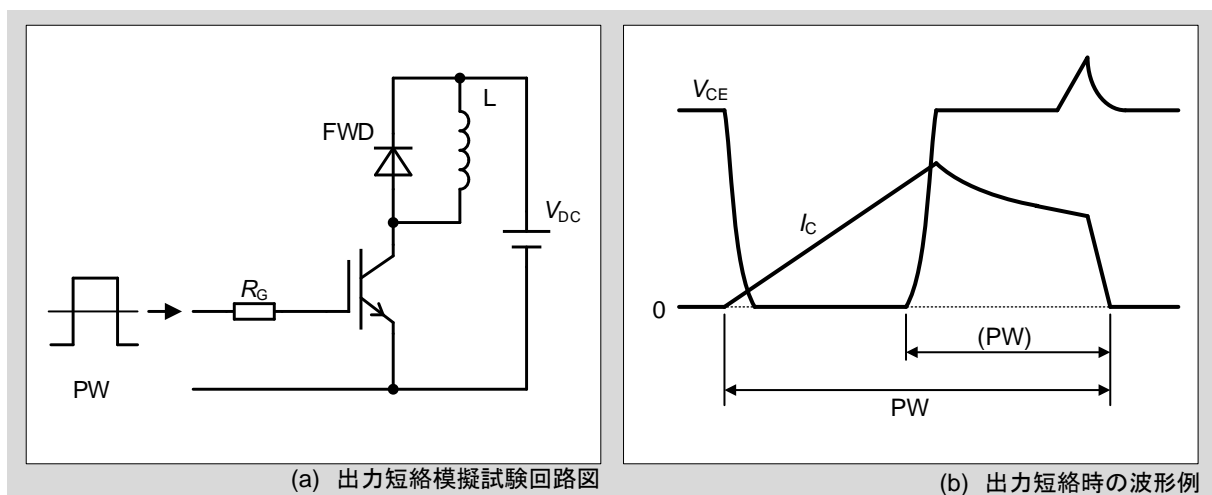


図5-2 出力短絡模擬試験回路及び波形

短絡耐量は V_{CE} や V_{GE} 、 T_{vj} などの条件に依存します。一般的に短絡耐量は電源電圧 V_{DC} が高い程、また T_{vj} が高い程短くなります。

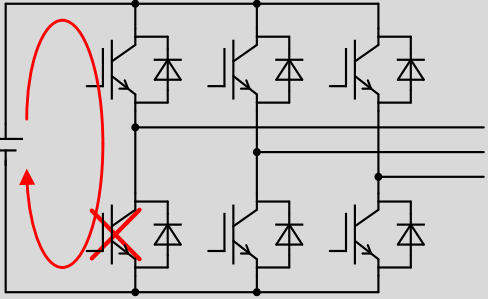
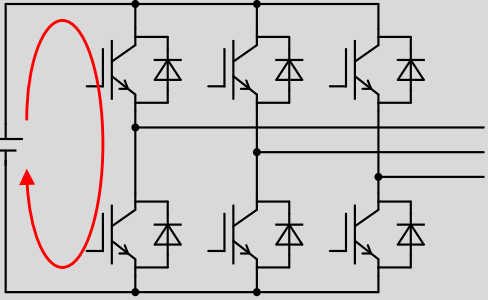
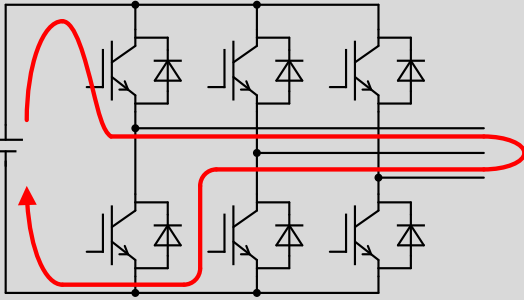
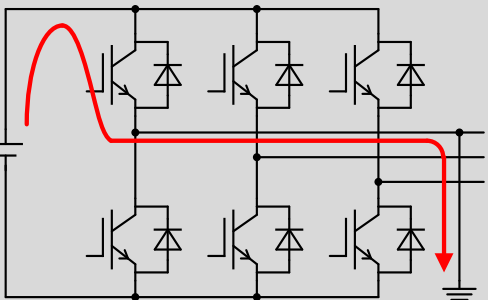
また短絡時、 V_{GE} は短絡動作影響により上昇することがありますので注意して下さい。

なお、各シリーズの短絡耐量はアプリケーションマニュアルもしくは技術資料を参照して下さい。

1.2 短絡モードと発生原因

インバータ装置における短絡モードと発生原因について表5-1に示します。

表5-1 短絡モードと発生原因

短絡経路	原因
<p>アーム短絡</p> 	IGBTまたはダイオードの破壊
<p>直列アーム短絡</p> 	制御回路、駆動回路の故障、またはノイズによる誤動作
<p>出力短絡</p> 	配線作業などの人為的なミス及び負荷の絶縁の破壊
<p>地絡</p> 	配線作業などの人為的なミス及び負荷の絶縁の破壊

1.3 短絡検出方法

(1) 過電流検出器による検出

前述したようにIGBTは短時間での保護が必要となるので、過電流検出からターンオフ完了までの各回路の動作遅れ時間が最小になるように設計して下さい。

なお、IGBTのターンオフ時間は極めて早いので通常のゲート駆動信号で短絡時の過電流を遮断すると V_{CE} のはね上がりが大きくなり、IGBTが過電圧で破壊(RBSOA破壊)する可能性があります。過電流を遮断する際は、IGBTのターンオフをゆるやかにさせること(ソフトターンオフ)を推奨します。

図5-3に過電流検出器の挿入方法を、表5-2にそれぞれの方法の特徴と検出可能な内容を示します。どのような保護が必要か検討し、適切な方法を選択して下さい。

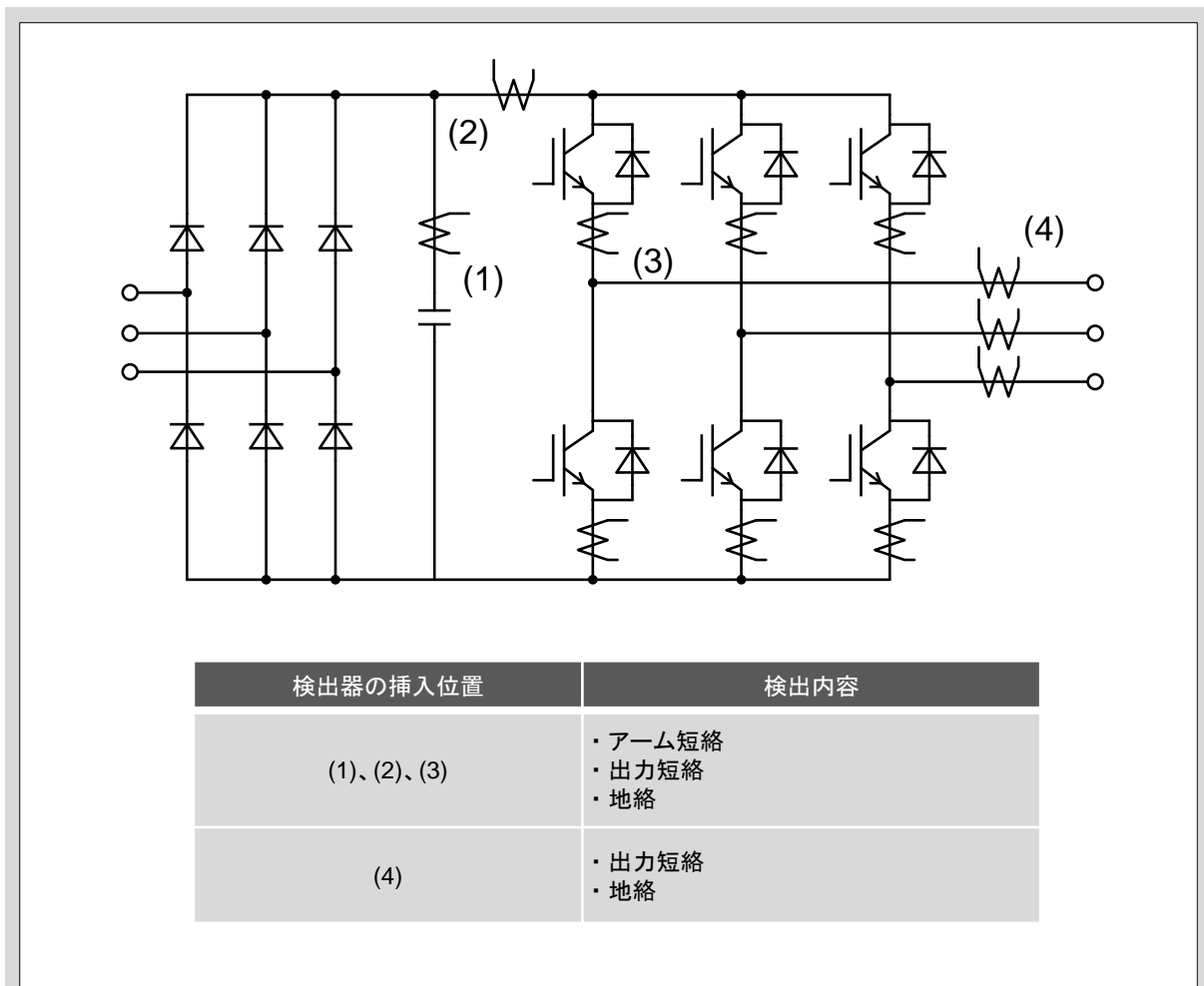


図5-3 過電流検出器の挿入方法

表5-2 過電流検出器の挿入位置と検出内容

検出器の挿入位置	特徴	検出内容
平滑コンデンサと直列に挿入 図5-3/(1)	・AC用CTが使用可能 ・検出精度が低い	・アーム短絡 ・直列アーム短絡 ・出力短絡 ・地絡
インバータの入力に挿入 図5-3/(2)	・DC用CTの使用が必要 ・検出精度が低い	・アーム短絡 ・直列アーム短絡 ・出力短絡 ・地絡
各素子と直列に挿入 図5-3/(3)	・DC用CTの使用が必要 ・検出精度が高い	・アーム短絡 ・直列アーム短絡 ・出力短絡 ・地絡
インバータの出力に挿入 図5-3/(4)	・高周波出力の装置ではAC用CTの使用可能 ・検出精度が高い	・出力短絡 ・地絡

(2) $V_{CE(sat)}$ による検出

この方法は、表5-1に示す全ての短絡事故に対する保護が可能であり、過電流検出から保護までの動作がゲート駆動回路側で行われるので、最も高速な保護動作が可能となります。図5-4に $V_{CE(sat)}$ 検出による短絡保護回路例を示します。

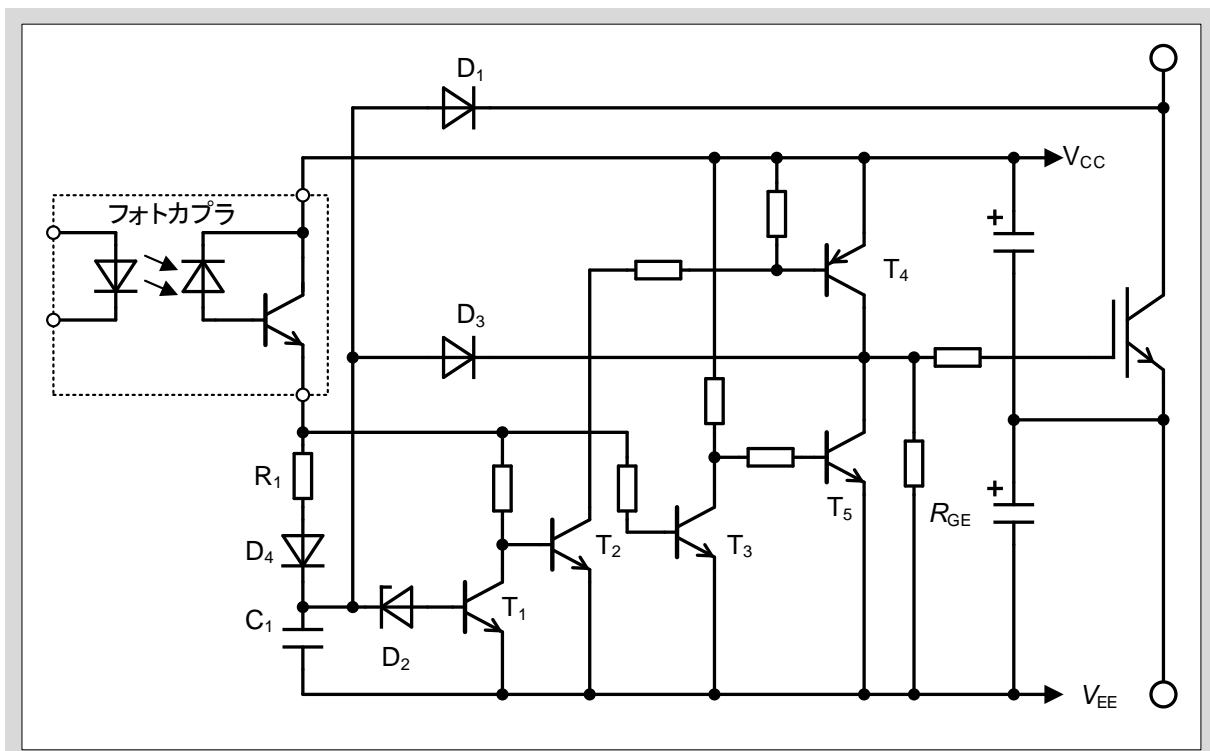


図5-4 $V_{CE(sat)}$ 検出による短絡保護回路例

この回路はIGBTのC-E間電圧をダイオード D_1 を介して監視する回路です。

ターンオン: フォトカプラがオンするとトランジスタ T_2 、 T_4 がオンしIGBTに+のゲート電圧を印加します。またフォトカプラのオンにより、抵抗 R_1 とダイオード D_4 を通してコンデンサ C_1 を充電します。このとき C_1 の電圧によって、動作が変わります。

【短絡保護動作】

IGBTオン後、短絡状態が発生するとIGBTの V_{CE} が上昇します。IGBTの V_{CE} が $[C_1$ の電圧 $-D_1$ の電圧($V_F - V_{EE}$)]より高くなると、 D_1 がオフとなり、 C_1 の電圧が再び上昇します。

C_1 の電圧が[ツェナーダイオード D_2 の V_Z +トランジスタ T_1 の V_{BE}]より高くなると短絡保護動作します。

短絡保護動作では、 D_2 を通して T_1 のベースに電流が流れ T_1 がオンします。 T_1 オンにより T_2 、 T_4 がオフ、印加していた+のゲート電圧が遮断されます。

フォトカプラはオンしているため、トランジスタ T_3 オン、トランジスタ T_5 オフ状態を保持しています。 T_4 、 T_5 が同時オフとなるためゲート蓄積電荷は R_{GE} を通してゆっくり放電します。この効果によりIGBTがターンオフする際の過大なサージ電圧の発生を抑制できます。図5-5に短絡保護動作波形例を示します。

【通常動作】

IGBTオン後、 C_1 の電圧が $[D_2$ の $V_Z + T_1$ の $V_{BE}]$ 以下の電圧を保持することで、IGBTのオン状態を保持します。

フォトカプラがオフすると T_2 、 T_4 オフ、 T_3 オフ、 T_5 オンとなり、IGBTに-のゲート電圧を印加します。 C_1 の電荷はダイオード D_3 、 T_5 を通して放電し0Vにリセットします。

上記動作シーケンスからわかるように、短絡保護は各パルス毎で動作します。

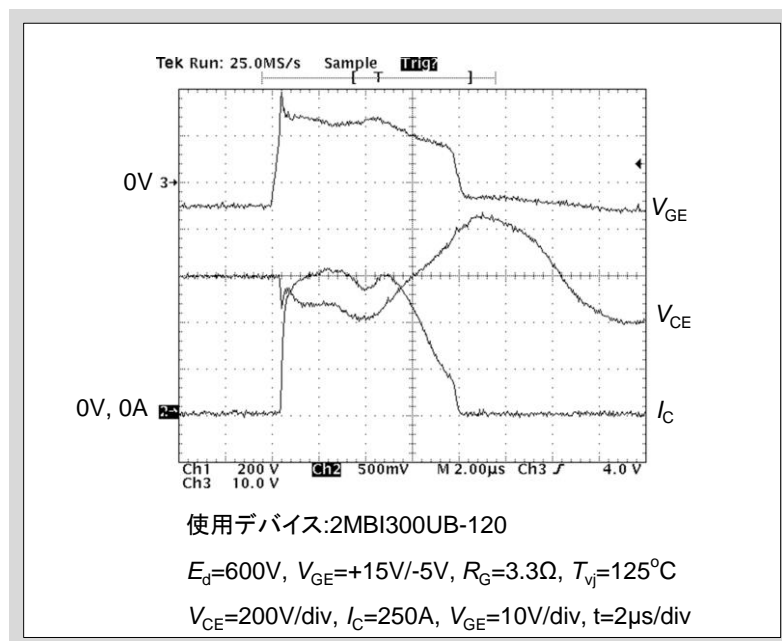


図5-5 短絡保護動作波形例

2. 過電圧保護

2.1 過電圧の発生要因と抑制方法

(1) 過電圧発生要因

IGBTはスイッチング速度が速いため、IGBTターンオフ時、またはFWD逆回復時に高い di/dt が発生し、IGBTモジュール周辺の配線インダクタンス L_S によるターンオフサージ電圧 $V_{CEP}=L_S \cdot (di/dt)$ が発生します。

ここではIGBTターンオフ時の電圧・電流波形を例にとりて発生要因と抑制方法を紹介します。具体的な回路例(IGBT、FWD共に適用可)を説明します。ターンオフサージ電圧を測定するための簡易的な回路として図5-6にチョツパ回路例を、図5-7にIGBTがターンオフする際の動作波形を示します。

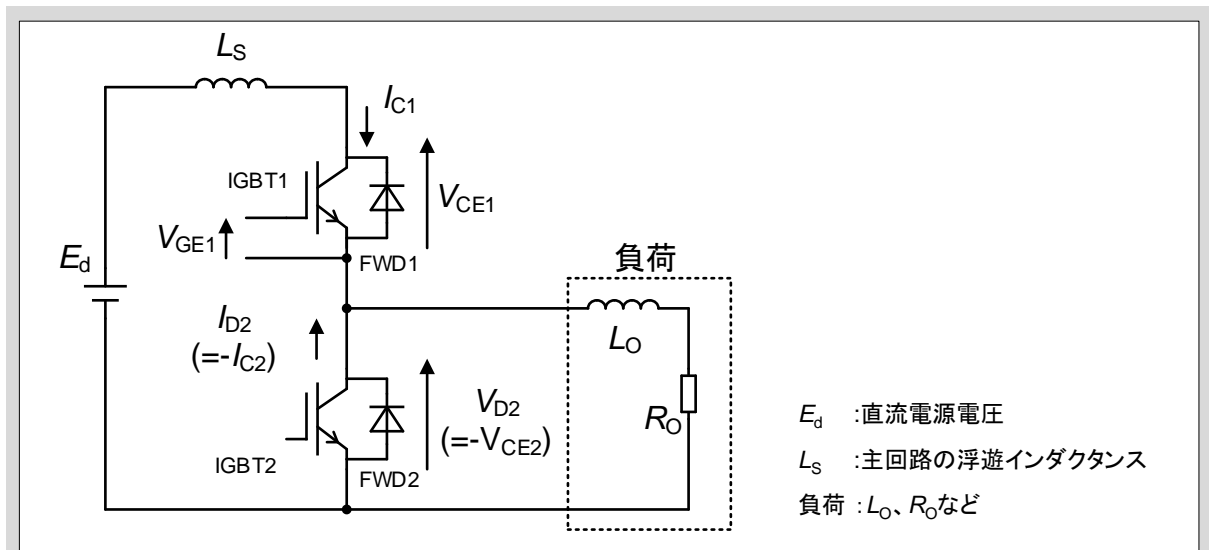


図5-6 チョツパ回路

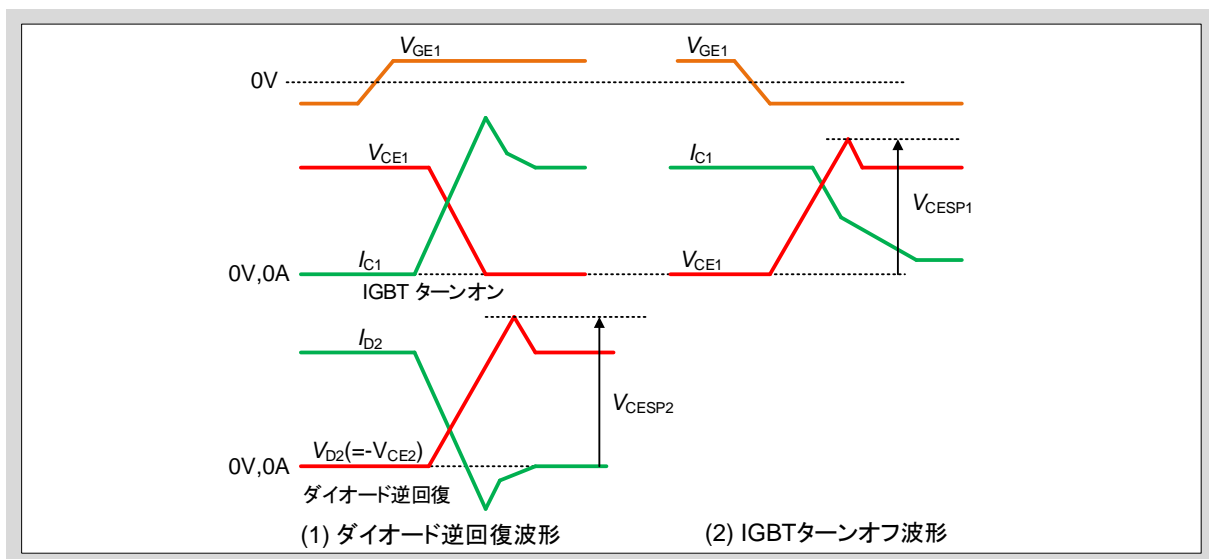


図5-7 動作波形

ターンオフサージ電圧はIGBTがターンオフする際の主回路電流の急激な変化によって、主回路の浮遊 L_S に高い電圧が誘起されることにより発生します。

ターンオフサージ電圧の尖頭値は次式で求められます。

$$V_{CESP} = E_d + (-L_S \cdot \frac{di_C}{dt}) \quad di_C/dt: \text{ターンオフ時のコレクタ電流変化率の最大値}$$

V_{CESP} がIGBTのC-E間耐圧 V_{CES} を越えると破壊に至ることがあります。

(2) 過電圧抑制方法

過電圧発生要因であるターンオフサージ電圧を抑制する方法として下記の方法があります。

- IGBTにスナバなどの保護回路を付けてサージ電圧を抑制する。スナバ回路のコンデンサにはフィルムコンデンサを用い、IGBTモジュールの近くに配置して高周波サージ電圧を抑制させる。
- IGBT駆動回路の $-V_{GE}$ や R_G を調整し di/dt を小さくする(詳細は第7章を参照して下さい)。
- 電解コンデンサをできるだけIGBTの近くに配置し、 L_S を低減する。低インピーダンスタイプのコンデンサを用いるとさらに効果的。
- 主回路及びスナバ回路の L_S を低減するために、配線をより太く・短くする。配線にバスバーを使用する。また、平行平板配線(ラミネート配線)にすると L_S 低減により効果的。
- ゲート駆動回路にアクティブクランプ回路を適用し、配置したツェナーダイオードの降伏電圧と概ね等しいサージ電圧に抑制する。

2.2 スナバ回路の種類と特徴

スナバ回路には全ての素子に1対1で付ける個別スナバ回路と直流母線間に一括で付ける一括スナバ回路があります。

(1) 個別スナバ回路

個別スナバ回路の代表的な例として、下記のスナバ回路があります。

- RCスナバ回路
- 充放電形RCDスナバ回路
- 放電阻止形RCDスナバ回路

表5-3に各個別スナバ回路の接続図と特徴及び主な用途を示します。

(2) 一括スナバ回路

一括スナバ回路の代表的な例として、下記のスナバ回路があります。

- Cスナバ回路
- RCDスナバ回路

最近ではスナバ回路簡素化の目的で一括スナバ回路が使用されることが多くなってきています。

表5-4に各一括スナバ回路の接続図と特徴及び主な用途を、表5-5に一括スナバ回路を用いる場合のスナバ容量の目安を、図5-8にそのターンオフ波形例を示します。

表5-3 個別スナバ回路の接続図

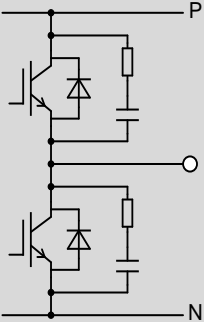
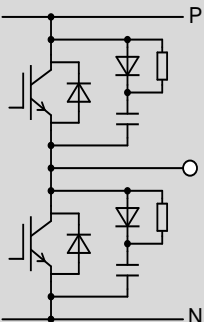
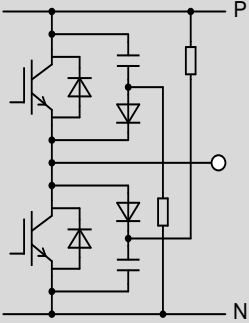
スナバ回路接続図	特 徴(注意事項)
<p>RCスナバ回路</p> 	<ul style="list-style-type: none"> 一括スナバ回路に比べサージ電圧抑制効果大きい。 大容量のIGBTに適用する際には、スナバ抵抗を低い値にする必要があり、この結果ターンオン時のi_cが増大しIGBTの負担が大きくなる。
<p>充放電形RCDスナバ回路</p> 	<ul style="list-style-type: none"> サージ電圧抑制効果あり。 RCスナバ回路と異なり、スナバダイオードが追加されているのでスナバ抵抗値を大きくでき、ターンオン時のIGBTの負担を考えなくてよい。 充放電形RCDスナバ回路のスナバ抵抗における発生損失は下式で求められる。 $P = \frac{L_s \cdot I_o^2 \cdot f}{2} + \frac{C_s \cdot E_d^2 \cdot f}{2}$ <p> L_s : 主回路の浮遊インダクタンス I_o : IGBTのターンオフ時コレクタ電流 C_s : スナバコンデンサ容量 E_d : 直流電源電圧 f : スイッチング周波数 </p>
<p>放電阻止形RCDスナバ回路</p> 	<ul style="list-style-type: none"> サージ電圧抑制効果あり。 スナバ回路での発生損失が少ない。 放電阻止形RCDスナバ回路のスナバ抵抗における発生損失は下式で求められる。 $P = \frac{L_s \cdot I_o^2 \cdot f}{2}$ <p> L_s : 主回路の浮遊インダクタンス I_o : IGBTのターンオフ時コレクタ電流 f : スイッチング周波数 </p>

表5-4 一括スナバ回路の接続図

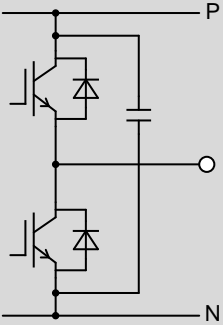
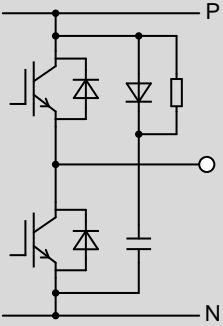
スナバ回路接続図	特 徴(注意事項)
<p>Cスナバ回路</p> 	<ul style="list-style-type: none"> 最も簡易的な回路 主回路インダクタンスとスナバコンデンサとによるLC共振回路により電圧が振動し易い。
<p>RCDスナバ回路</p> 	<ul style="list-style-type: none"> スナバダイオードの選定を誤ると高いサージ電圧が発生することや、スナバダイオードの逆回復時に電圧が振動することがあります。

表5-5 一括スナバ容量の目安

項目	ゲート駆動条件 ^{*1}		主回路浮遊インダクタンス (μH)	スナバ容量C _s (μF)
	-V _{GE} (V)	R _G (Ω)		
600V	50A	≥43	-	0.47
	75A	≥30		
	100A	≥13		
	150A	≥9	≤0.2	1.5
	200A	≥6.8	≤0.16	2.2
	300A	≥4.7	≤0.1	3.3
	400A	≥6	≤0.08	4.7
1200V	50A	≥22	-	0.47
	75A	≥4.7		
	100A	≥2.8		
	150A	≥2.4	≤0.2	1.5
	200A	≥1.4	≤0.16	2.2
	300A	≥0.93	≤0.1	3.3

*1: VシリーズIGBTモジュールの代表的なゲート駆動条件を示す。

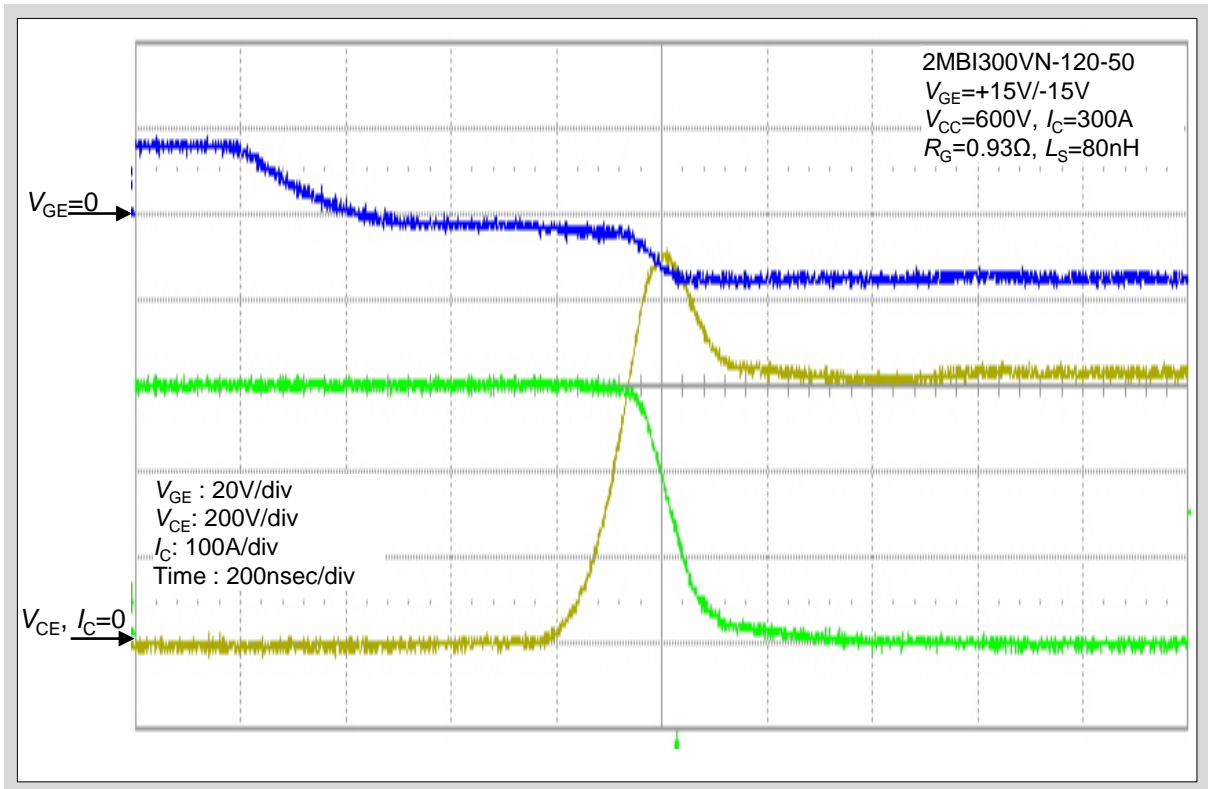


図5-8 2MBI300VN-120-50(1200V/300A) ターンオフ電流・電圧波形

2.3 放電阻止形RCDスナバ回路の設計方法

IGBTのスナバ回路として、最も合理的と思われる放電阻止形RCDスナバ回路の基本的な設計方法について説明します。

(1) 適用可否の検討

図5-9に放電阻止形RCDスナバ回路を適用した場合のターンオフ時の動作軌跡を示し、図5-10にターンオフ時の電流・電圧波形を示します。

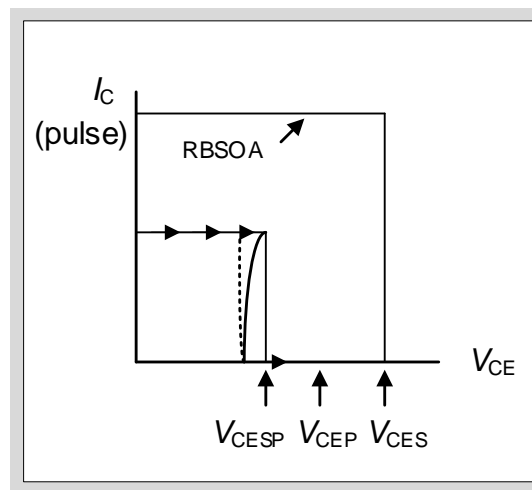


図5-9 ターンオフ時の動作軌跡

放電阻止形RCDスナバはIGBTの V_{CE} が直流電源電圧を越えてから動作し、その理想的な動作軌跡は点線で示されています。

しかし実際の装置ではスナバ回路の配線インダクタンスやスナバダイオード過渡順電圧降下の影響によるターンオフ時のサージ電圧が存在するため、実線のように膨らみます。

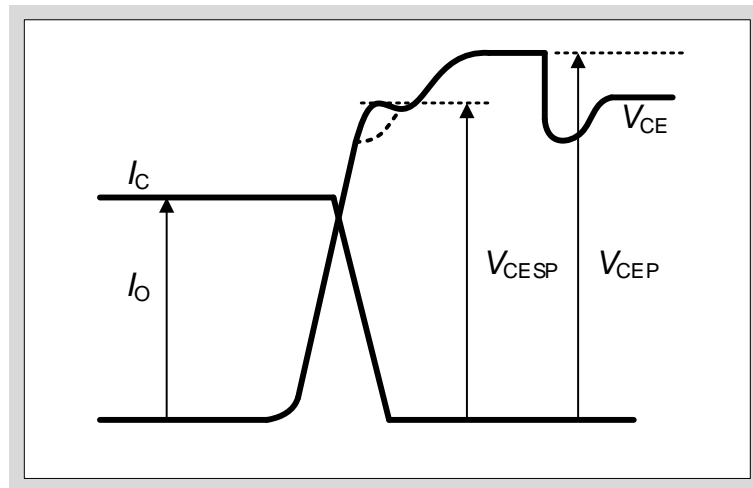


図5-10 ターンオフ時の電流・電圧波形

放電阻止形RCDスナバ回路を適用するためには、適用後のターンオフ動作軌跡がIGBTのRBSOA内に収まっているか検証する必要があります。

なお、ターンオフ時のサージ電圧は次式で求められます。

$$V_{CESP} = E_d + V_{FM} + (-L_S \cdot \frac{dI_c}{dt})$$

- E_d : 直流電源電圧
- V_{FM} : スナバダイオード過渡順電圧降下※
- ※ スナバダイオードの一般的な過渡順電圧降下の参考値は下記の通りです。
- 600Vクラス: 20~30V
- 1200Vクラス: 40~60V
- L_S : スナバ回路の配線インダクタンス
- dI_c/dt : ターンオフ時のコレクタ電流変化率最大値

(2) スナバコンデンサ(C_S)容量値の求め方

スナバコンデンサに必要な容量値は次式で求められます。

$$C_S = \frac{L_S \cdot I_0^2}{(V_{CEP} - E_d)^2}$$

- L_S : 主回路の配線インダクタンス
- I_0 : IGBTのターンオフ時コレクタ電流
- V_{CEP} : スナバコンデンサ電圧の最終到達値
- E_d : 直流電源電圧

V_{CEP} はIGBTの V_{CES} 以下に抑える必要があります。また、スナバコンデンサには高周波特性の良いもの(フィルムコンデンサなど)を選んで下さい。

(3) スナバ抵抗(R_S)値の求め方

スナバ抵抗への要求機能は、IGBTが次のターンオフ動作を行なうまでにスナバコンデンサの蓄積電荷を放電する事です。IGBTが次のターンオフ動作を行なうまでに、蓄積電荷の90%を放電する条件でスナバ抵抗を求めると次式のようにになります。

$$R_S \leq \frac{1}{2.3 \cdot C_S \cdot f}$$

R_S : スナバ抵抗
 C_S : スナバコンデンサ容量
 f : スイッチング周波数

スナバ抵抗値をあまりにも低い値に設定すると、スナバ回路電流が振動しIGBTのターンオン時のコレクタ電流尖頭値も増えるので、式を満足する範囲内で極力高い値に設定して下さい。

スナバ抵抗の発生損失 $P(R_S)$ は抵抗値と関係なく次式で求められます。

$$P(R_S) = \frac{L_S \cdot I_0^2 \cdot f}{2}$$

$P(R_S)$: スナバ抵抗の発生損失
 L_S : 主回路の配線インダクタンス
 I_0 : IGBTのターンオフ時コレクタ電流
 f : スイッチング周波数

(4) スナバダイオードの選定

スナバダイオードの過渡順電圧降下は、ターンオフ時のサージ電圧発生要因の一つになります。またスナバダイオードの逆回復時間が長いと、高周波スイッチング動作時にスナバダイオードの発生損失が大きくなり、スナバダイオードの逆回復が急激であると、スナバダイオードの逆回復動作時にIGBTのC-E間電圧が急激に大きく振動します。スナバダイオードには、過渡順電圧が低く、逆回復時間が短く、逆回復動作がソフトなものを選んで下さい。

(5) スナバ回路配線上の注意事項

スナバ回路の L_S はサージ電圧発生要因となりますので、回路部品の配置も含めてインダクタンス低減の工夫を行なって下さい。

2.4 サージ電圧特性例

サージ電圧は運転条件、駆動条件、回路条件などにより様々な挙動を示します。一般にサージ電圧は V_{CE} が高く、 L_S が大きく、 I_C が大きいほど高くなる傾向にあります。

サージ電圧特性の一例として、図5-11にIGBTターンオフ、FWD逆回復時のサージ電圧の電流依存性を示します。この図からわかるように、IGBTターンオフサージ電圧は I_C が大きい程高くなりますが、FWD逆回復サージ電圧は低電流側が大きくなる傾向にあります。一般に逆回復サージ電圧は I_C が定格電流に対して数分の1から数十分の1の低電流領域で大きくなります。

このように、サージ電圧は運転条件、駆動条件、回路条件などにより様々な挙動を示します。そのためシステムとして使用が想定されるすべての動作条件で、電流と電圧が仕様書に記載のRBSOA内に収まることを確認する必要があります。

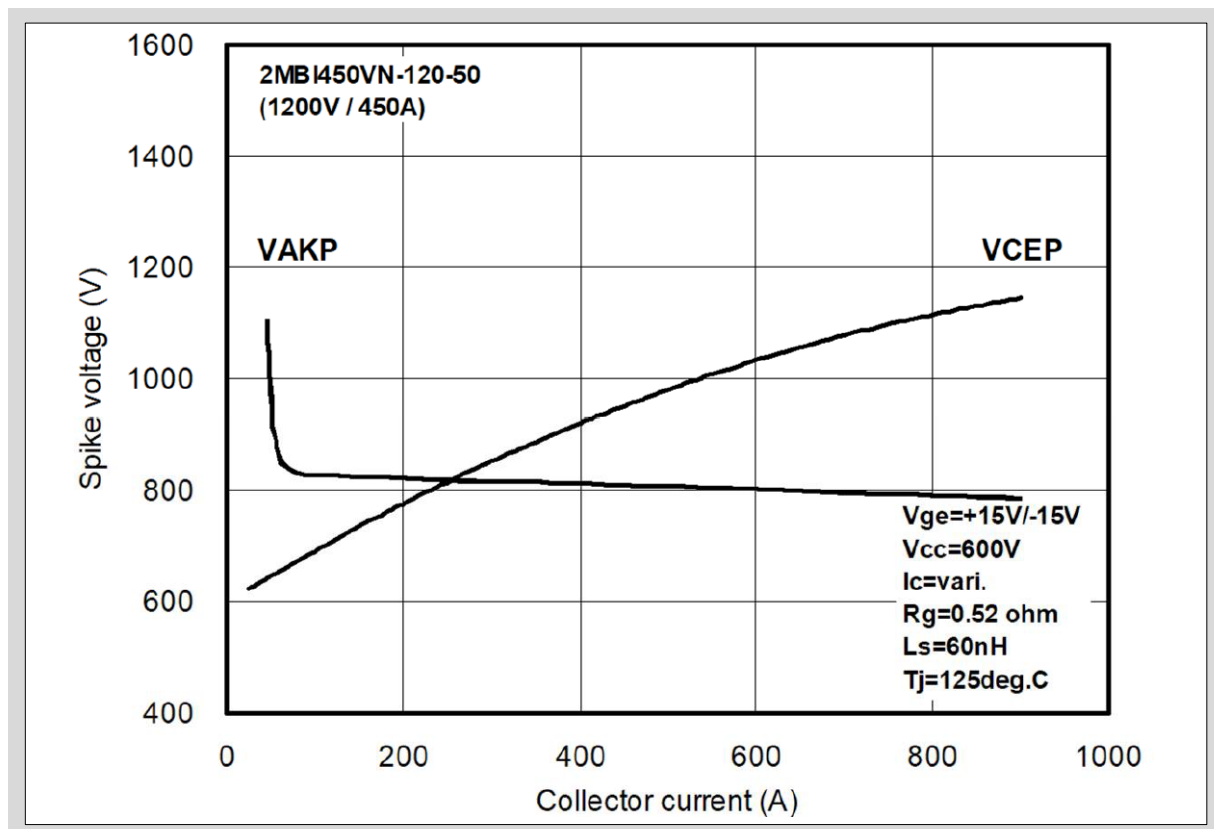


図5-11 IGBTターンオフ、FWD逆回復時のサージ電圧の電流依存性

2.5 サージ電圧抑制回路 –クランプ回路構成例–

一般的に、主回路インダクタンスの低減やスナバ回路を設けることによってC-E間のサージ電圧を抑制することが可能です。しかしながら装置の運転条件などによってはサージ電圧の抑制が困難な場合があります。このような場合に用いられるサージ電圧抑制回路の1つとしてアクティブクランプ回路があります。

図5-12にアクティブクランプ回路の一例を示します。基本的な回路構成は、C-G間にツェナーダイオードを付加するとともに、そのツェナーダイオードと逆通電方向にダイオードを直列に接続しています。

この回路でC-E間にツェナーダイオードの降伏電圧を超える電圧が発生した場合、ツェナーダイオードが降伏しコレクタからゲートに電流が流れます。この電流と R_G によりG-E間に+電圧が加わります。+電圧がIGBTのG-E間しきい値電圧 $V_{GE(th)}$ を越えるとIGBTに I_C が流れ、 V_{CE} はツェナーダイオードの降伏電圧と概ね等しくなるようにクランプします。アクティブクランプ回路を設けることでサージ電圧抑制が可能となります。

一方、ツェナーダイオードの降伏電流はIGBTをオンさせるように流れるため、ターンオフ時の電流変化率 di/dt はクランプ回路付加前より緩やかになり、ターンオフ時間が長くなり(図5-13参照)、ターンオフ損失が増えますので、各種設計検証を行なった上でクランプ回路を適用して下さい。

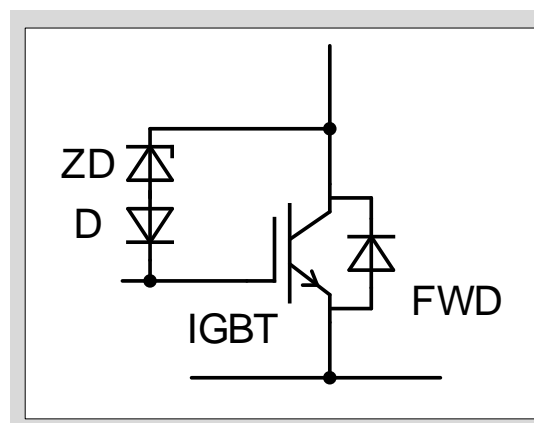


図5-12 アクティブクランプ回路例

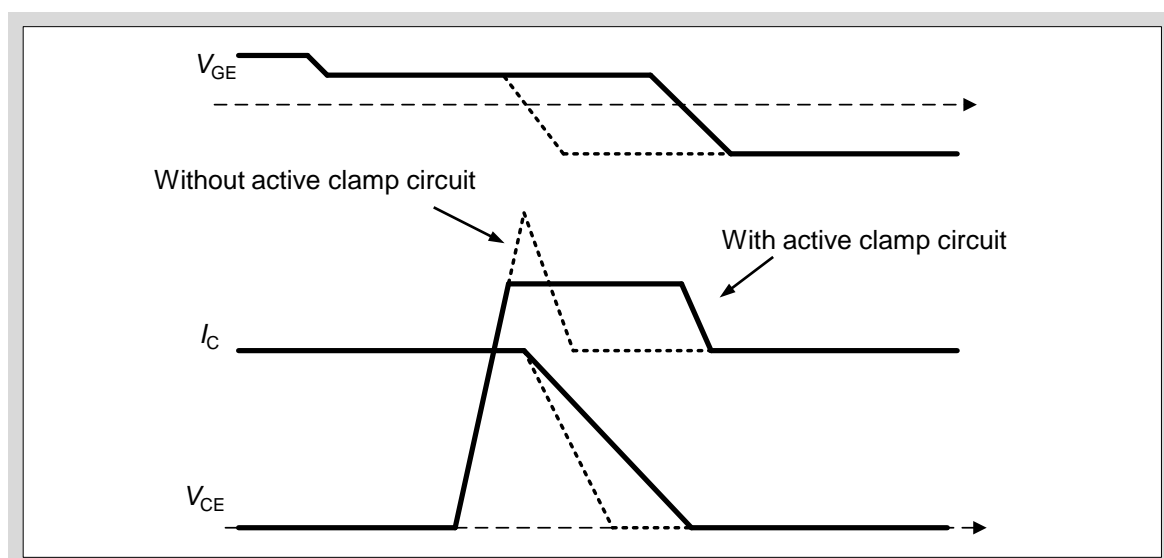


図5-13 アクティブクランプ回路適用時の波形例

第6章 放熱設計方法

1. IGBTモジュールの発生損失	6-2
2. 昇圧チョッパ回路の発生損失計算方法	6-3
3. 三相2レベルインバータ回路の発生損失計算方法	6-4
4. 三相ダイオード整流回路の発生損失計算方法	6-8
5. ヒートシンクの選定方法	6-9
6. IGBTモジュールの取付け方法	6-12

1. IGBTモジュールの発生損失

IGBTモジュールはIGBTとFWDで構成しており、個々の発生損失の合計がIGBTモジュール全体の発生損失となります。また発生する損失は図6-1に示すように定常時の導通損失とスイッチング時のスイッチング損失があります。以上を整理すると図6-2のようになります。

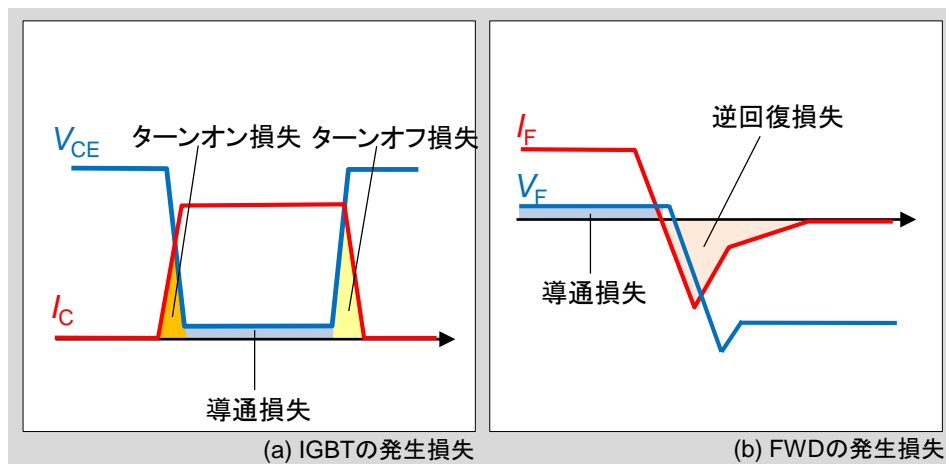


図6-1 IGBTとFWDのスイッチング波形と発生損失

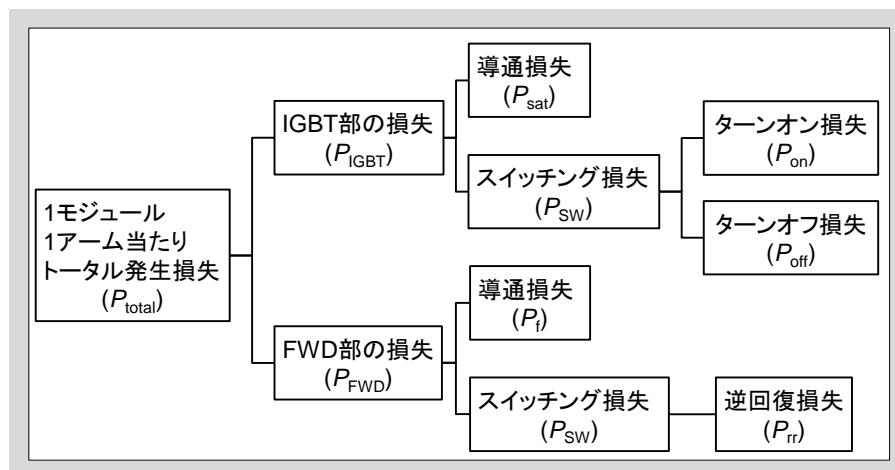


図6-2 IGBTモジュール発生損失の分類

RC-IGBTはIGBTとFWDを1素子で構成していますが、素子内のIGBT部で発生する損失、FWD部で発生する損失と考えれば、通常のIGBTモジュールと発生損失の考え方は同じです。またRB-IGBTはFWD部がありませんが、RB-IGBTをFWDとして動作させる場合があります、その際に導通損失 P_{sat} と逆回復損失 P_{rr} が発生します。

IGBT部の導通損失はデータシートに記載のオン電圧-コレクタ電流特性 ($V_{CE(sat)}-I_C$ 特性) から、FWD部の導通損失はオン電圧-順方向電流特性 (V_F-I_F 特性) から計算します。また、各スイッチング損失はスイッチングエネルギー-コレクタ電流/順方向電流特性 ($E_{on}-I_C$ 、 $E_{off}-I_C$ 、 $E_{rr}-I_C$ 特性) から計算します。これらの発生損失から放熱設計を行い、素子のジャンクション温度 T_{vj} が定格を越えないようにします。なお、ここで使用するオン電圧やスイッチング損失の値には、 T_{vj} が高温時のデータを使用して計算して下さい。

2. 昇圧チョップパ回路の発生損失計算方法

図6-3に示すような昇圧チョップパ回路の場合、IGBT(T_1)及びFWD(D_1)に流れる電流を矩形波の連続と考えれば、 T_1 、 D_1 の単位時間当たりの発生損失(単位:W)は以下の式で近似計算することができます。

$$P_{IGBT} = \text{導通損失} + \text{ターンオン損失} + \text{ターンオフ損失}$$

$$= V_{CE(sat)} \cdot I_C \cdot d + (E_{on} + E_{off}) \cdot f_c \cdot \left(\frac{V_{CC}}{V_{CC0}}\right)^\alpha \quad \dots\dots\dots(1)$$

$$P_{FWD} = \text{導通損失} + \text{逆回復損失}$$

$$= V_F \cdot I_F \cdot (1 - d) + E_{rr} \cdot f_c \cdot \left(\frac{V_{CC}}{V_{CC0}}\right)^\alpha \quad \dots\dots\dots(2)$$

ただし、

- d : IGBTのオンデューティ = t_1 / t_2
- f_c : キャリア周波数(スイッチング周波数) = $1 / t_2$
- V_{CC} : スwitchング電圧
- V_{CC0} : データシートに記載しているスイッチング電圧
- α : スwitchングエネルギーのスイッチング電圧依存性係数

スイッチングエネルギーがスイッチング電圧に比例するとみなせば、 $\alpha = 1$ とすることができます。

一方 $V_{CE(sat)}$ 、 V_F 、 E_{on} 、 E_{off} 、 E_{rr} の値は素子の T_{vj} に依存しますので、データシート記載の温度と異なる場合はデータシートのグラフを参考に換算して下さい。

また、 E_{on} 、 E_{off} 、 E_{rr} の値はゲート抵抗値 R_G によっても変化しますので、データシートのゲート抵抗依存性グラフを参考に換算を行なって下さい。

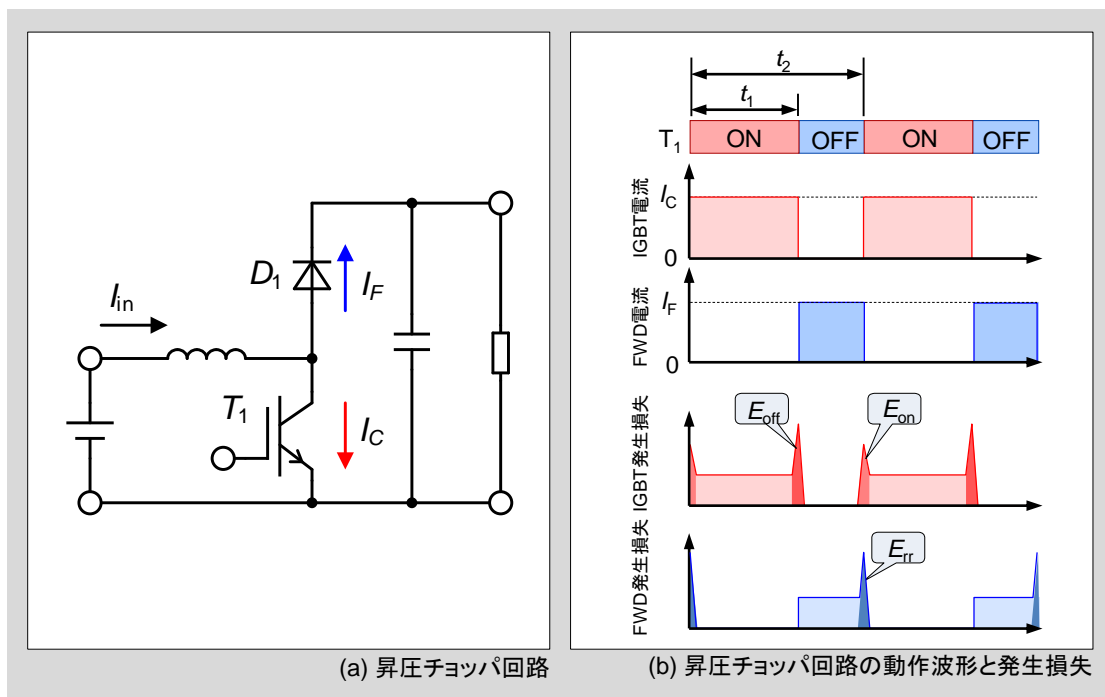


図6-3 昇圧チョップパ回路での発生損失

3. 三相2レベルインバータ回路の発生損失計算方法

三相2レベル電圧型インバータでPWM制御を行なう場合の損失計算は図6-4に示すようにIGBTやFWDに流れる電流値や動作条件が常に変化しているため、発生損失を正確に計算するには複雑な計算が必要になります。ここではIGBTモジュールの特性カーブ近似式を用いてインバータ回路でのIGBT/FWDの発生損失を簡易的に計算する方法を紹介します。

計算を行なうにあたり、以下の条件を前提とします。

- PWM制御三相2レベルインバータであること
- PWMは三角波比較の正弦波変調方式であること
- 出力電流は理想的な正弦波であること

インバータの出力相電流の実効値を I_0 とすると正弦波の電流波形は以下の式で表されます。

$$i_0(\theta) = \sqrt{2} \cdot I_0 \cdot \sin \theta \quad \text{.....(3)}$$

またIGBTのオンデューティ波形 $d(\theta)$ は、変調率を m 、電流の遅れ力率を $\cos \phi$ とすると以下の式で表されます。

$$d(\theta) = \frac{1 + m \cdot \sin(\theta + \phi)}{2} \quad \text{.....(4)}$$

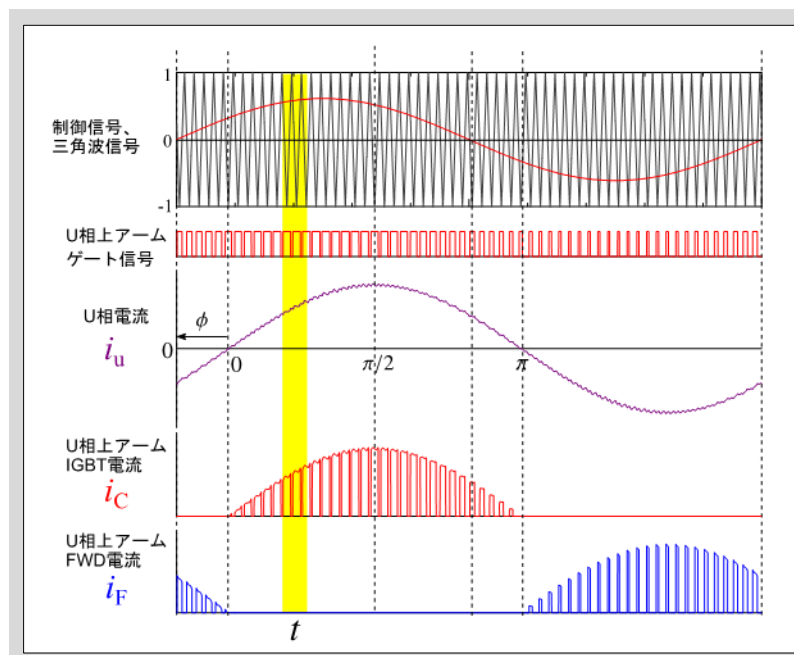


図6-4 正弦波変調2レベルインバータの動作波形

IGBTに I_C が流れると、コレクタ-エミッタ間に $V_{CE(sat)}$ が発生します。 $V_{CE(sat)}$ は I_C に依存し、その依存性グラフはデータシートに記載されています。インバータにおけるIGBTの導通損失を計算するために、この $V_{CE(sat)}$ の I_C 依存性を図6-5で示すように直線近似した場合、以下の式で表されます。

$$V_{CE(sat)} = r_C \cdot I_C + V_{CEO} \quad \text{.....(5)}$$

同様に、FWDのオン電圧 V_F の順電流 I_F 依存性も直線近似した場合、以下の式で表されます。

$$V_F = r_F \cdot I_F + V_{FO} \quad \text{.....(6)}$$

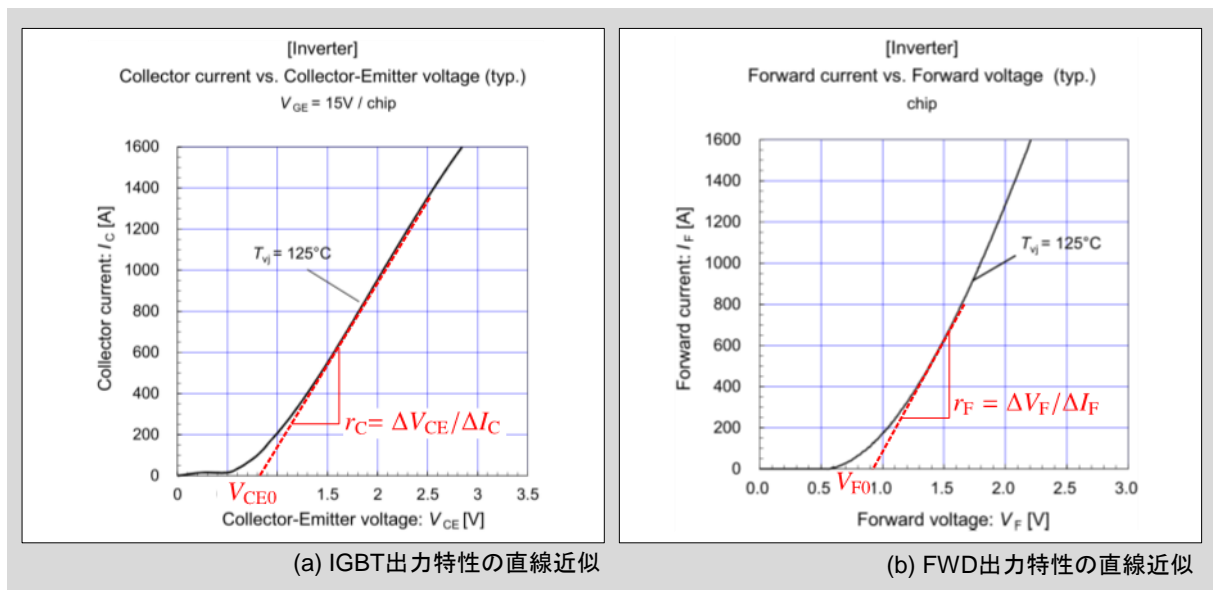


図6-5 出力特性の近似

(3)式、(4)式及び(5)式より、インバータ回路での1アームあたりのIGBTの導通損失 P_{sat} は、

$$\begin{aligned}
 P_{sat} &= \frac{1}{2\pi} \int_0^\pi \{i_o(\theta) \cdot V_{CEsat}(\theta) \cdot d(\theta)\} d\theta \\
 &= 2I_0^2 \cdot r_C \left(\frac{1}{8} + \frac{m}{3\pi} \cos \varphi \right) + \sqrt{2} \cdot I_0 \cdot V_{CEO} \left(\frac{1}{2\pi} + \frac{m}{8} \cos \varphi \right) \quad \text{.....(7)}
 \end{aligned}$$

と求められます。同様にして、1アームあたりのFWDの導通損失 P_f は、

$$\begin{aligned}
 P_f &= \frac{1}{2\pi} \int_\pi^{2\pi} \{-i_o(\theta) \cdot V_F(\theta) \cdot d(\theta)\} d\theta \\
 &= 2I_0^2 \cdot r_F \left(\frac{1}{8} - \frac{m}{3\pi} \cos \varphi \right) + \sqrt{2} \cdot I_0 \cdot V_{FO} \left(\frac{1}{2\pi} - \frac{m}{8} \cos \varphi \right) \quad \text{.....(8)}
 \end{aligned}$$

と求められます。

次に、スイッチング損失を計算するために、データシートに記載されている E_{on} 、 E_{off} 、 E_{rr} の I_C 依存性グラフの近似式を求めます。図6-6に示すように、スイッチングエネルギーの I_C 依存性カーブを直線近似し、スイッチング電圧依存性係数 $\alpha=1$ とすると E_{on} 、 E_{off} 、 E_{rr} はそれぞれ以下の式で表すことができます。

$$E_{on}(I_C) = k_{on} \cdot I_C \cdot \left(\frac{V_{CC}}{V_{CC0}} \right) \quad \dots\dots\dots(9)$$

$$E_{off}(I_C) = k_{off} \cdot I_C \cdot \left(\frac{V_{CC}}{V_{CC0}} \right) \quad \dots\dots\dots(10)$$

$$E_{rr}(I_F) = k_{rr} \cdot I_F \cdot \left(\frac{V_{CC}}{V_{CC0}} \right) \quad \dots\dots\dots(11)$$

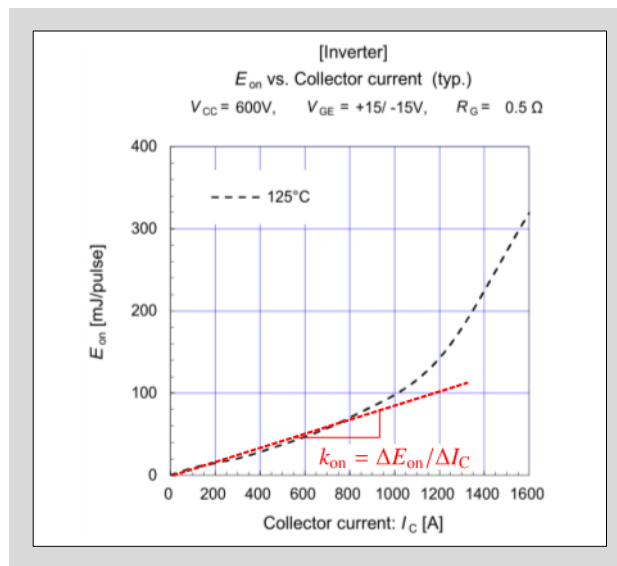


図6-6 スwitchングエネルギーの I_C 依存性の近似

(9)式を用いて、インバータ回路における1アームあたりのIGBTのターンオン損失 P_{on} は以下の式で求められます。

$$P_{on} = \frac{1}{2\pi} \int_0^\pi \left\{ k_{on}(\sqrt{2} \cdot I_o \cdot \sin \theta) \cdot \frac{V_{CC}}{V_{CC0}} \cdot f_{SW} \right\} d\theta$$

$$= \frac{\sqrt{2}}{\pi} k_{on} \cdot I_o \cdot \frac{V_{CC}}{V_{CC0}} \cdot f_{SW} \quad \dots\dots\dots(12)$$

同様にして、ターンオフ損失 P_{off} 、FWDの逆回復損失 P_{rr} は以下の式で計算できます。

$$P_{off} = \frac{\sqrt{2}}{\pi} \cdot k_{off} \cdot I_o \cdot \frac{V_{CC}}{V_{CC0}} \cdot f_{SW} \quad \dots\dots\dots(13)$$

$$P_{rr} = \frac{\sqrt{2}}{\pi} \cdot k_{rr} \cdot I_o \cdot \frac{V_{CC}}{V_{CC0}} \cdot f_{SW} \quad \dots\dots\dots(14)$$

以上の計算より、1アームあたりのIGBT部の発生損失 P_{IGBT} 、FWD部の発生損失 P_{FWD} は以下のように計算できます。

$$P_{IGBT} = P_{sat} + P_{on} + P_{off} \quad \dots\dots\dots(15)$$

$$P_{FWD} = P_f + P_{rr} \quad \dots\dots\dots(16)$$

実際には、6.2項でも述べたように $V_{CE(sat)}$ 、 V_F 、 E_{on} 、 E_{off} 、 E_{rr} の値は T_{vj} や R_G に依存して変化しますので、データシートに記載されている T_{vj} 依存性グラフや R_G 依存性グラフを参考に換算して計算して下さい。

なお、弊社が公開しているIGBTシミュレータ*では、データシートの特性カーブをより精度よく近似し、またジャンクション温度依存性も考慮した計算を行なっています。したがって、上記の計算式より求めた値と一致しない場合がありますので注意して下さい。

* Fuji IGBTシミュレータ: <https://www.fujielectric.co.jp/products/semiconductor/model/igbt/simulation/>

4. 三相ダイオード整流回路の発生損失計算方法

整流回路に使用するダイオードには逆回復動作がないためスイッチング損失を考慮する必要はありません。したがって、ダイオード整流回路での発生損失を求めるにはダイオードの導通損失のみ計算すればよいことになります。

図6-7に示す三相ダイオード整流回路におけるダイオード1アームの損失波形を計算します。ダイオード電流波形は回路条件によって変化しますが、ここでは同図に示すように連続する正弦半波の電流が流れるとみなして計算を行います。

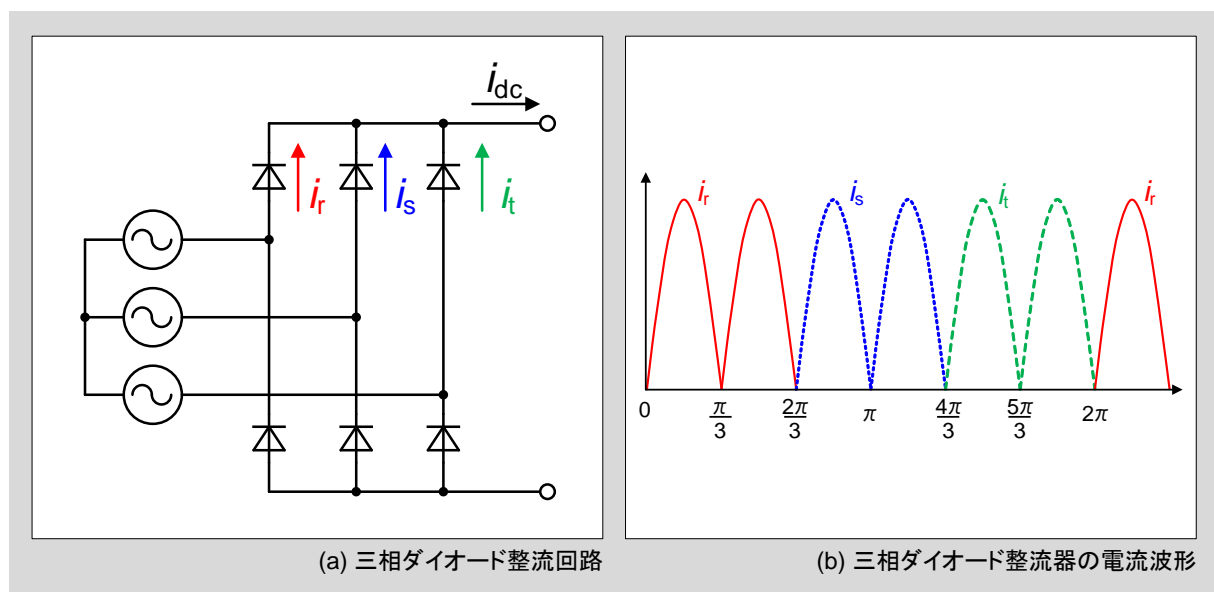


図6-7 三相ダイオード整流回路と電流波形

図6-7に示す整流された電流 i_{dc} の実効値を I_d とし、ダイオードの出力特性を直線近似式(3)で表した場合のダイオード1アームあたりの損失 P_{di} は以下の式で計算できます。

$$\begin{aligned}
 P_{di} &= \frac{1}{2\pi} \cdot 2 \int_0^{\frac{\pi}{3}} \{r_F \cdot i_F(\theta) + V_{FO}\} \cdot i_F(\theta) d\theta \\
 &= \frac{1}{2\pi} \cdot 2 \int_0^{\frac{\pi}{3}} \{r_F \cdot \sqrt{2}I_d \sin(3\theta) + V_{FO}\} \cdot \{\sqrt{2}I_d \sin(3\theta)\} d\theta \\
 &= \frac{2\sqrt{2}}{3\pi} \cdot V_{FO} \cdot I_d + \frac{1}{3} r_F \cdot I_d^2
 \end{aligned}$$

5. ヒートシンクの選定方法

電力用ダイオード、IGBT、トランジスタなどのパワーモジュールは電極部と取付けベースが絶縁されているものが多く、一つのヒートシンク上に複数のパワーモジュールを取付けて用いることが出来るため、実装が容易でコンパクトな配線が可能となります。これらのパワーモジュールを安全に動作させるためには、動作時に各素子が発生する損失(熱)を効率よく放散させる必要があり、ヒートシンクの選定は重要な鍵となります。以下にヒートシンクの選定における基本的な考え方を示します。

5.1 定常状態の熱方程式

半導体の熱伝導は電気回路に置き換えて解くことができます。ここでIGBTモジュールのみをヒートシンクに取付けた場合を考えてみます。この場合、熱的には図6-8に示す等価回路に置き換えられます。

図6-8に示す等価回路より、接合温度(T_{vj})は次の熱方程式で求められます。

$$T_{vj} = W \cdot \{R_{th(j-c)} + R_{th(c-f)} + R_{th(f-a)}\} + T_a$$

ただしケース温度 T_c 及びヒートシンク温度 T_f は図6-15に示す位置の温度を表しています。図6-9に示すように、これ以外の点の温度は実際には低く測定され、かつヒートシンクの放熱性能に依存しますので設計時には注意が必要です。

次にIGBTモジュールとダイオードブリッジモジュールを1個ずつヒートシンク上に取付ける場合の等価回路例を図6-10に示します。この場合の熱方程式は、

$$T_{vj(d)} = W_d \cdot [R_{th(j-c)d} + R_{th(c-f)d}] + [(W_d + 2W_T + 2W_D) \cdot R_{th(f-a)}] + T_a$$

$$T_{vj(T)} = W_T \cdot R_{th(j-c)T} + [(W_T + W_D) \cdot R_{th(c-f)T}] + [(W_d + 2W_T + 2W_D) \cdot R_{th(f-a)}] + T_a$$

$$T_{vj(D)} = W_D \cdot R_{th(j-c)D} + [(W_T + W_D) \cdot R_{th(c-f)T}] + [(W_d + 2W_T + 2W_D) \cdot R_{th(f-a)}] + T_a$$

となります。これらの式より T_{vj} が $T_{vj,max}$ を越えないことを確認してヒートシンクを選定して下さい。

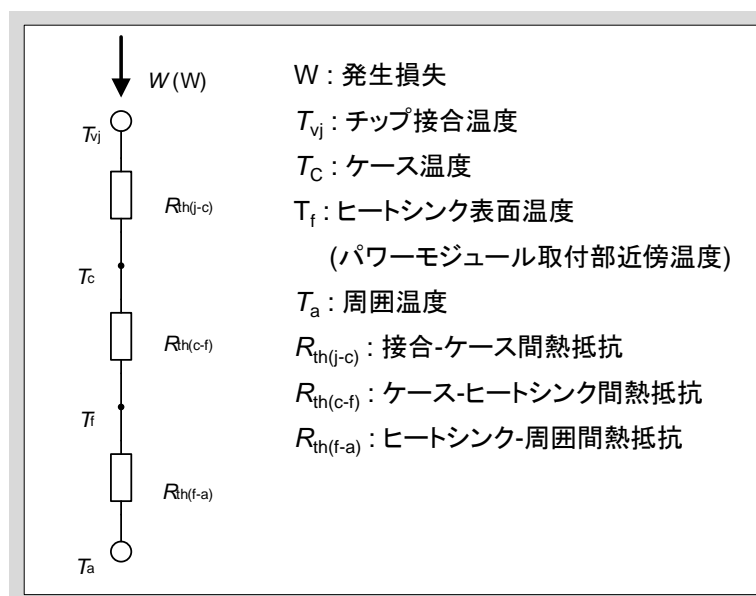


図6-8 熱抵抗の等価回路

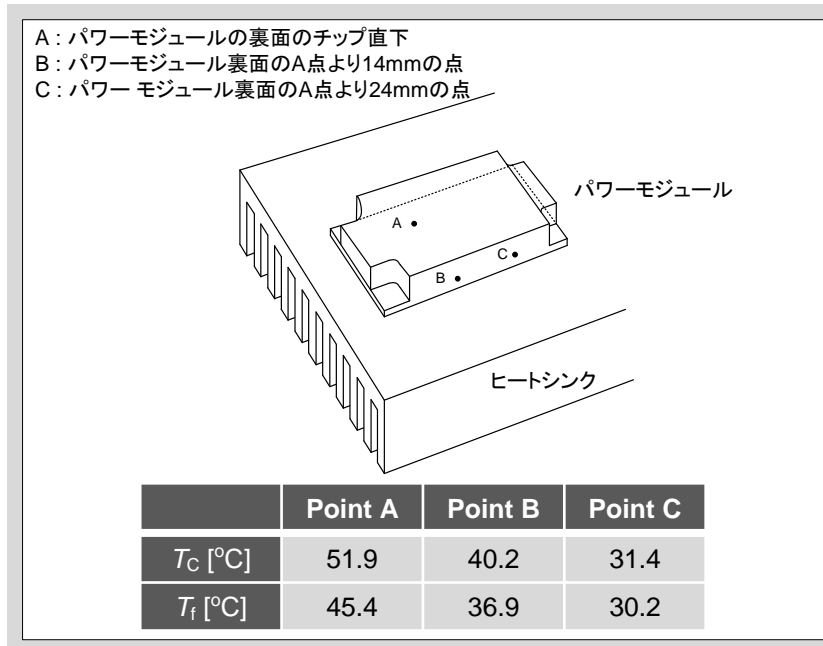


図6-9 ケース温度の測定例

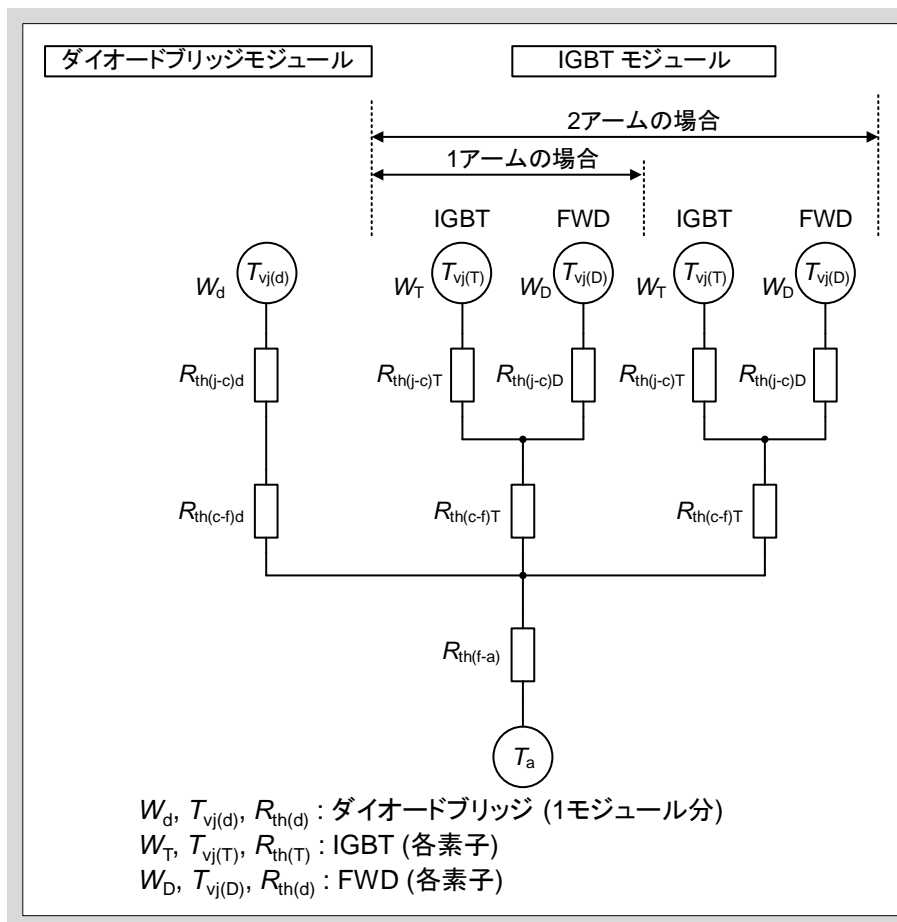


図6-10 複数モジュールを取付けた場合の熱抵抗等価回路

5.2 過渡状態の熱方程式

一般的には前述のように平均発生損失から定常状態の T_{vj} を考えれば充分ですが、実際にはスイッチングを繰り返す毎に損失はパルス状に発生しますので図6-12に示すように温度リップルを生じます。この場合、発生損失を一定周期かつ一定ピーク値の連続矩形波パルスと考えれば仕様書記載の過渡熱抵抗曲線例(図6-11)を使用して温度リップルのピーク値 $T_{vj\text{p}}$ を近似的に下記式にて計算することができます。

この $T_{vj\text{p}}$ も $T_{vj\text{max}}$ を越えないことを確認してヒートシンクを選定して下さい。

$$T_{vj\text{p}} - T_c = P \cdot \left[R(\infty) \cdot \frac{t_1}{t_2} + \left(1 - \frac{t_1}{t_2} \right) \cdot R(t_1 + t_2) - R(t_2) + R(t_1) \right]$$

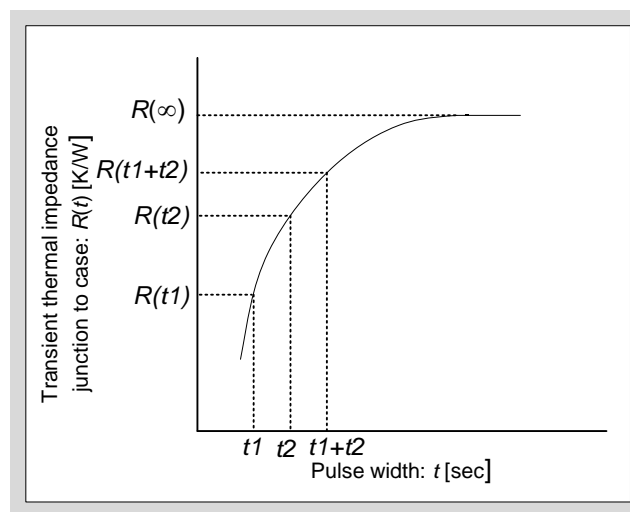


図6-11 過渡熱抵抗曲線例

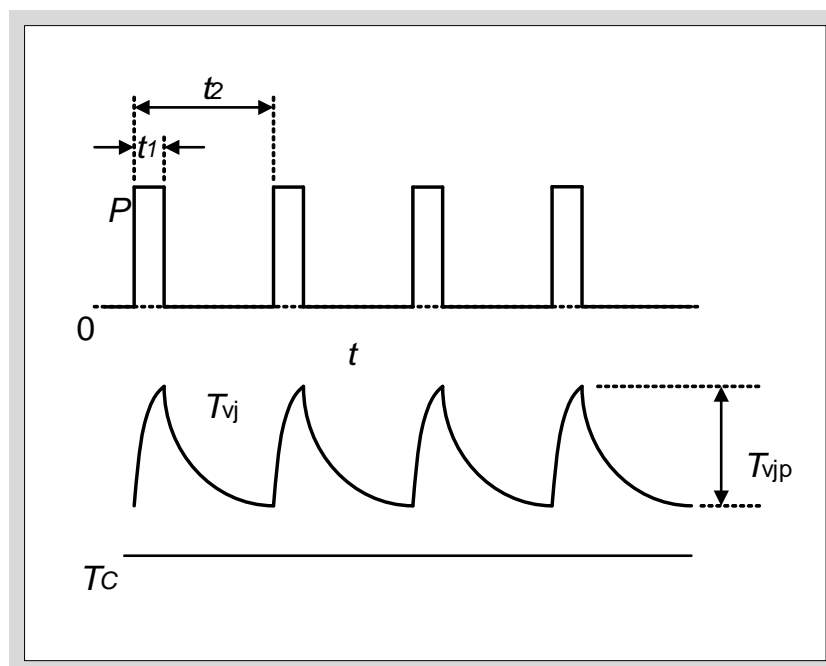


図6-12 温度リップル

6. IGBTモジュールの取付け方法

6.1 ヒートシンクへの取付け方法

熱抵抗はIGBTモジュールを取付ける位置により変化しますので、下記の点に注意して下さい。

- IGBTモジュール1個をヒートシンクに取付ける場合、ヒートシンクの中心に取付けると熱抵抗が最小となります。
- 1つのヒートシンクに複数のIGBTモジュールを取付ける場合は、各IGBTモジュールが発生する損失を考慮して、取付け位置を決定して下さい。大きな損失が発生するIGBTモジュールには、大きな占有面積を与えるようにして下さい。

6.2 ヒートシンク表面の仕上げ

IGBTモジュールを取付けるヒートシンク面の仕上げは、ネジ取付け位置間で平坦度を100mmに対し50 μ m以下、表面粗さは10 μ m以下にして下さい。ヒートシンク面が窪んでいる場合、接触熱抵抗($R_{th(c-f)}$)の増加を招きます。また、ヒートシンク面の平坦度が上記範囲外の場合、IGBTモジュールを取付けた時(締付け時)IGBTモジュール内のチップと金属ベースの間にある絶縁基板にストレスが加わり、絶縁破壊を生じる恐れがあります。

製品毎にヒートシンクに要求される平坦度・表面粗さは異なります。詳細は各製品のマウンティングインストラクションを参照して下さい。

6.3 サーマルグリス塗布

接触熱抵抗を小さくするために、ヒートシンクとIGBTモジュールの取付け面の間にサーマルグリスを塗布して使用して下さい。

サーマルグリスの塗布方法についてはローラーでの塗布、ステンシルマスクを用いた塗布などがあります。

サーマルグリスはヒートシンクへの熱伝導を促進するものですが、それ自体熱容量をもっています。そのため厚く塗布しすぎるとヒートシンクへの放熱を妨げることになりチップ温度の上昇を招きます。一方、サーマルグリスを薄く塗布した場合は、ヒートシンクとIGBTモジュール間でサーマルグリスの未接合部分が生じて接触熱抵抗が上昇する可能性があります。したがって、サーマルグリスは適切な厚さで塗布しなければなりません。サーマルグリスの塗布厚が不適切な場合、ヒートシンクへの放熱が悪くなり、最悪の場合にはチップ温度が $T_{vj(max)}$ を上回ることによって破壊に至る可能性があります。

このような理由からサーマルグリスの塗布は、IGBTモジュール裏面に均一な厚さでの塗布が可能なステンシルマスクによる塗布方法を推奨します。ステンシルマスクによるサーマルグリス塗布方法例の概略を図6-13に示します。基本的な方法は、所定の重さのサーマルグリスをステンシルマスクによってIGBTモジュールの金属ベース面に塗布する方法です。その後、サーマルグリスが塗布されたIGBTモジュールをヒートシンクに各製品の推奨トルクでネジを締付けることによって、サーマルグリス厚を概ね均一にすることが可能となります。

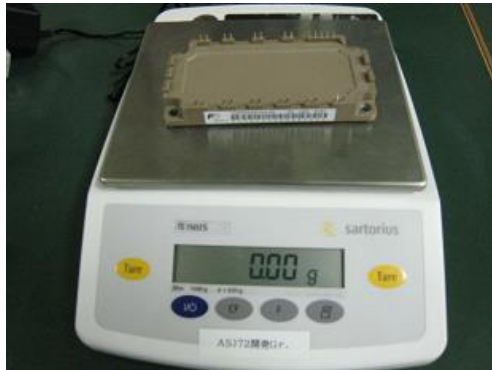
なお、富士電機が推奨するステンシルマスクのデザインは提供が可能ですので、必要に応じて問い合わせして下さい。



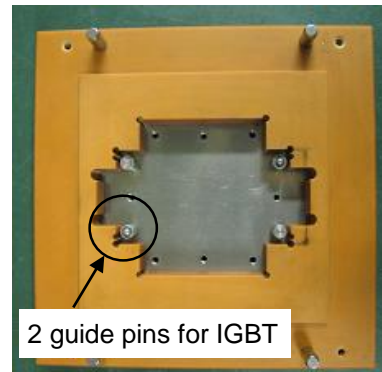
1. Back to Room Temp.



2. Measure weight of IGBT

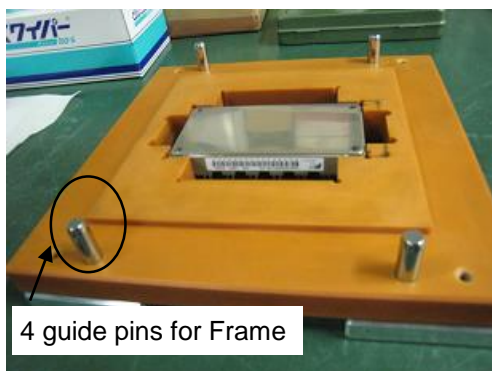


3. Adjust zero



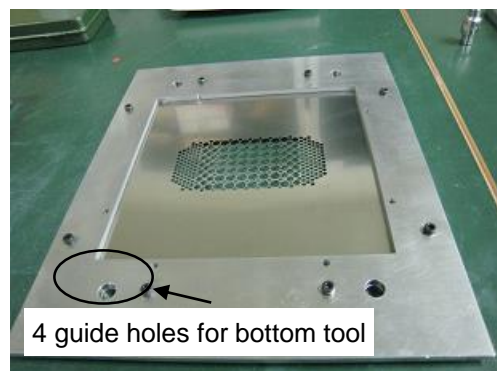
2 guide pins for IGBT

4. Bottom tool



4 guide pins for Frame

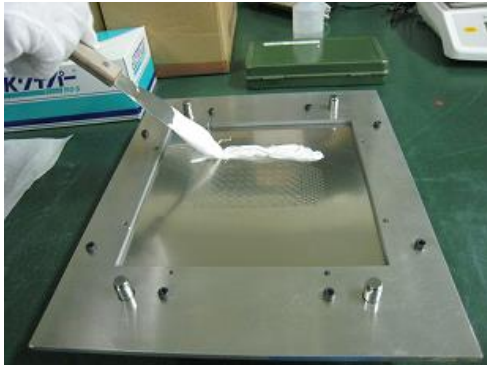
5. Set IGBT module



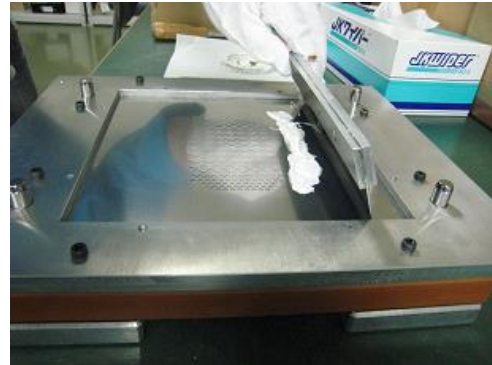
4 guide holes for bottom tool

6. Metal mask and Frame

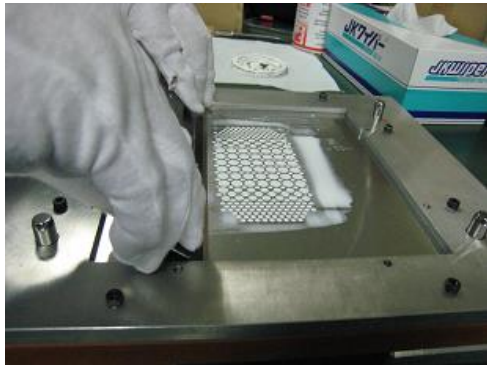
図6-13(a) サーマルグリス塗布方法例の概略図



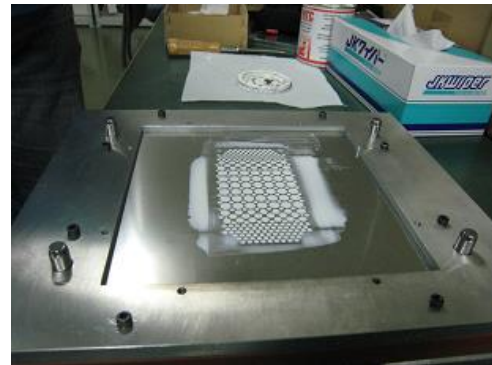
7. Fix tools and put grease with Knife



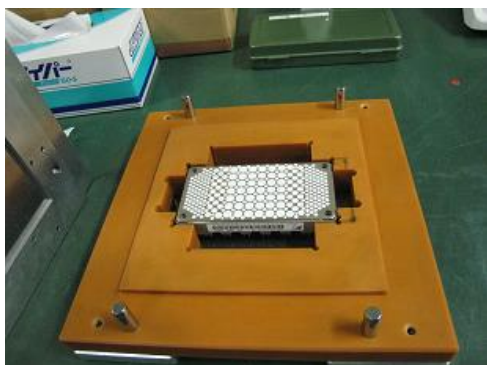
8. Print with metal squeegee (begin)



9. Print with metal squeegee (end)



10. After printing



11. Open metal mask



12. Check grease weight

図6-13(b) サーマルグリス塗布方法例の概略図

ここで、サーマルグリス厚が均一と仮定した場合の必要な重さは次のように算出することができます。

$$\text{サーマルグリス厚 (}\mu\text{m)} = \frac{\text{サーマルグリス重量 (g)} \times 10^4}{\text{IGBTモジュールのベース面積 (cm}^2\text{)} \times \text{サーマルグリスの密度 (g/cm}^3\text{)}}$$

上記式から必要なサーマルグリス厚に対する重量を求めて、その重量のサーマルグリスをIGBTモジュールに塗布して下さい。ここでサーマルグリスが拡がった後の厚さ(サーマルグリス厚)は約100 μ mを推奨します。なお、サーマルグリスの最適な塗布厚は使用するサーマルグリスの特性や塗布方法などによって変わりますので確認して使用して下さい。

表6-1に推奨サーマルグリスの一例を示します。

表6-1 サーマルグリスの例

型名	製造メーカー
TG221	日本データマテリアル(株)
HTC	Electrolube
G747	信越化学工業(株)
SC102	デュポン・東レ・スペシャルティ・マテリアル(株)
YG6260	モメンティブ・パフォーマンス・マテリアルズ・ジャパン合同会社
P12	旭化成ワッカーシリコーン(株)

6.4 締付け方法

IGBTモジュール取付け時のネジの締付け例を図6-14に示します。ネジは規定の締付けトルクで締付けるようにして下さい。

規定トルクは仕様書に記載しておりますので参照して下さい。締付けトルクが不足すると、接触熱抵抗が大きくなり、過熱による破壊が生じる恐れがあります。逆に締付けトルクが過大な場合はケースの破損などの恐れがあります。

※ネジの締め付け方法は製品毎に異なります。詳細は各製品のマウンティングインストラクションを参照して下さい。

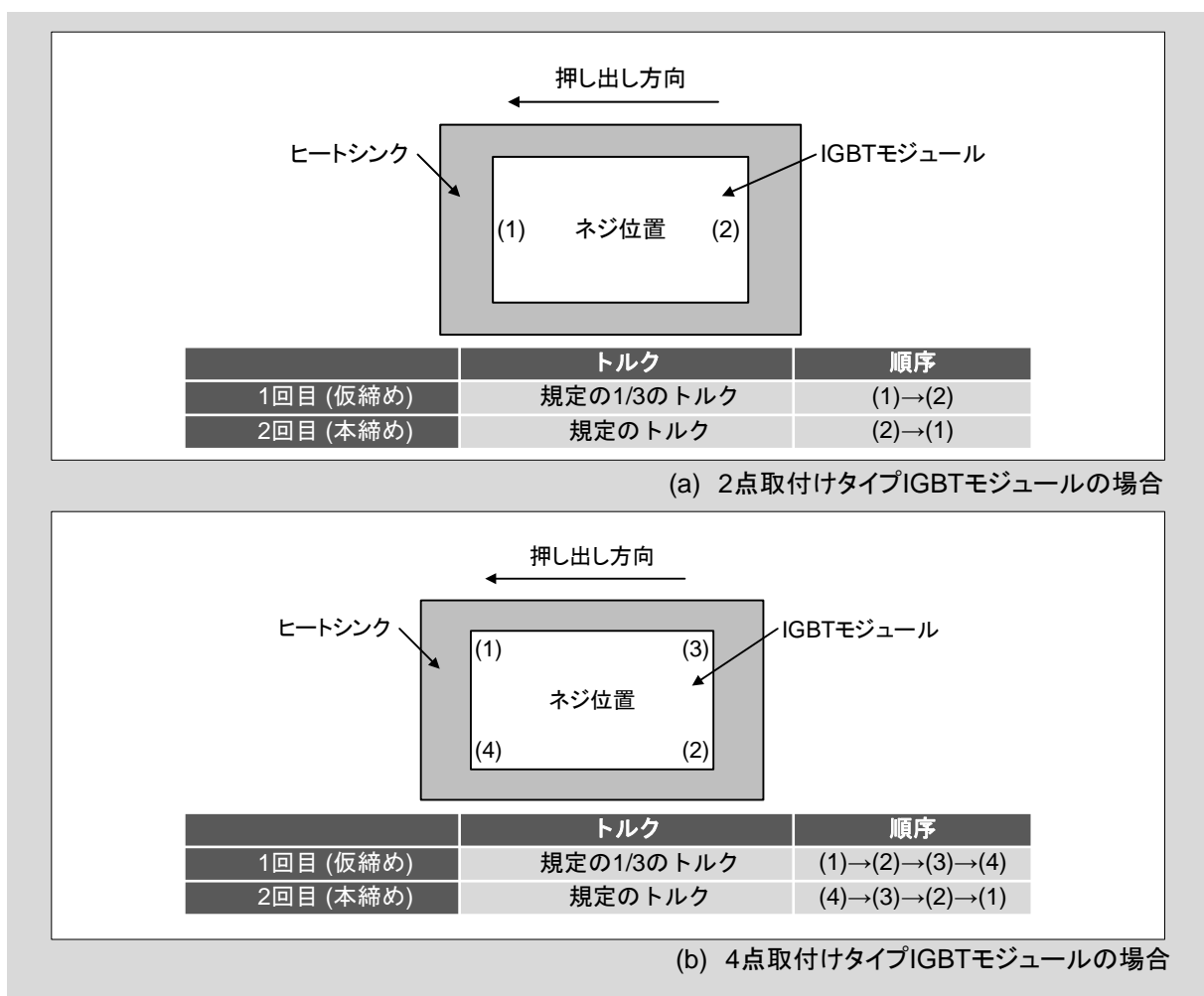


図6-14 IGBTモジュールの取付け方法

6.5 IGBTモジュールの取付け方向

押し出し型によって作られたヒートシンクにIGBTモジュールを取付ける場合、図6-14に示すようにヒートシンクの押し出し方向と平行に、IGBTモジュールを取付けるよう推奨します。これはヒートシンクが変形する影響を少なくするためです。

6.6 温度の検証

ヒートシンクを選定し、IGBTモジュールの取付け位置を決めた後、各部の温度を測定することで、IGBTモジュールの T_{vj} が定格あるいは設計値を越えないことを確認して下さい。 T_c の正確な測定方法例を図6-15に示します。このほか、熱電対による測定方法もありますので、必要に応じて問い合わせて下さい。

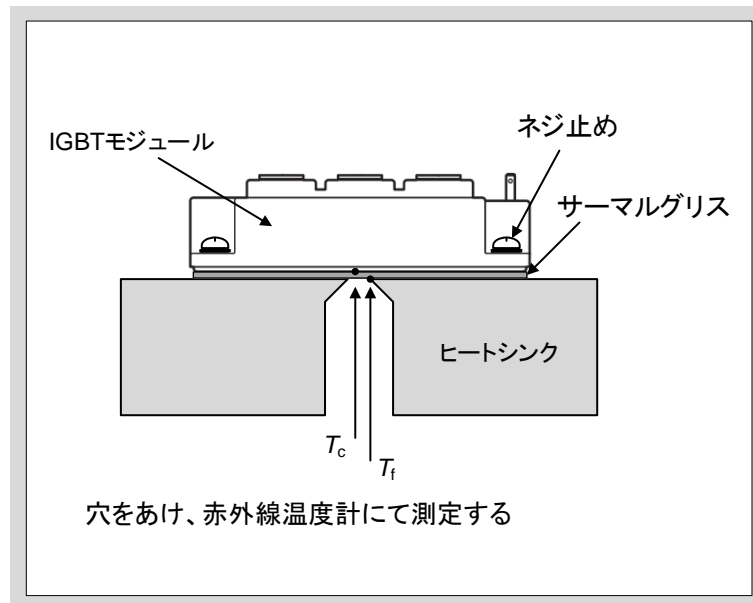


図6-15 ケース温度測定方法例

第7章 ゲート駆動回路設計方法

1. ゲート駆動条件と主要特性の関係	7-2
2. ゲート駆動電流について	7-5
3. デッドタイムの設定	7-6
4. ゲート駆動回路設計の具体例	7-8
5. ゲート駆動回路設計、実装上の注意事項	7-9

本章では、IGBTモジュールのゲート駆動回路設計手法について説明します。

1. ゲート駆動条件と主要特性の関係

表7-1にIGBTのゲート駆動条件と主要特性の一般的な関係を示します。IGBTの主要特性はG-E間電圧 V_{GE} 、ゲート抵抗 R_G により変化するので装置の設計目標にあわせた設定が必要です。

表7-1 IGBTのゲート駆動条件と主要特性

主要特性	+ V_{GE} 増	- V_{GE} 増	$R_{G(ON)}$ 増	$R_{G(OFF)}$ 増
$V_{CE(sat)}$	↓	—	—	—
t_{on} E_{on}	↓	—	↑	—
t_{off} E_{off}	—	↓	—	↑
ターンオン FWDサージ電圧	↑	—	↓	—
ターンオフ IGBTサージ電圧	—	↑	—	↓ ^{*1}
dv/dt誤点弧	↑	↓	↓	↓
飽和電流値	↑	—	—	—
短絡耐量	↓	—	—	—
放射ノイズ	↑	—	↓	↓

*1 シリーズによってサージ電圧のゲート抵抗依存性は異なります。

1.1 ゲート順バイアス電圧 : + V_{GE} (オン期間)

ゲート順バイアス電圧+ V_{GE} の推奨値は+15Vです。以下に+ V_{GE} 設計時の留意事項を示します。

- (1) + V_{GE} はG-E間最大定格電圧20V以下で設計して下さい。
- (2) 電源電圧の変動は±10%以内を推奨します。
- (3) オン期間中のC-E間飽和電圧($V_{CE(sat)}$)は+ V_{GE} によって変化し、+ V_{GE} が高い程低くなります。
- (4) ターンオンスイッチング時の時間や損失は+ V_{GE} が高い程小さくなります。
- (5) ターンオン時(FWD逆回復時)の対向アームのサージ電圧は+ V_{GE} が高い程発生しやすくなります。
- (6) IGBTがオフ期間中でもFWDの逆回復時のdv/dtにより誤動作し、パルス状の短絡電流が流れて過剰な発熱や最悪の場合破壊を招く事があります。この現象はdv/dt誤点弧と呼ばれ、+ V_{GE} が高い程発生しやすくなります。
- (7) + V_{GE} が高い程、飽和電流が大きくなります。
- (8) 短絡耐量は+ V_{GE} が高い程小さくなります。

1.2 ゲート逆バイアス電圧： $-V_{GE}$ (オフ期間)

ゲート逆バイアス電圧 $-V_{GE}$ の推奨値は-5Vから-15Vです。以下に $-V_{GE}$ の設計時の留意事項を示します。

- (1) $-V_{GE}$ はG-E間最大定格電圧20V以下で設計して下さい。
- (2) 電源電圧の変動は $\pm 10\%$ 以内を推奨します。
- (3) IGBTのターンオフ特性は $-V_{GE}$ に依存し、特にコレクタ電流 I_C がオフし始める部分の特性は $-V_{GE}$ に強く依存します。従って、ターンオフスイッチング時の時間や損失は $-V_{GE}$ が大きい程小さくなります。
- (4) dv/dt 誤点弧は $-V_{GE}$ が小さい場合に発生しますので、少なくとも-5V以上に設定して下さい。ゲートの配線が長い場合には特に注意が必要です。

1.3 ゲート抵抗： R_G

仕様書の条件に記載している R_G は、弊社の測定環境下において、絶対最大定格以内でスイッチング損失が最も小さくなる値を記載しています。 R_G は回路構成などによって適切に変更する必要があります。以下に、 R_G 設計時の留意事項を示します。

- (1) スwitching特性はターンオン、ターンオフ共に R_G の大きさに依存し、 R_G が大きいほどスイッチング時間やスイッチング損失は大きくなります。これに対し、一般には R_G が大きいほどスイッチング時のサージ電圧は小さくなると言われていますが、デバイスの構造により R_G が大きくなるとサージ電圧が増加する場合があります。シリーズ別/耐圧別に技術資料を準備しています。詳細は技術資料を確認して下さい。
- (2) dv/dt 誤点弧は R_G が大きい方が発生しにくくなります。
- (3) 各種スイッチング特性は回路構成上の寄生インダクタンスなどにより大きく変動します。特にターンオフ時に発生するサージ電圧、FWDの逆回復時に発生するサージ電圧は大きく影響しますので、回路の寄生インダクタンスを可能な限り小さくした状態で、 R_G を設計して下さい。

以上の各種特性のゲート抵抗依存性に注意しながら最適なゲート駆動条件を選定して下さい。

1.4 FWD逆回復時のdv/dtによる誤点弧の回避方法

本節では、FWDの逆回復時のdv/dtによるIGBTのゲート誤点弧を回避する方法について述べます。図7-1はdv/dt発生時に生じる誤点弧の原理について示した図です。本図ではIGBT1がオフ状態からオン状態に移るものとし、IGBT2はゲートを逆バイアスにしているものとします。IGBT1がオフ状態からオン状態になるとその対向アームのFWD2が逆回復します。また同時にオフ状態にあるIGBT2(FWD2)のコレクタ電位が上昇するため、IGBT1のターンオンに応じたdv/dtが発生します。IGBT1、IGBT2にはそれぞれ帰還容量 C_{res} があるため、 C_{res} を介して電流 $I=C_{res} \times dv/dt$ が流れます。この電流が R_G に流れることより、 V_{GE} が上昇します。 V_{GE} がIGBT2の逆バイアス電圧としきい値電圧 $V_{GE(th)}$ の和の電圧を越えるとIGBT2が誤点弧(オン)することになり、IGBT1とIGBT2は短絡状態となります。この原理から、誤点弧を回避するための方法を図7-2に示します。IGBTの誤点弧回避方法として(a)G-E間に容量成分 C_{GE} を付加し V_{GE} の過渡的な上昇を抑制する方法、(b) $-V_{GE}$ を増やして V_{GE} の過渡的な上昇ピーク値を下げる方法、(c) R_G を大きくしてdv/dtを下げる方法があります。これらの対策による効果は適用ゲート回路によって異なりますので、十分に確認して適用して下さい。またスイッチング損失への影響もありますので、併せて確認して下さい。

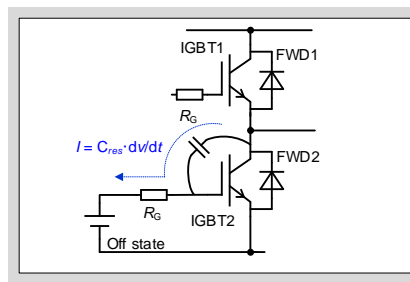


図7-1 dv/dt発生時の誤点弧の原理

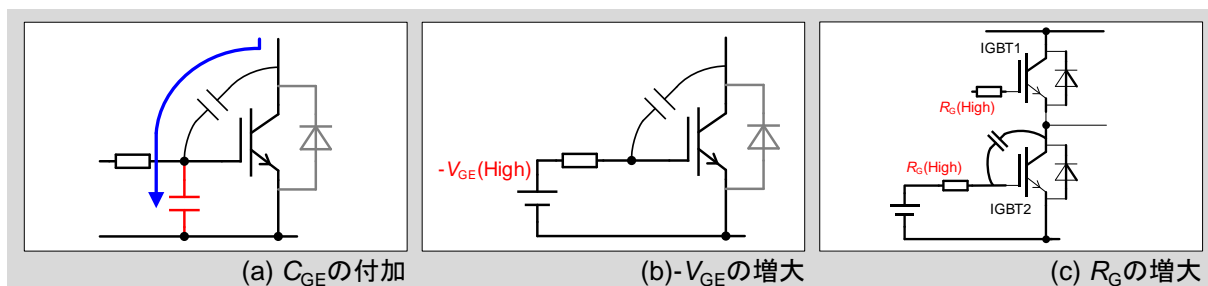


図7-2 dv/dt誤点弧回避方法

G-E間に C_{GE} を付加する方法は、誤点弧電流を C_{GE} にバイパスさせることによってゲート抵抗に流れる電流を低減させる方法です。しかし、 C_{GE} を付加することでゲート駆動時に、この容量成分を充電する必要があるため、スイッチングスピードが遅くなり、スイッチング損失が大きくなります。一方で C_{GE} を付加した場合でもゲート抵抗を下げることでスイッチングスピードを適切にコントロールすることができます。すなわち適当な C_{GE} と R_G の組み合わせにすることで、スイッチング損失を増大させることなく誤点弧を回避することが可能です。なお C_{GE} 、 R_G の目安としては仕様書に記載の C_{ies} に対し2倍程度をG-E端子間直近へ付加するとともに、 R_G は C_{GE} 付加前に対し概ね半分に変更することを推奨します。ただし、 R_G 、 C_{GE} の選定は適用側の評価により、十分に確認して下さい。

2. ゲート駆動電流について

IGBTはMOSゲート構造を持っており、スイッチング時にこれを充放電するゲート電流(駆動電流)を流す必要があります。図7-3にゲート充電電荷量特性を示します。ゲート充電電荷量特性はIGBTを駆動するのに必要な電荷量を表しており、平均駆動電流や駆動電力の計算に使用できます。図7-4にゲート駆動回路の回路図と電圧電流波形を示します。駆動回路の原理は順バイアス電源と逆バイアス電源をスイッチS1・S2にて交互に切り換えるもので、切り換え時にゲートを充放電する電流が駆動電流であり、図7-4中の電流波形で表される面積(斜線部分)が図7-3中の充放電電荷量と等しくなります。

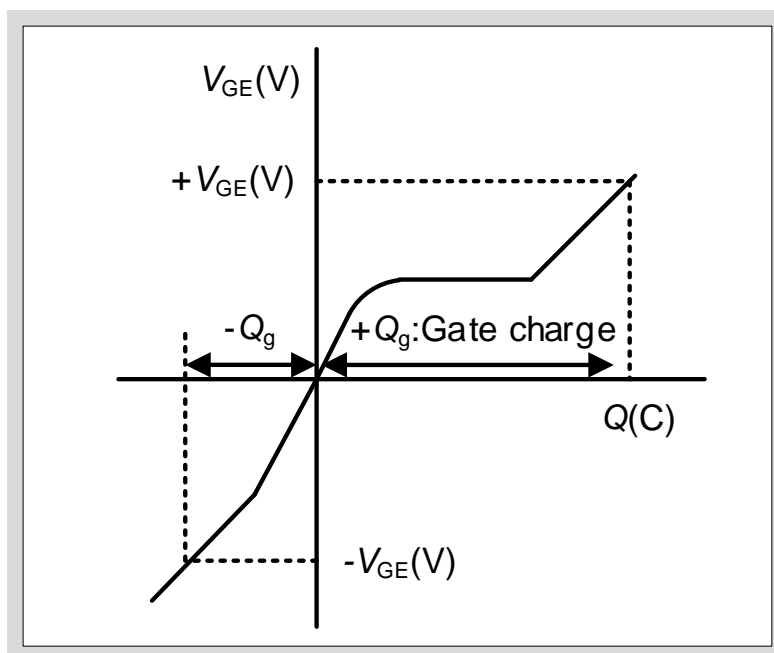


図7-3 ゲート充電電荷量特性(ダイナミック入力特性)の概略波形

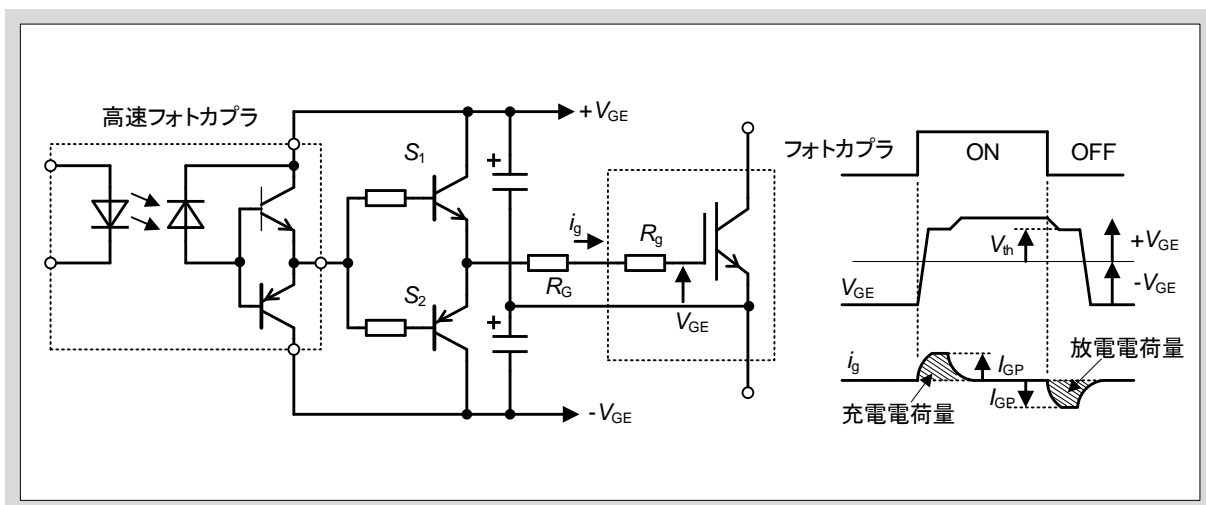


図7-4 駆動回路原理図及びゲート電圧電流波形

駆動電流の尖頭値 I_{GP} は次の近似式で求められます。

$$I_{GP} = \frac{|+V_{GE}| + |-V_{GE}|}{R_G + r_g}$$

- $+V_{GE}$: 順バイアス電源電圧
- $-V_{GE}$: 逆バイアス電源電圧
- R_G : 駆動回路のゲート抵抗
- r_g : IGBTモジュール内部のゲート抵抗

なお、内蔵抵抗 r_g は各型式によって異なりますので、各仕様書を参照して下さい。

一方駆動電流の平均値 I_G は図7-3に示したゲート電荷量特性を用いて次式にて計算できます。

$$+I_G = -I_G = f_c \cdot (|+Q_g| + |-Q_g|)$$

- f_c : キャリア周波数
- $+Q_g$: 0Vから $+V_{GE}$ までの電荷量
- $-Q_g$: $-V_{GE}$ から0Vまでの電荷量

したがって、駆動回路の出力段にはこれらの近似式で計算した I_{GP} 、及び $\pm I_G$ を流せるように設計する必要があります。また、駆動回路の発生損失をすべて R_G で全て消費するとすれば、IGBTを駆動するために必要な駆動電力 P_d は次式で表されます。

$$P_{d(on)} = f_c \cdot \left[\frac{1}{2} (|+Q_g| + |-Q_g|) \cdot (|+V_{GE}| + |-V_{GE}|) \right]$$

$$P_{d(off)} = P_{d(on)}$$

$$P_d = P_{d(off)} + P_{d(on)}$$

$$= f_c \cdot (|+Q_g| + |-Q_g|) \cdot (|+V_{GE}| + |-V_{GE}|)$$

したがって、 R_G にはこの近似式で計算した発生損失を許容できるものを選定する必要があります。

以上に述べたような駆動電流、駆動電力を供給できるように駆動回路を設計して下さい。

3. デッドタイムの設定

インバータ回路などでは、上下アームの短絡防止のため、オン・オフの切り換えタイミングにデッドタイムを設定する必要があります。図7-5に示すようにデッドタイム中は上下アームとも「オフ」の状態となります。

デッドタイムは、基本的にIGBTのスイッチング時間($t_{off \max.}$)より長く設定する必要があります。例えば R_G を大きくすると、スイッチング時間も長くなるのでデッドタイムも長くする必要があります。さらに他の駆動条件や温度特性なども考慮する必要があります。デッドタイムが短い場合、上下アーム短絡が発生して、短絡電流による発熱で素子破壊に至る可能性がありますので注意が必要です。IGBTモジュールのデッドタイムは3 μ sec以上を推奨しますが、実際の適用に際しては実機にて十分な確認の上、デッドタイムを設定して下さい。

デッドタイムの設定が良いかどうかを判定する1つの方法として、無負荷時の直流電源ラインの電流を確認することが挙げられます。

図7-6に示す3相インバータの場合、インバータの出力(U、V、W)をオープン状態にして通常の入力信号を与えDCラインの電流を測定します。デッドタイムが充分であっても微小なパルス状電流(素子の出力容量を抜けてくるdv/dt電流: 通常は定格電流の5%程度)が流れますが、デッドタイムが不足していればこれより大きな短絡電流が流れます。この場合、短絡電流が無くなるまでデッドタイムを長くして下さい。高温ほどターンオフ時間が長くなることから、この試験は高温状態で実施を推奨します。また、逆バイアス電圧 $-V_{GE}$ が不足しても、短絡電流が増加します(第4章3.3項参照)。デッドタイムを増加しても短絡電流が減少しないときには $-V_{GE}$ を増加して下さい。逆バイアス電圧 $-V_{GE}$ としては、 $-V_{GE} \leq -5V$ を推奨します。

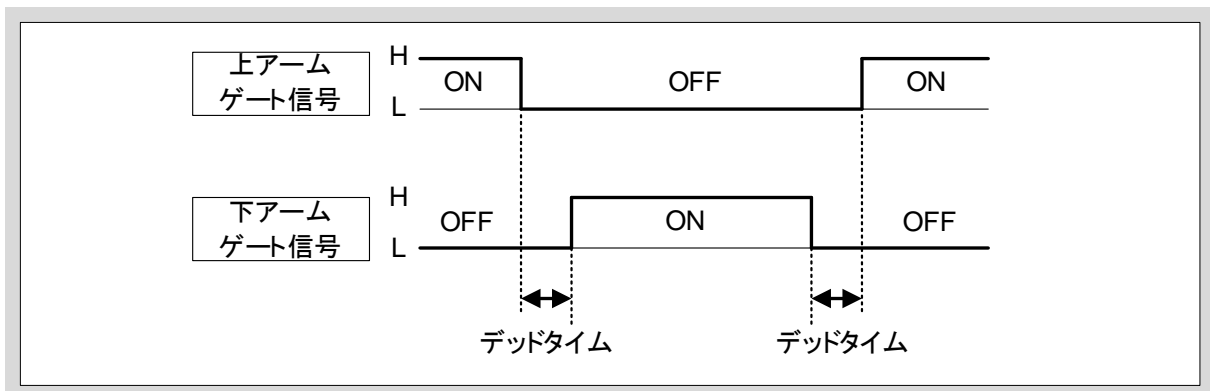


図7-5 デッドタイム タイミングチャート

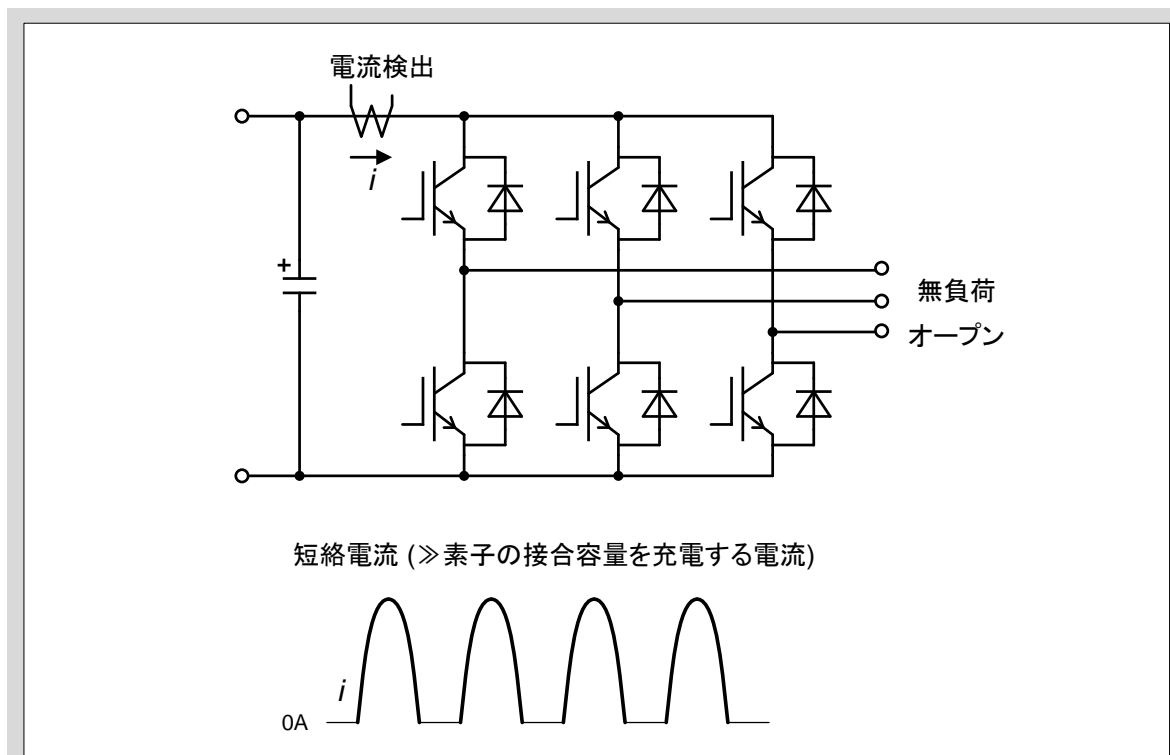


図7-6 デッドタイム不足による短絡電流の検出方法

4. ゲート駆動回路設計の具体例

インバータ回路などでは主回路と制御信号回路間を電氣的に絶縁する必要があります。このような用途に用いられる高速フォトカプラを使用した駆動回路の例を図7-7に示します。フォトカプラを使用することにより入力信号と素子を電氣的に絶縁します。また、フォトカプラは出力パルス幅に対する制約がないので、PWM制御のようにパルス幅が広範囲に変化する用途に適しており、現在では最も広く使用されています。

また、ゲート抵抗を二つ設けてターンオンとターンオフの特性を別々に設定することもできます。

このほか、信号絶縁にパルストランスを用いるゲート駆動方法があります。この方法は信号とゲート駆動電力の両方を信号側から同時に供給できるため回路の簡略化が可能です。しかし、オンデューティ比が最大50%、逆バイアスを設定できない、といった制約があります。

最近の傾向として、パルストランスをオン/オフの切り替えタイミングに使用するゲートドライブユニット(GDU)が各社より発売されています。詳細は各GDU製造メーカーのホームページを参照して下さい。

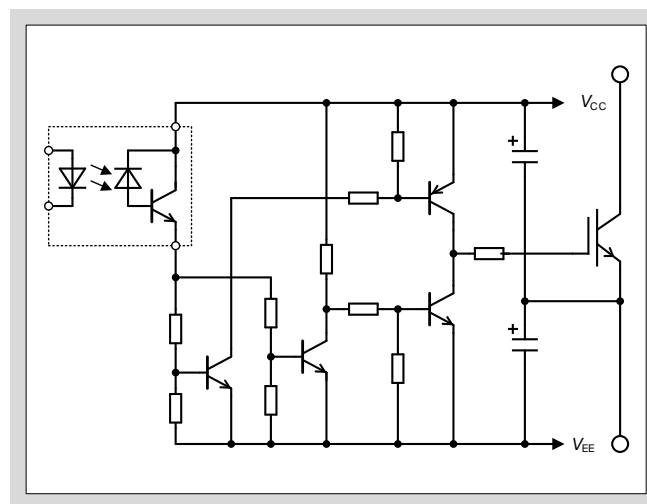


図7-7 高速フォトカプラを用いた駆動回路例

5. ゲート駆動回路設計、実装上の注意事項

5.1 フォトカプラのノイズ耐量について

IGBTは高速スイッチング素子であるため、ゲート駆動回路に使用するフォトカプラはノイズ耐量の大きいものを選定する必要があります(例:HCPL4504)。また、誤動作を避けるためフォトカプラの一次側と二次側の配線を交差させないようにして下さい。このほか、IGBTの高速スイッチング性能を活かすには信号伝達遅れ時間の短いフォトカプラを使用することを推奨します。

5.2 ゲート駆動回路とIGBT間の配線について

ゲート駆動回路とIGBTの間の配線が長い場合、ゲート信号の振動や誘導ノイズによってIGBTが誤動作する可能性があります。この対策として以下の方法があります。

- (1) ゲート駆動配線を極力短くし、ゲート配線とエミッタ配線を密に撚り合わせる(ツイスト配線)。
- (2) R_G を大きくする。ただしスイッチング時間、スイッチング損失に注意する。
- (3) ゲート配線とIGBTの主回路配線は出来る限り遠ざけ、重ねる場合は互いに直交する(相互誘導を受けない)ようにレイアウトする。
- (4) 他相のゲート配線と一緒に束ねたりしない。

*1 R_{GE} について

ゲート駆動回路の不具合あるいはゲート駆動回路が完全に動作していない状態(ゲートがオープン状態)^{*2}にて主回路に電圧を印加するとIGBTが破壊することがあります。この破壊を防ぐため、G-E間に10k Ω 程度の抵抗 R_{GE} を接続することを推奨します(図7-8参照)。

*2電源投入について

電源投入にはまずゲート駆動回路電源を投入して完全に動作させた後、主回路電源を投入して下さい。

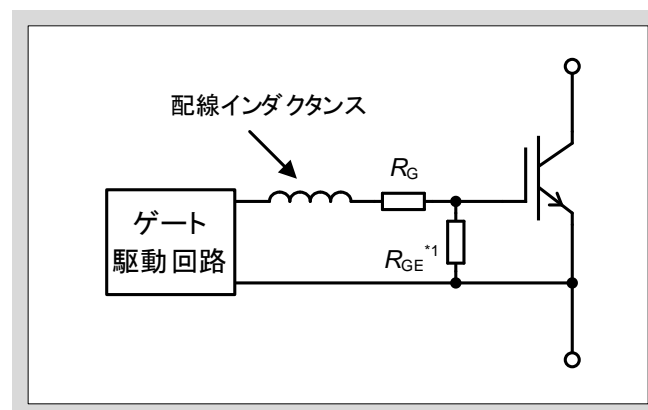


図7-8 ゲート駆動回路の実装上の注意

5.3 ゲート過電圧保護について

IGBTは他のMOS型素子と同様に十分に静電対策を実施した環境下で取り扱う必要があります。またG-E間最大定格電圧は±20Vです。これ以上の電圧を印加する可能性がある場合には、図7-9に示すようにG-E間にツェナーダイオードやTVSダイオードを接続するなどの保護対策が必要となります。

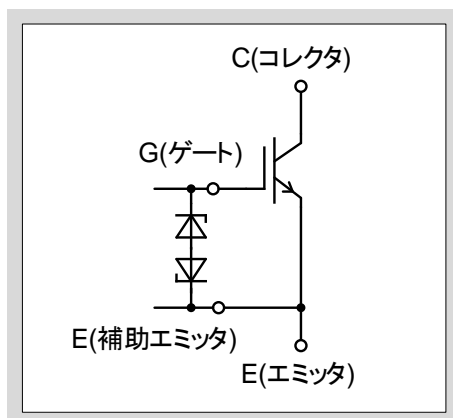


図7-9 G-E間過電圧保護回路例

第8章 IGBTモジュールの並列接続

1. IGBTモジュールの選定	8-2
2. 主回路の設計	8-7
3. ゲート駆動回路の設計	8-10
4. 放熱設計	8-13

IGBTモジュールをインバータ回路に適用する際、IGBTモジュールを並列接続して使用すると通電電流能力を増大させることができます。しかし、この場合モジュール間の電流アンバランスや温度分布、配線長の増加によるノイズやサージ電圧の増大等を考慮する必要があります。

上記のような問題を防ぐため、IGBTモジュールの並列接続時に留意すべき点は主に以下の4つです。

1. IGBTモジュールの選定
2. 主回路の設計
3. ゲートドライブ回路
4. 熱設計

本章ではIGBTモジュールを並列接続する際の各留意点の詳細について記載します。

なお、EconoPACK™+*を除く6-Pack、PIM、IPM、Small IPM製品は並列接続での使用はできません。

*EconoPACK™+はInfineon Technologies社の登録商標です。

1. IGBTモジュールの選定

IGBTモジュールを並列接続する際の留意する点として、同一アーム上の各IGBTにおける $V_{CE(sat)}$ のバラツキ($\Delta V_{CE(sat)}$)や温度依存性の特性差が挙げられます。この $\Delta V_{CE(sat)}$ 、すなわち各IGBTの出力特性に差が生じることにより、導通時の定常状態において電流アンバランスが発生します。この電流アンバランスが過剰になると、電流分担の大きいIGBTの発生損失が増大し、熱破壊する可能性があります。したがって並列接続させるIGBTモジュールを選定する際は各IGBTの $\Delta V_{CE(sat)}$ を留意する必要があります。この考え方は、FWDにおいても同様になります。

1.1 $\Delta V_{CE(sat)}$ による電流アンバランスの考え方

図8-1に異なる $V_{CE(sat)}$ を持つIGBT(Q_1 と Q_2)の出力特性を示します。 Q_1 と Q_2 の $V_{CE(sat)}$ の差を $\Delta V_{CE(sat)}$ とします。図8-1では2並列を例として図示しており、 Q_1 と Q_2 の出力特性は以下の式で近似できます。

$$\begin{aligned} V_{CEQ1} &= V_{01} + r_1 \cdot I_{C1} \\ r_1 &= V_1 / (I_{C1} - I_{C2}) \\ V_{CEQ2} &= V_{02} + r_2 \cdot I_{C2} \\ r_2 &= V_2 / (I_{C1} - I_{C2}) \end{aligned}$$

したがって Q_1 と Q_2 を並列接続した回路に $I_{Ctotal}(=I_{C1}+I_{C2})$ のコレクタ電流を流した場合、キルヒホッフの法則から Q_1 と Q_2 の電圧が同一になるので、それぞれに流れるIGBTのコレクタ電流は以下のように求めることができます。

$$\begin{aligned} I_{C1} &= (V_{02} - V_{01} + r_2 \cdot I_{Ctotal}) / (r_1 + r_2) \\ I_{C2} &= (V_{01} - V_{02} + r_1 \cdot I_{Ctotal}) / (r_1 + r_2) \end{aligned}$$

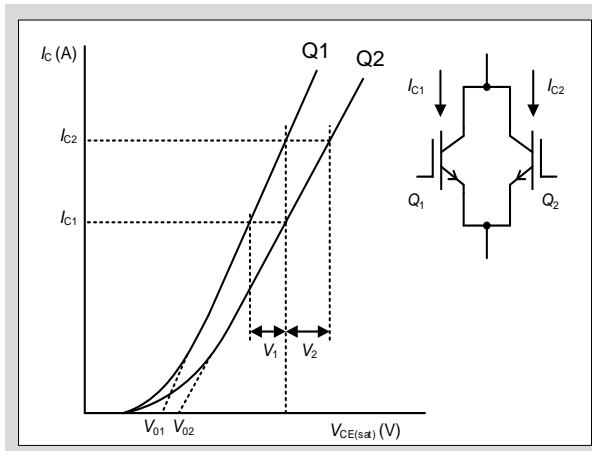


図8-1 異なる出力特性の組み合わせ例

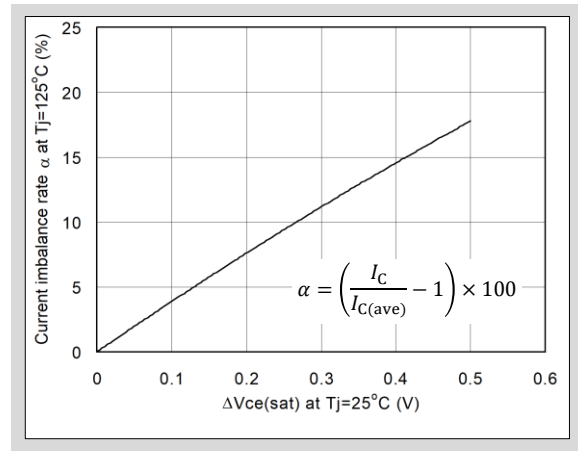


図8-2 $\Delta V_{CE(sat)}$ と電流アンバランス率

前述式において $V_{01}=V_{02}$ とした場合、 Q_1 には Q_2 の電流の r_2/r_1 倍の電流が流れることとなります。

図8-1からわかるように $r_2 > r_1$ であるため、 Q_1 の電流分担が大きくなります。このように $\Delta V_{CE(sat)}$ がある場合には $V_{CE(sat)}$ が低い方のIGBTの電流分担が大きくなります。

この並列接続時に生じる電流分担の割合は電流アンバランス率と呼ばれ、各IGBTの $\Delta V_{CE(sat)}$ によって決定されます。図8-2に、2並列接続させたVシリーズIGBTモジュールの $\Delta V_{CE(sat)}$ と電流アンバランス率の関係を示します。 $\Delta V_{CE(sat)}$ が大きくなると電流アンバランス率が大きくなるのが分かります。したがって並列接続をする際には $\Delta V_{CE(sat)}$ が小さい製品を組み合わせることが重要となります。

1.2 $\Delta V_{CE(sat)}$ の最小化

良好な電流分担を得るためには $\Delta V_{CE(sat)}$ の小さいIGBTを組み合わせる必要があります。 $\Delta V_{CE(sat)}$ は同一製品ロットのIGBTモジュールを用いることにより最小にすることができます。これは原料のバラツキや製造・検査工程から生じる影響を最小にできるためです。したがって並列接続を行なう場合、同一製品型式の同一製品ロットを使用して下さい。

また、一部の製品には、 $V_{CE(sat)}$ 及び V_F の値を製品に表示すると共に、データマトリックスコードから $V_{CE(sat)}$ 及び V_F を読み取れる仕様となっています。このデータを使用してバラツキの少ない製品の組み合わせで使用される事を推奨します。図8-3に表示内容、図8-4にデータマトリックスコードの例を示します。詳細は各製品の仕様書を確認して下さい。

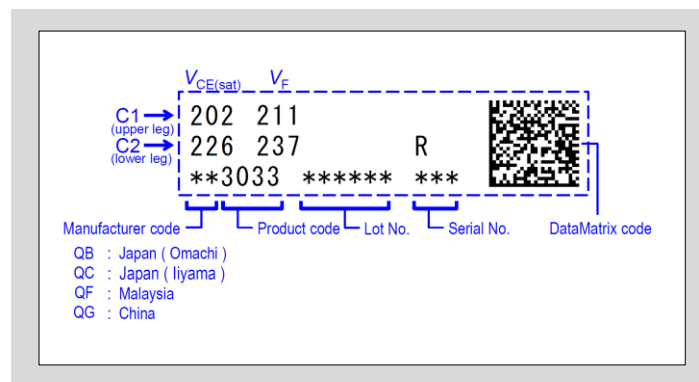


図8-3 製品表示ラベル

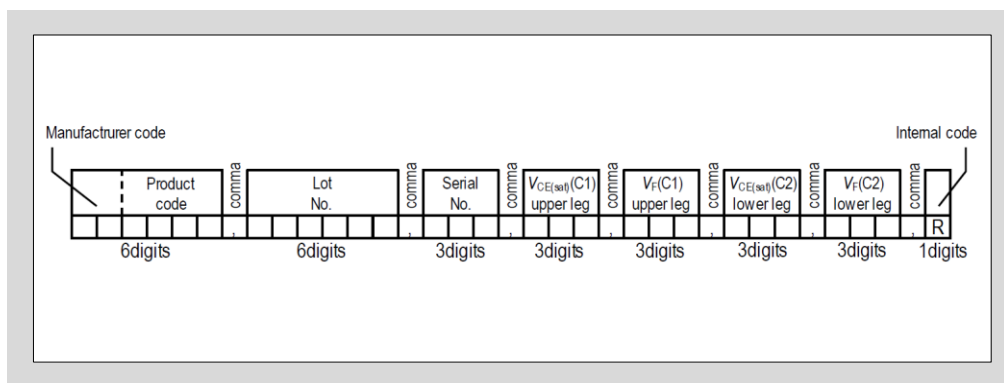


図8-4 データマトリックスコード

1.3 出力特性の接合温度 T_{vj} 依存性と電流アンバランス

IGBTやFWDの出力特性は接合温度 T_{vj} 依存性を有しており、並列接続されたIGBTモジュールの電流アンバランスに影響を与えることがあり、並列接続を行なう際は留意する必要があります。ここでは100A定格IGBTを例として、図8-5に $V_{CE(sat)}$ が T_{vj} の上昇と共に高くなる場合の正の温度特性、逆に低くなる場合の負の温度特性の代表的な出力特性を示します。

本章1.1で述べたように、 $\Delta V_{CE(sat)}$ があるIGBTを2並列接続した時、 $V_{CE(sat)}$ の低いIGBTの電流分担が大きくなります。これにより $V_{CE(sat)}$ の低いIGBTの発生損失が大きくなり、 T_{vj} はもう一方よりも上昇します。温度特性が正の場合、 T_{vj} が上昇するにつれて $V_{CE(sat)}$ が高くなるので、それに伴い電流分担は小さくなります。このように、正の温度特性を有するIGBTの組み合わせでは、温度上昇によって並列接続された双方のIGBTに流れる電流がバランスしあう方向に作用します。一方で、負の温度特性を有するIGBTの組み合わせでは、 T_{vj} の上昇に伴い $V_{CE(sat)}$ が低くなるので、それに伴い電流アンバランスを増長する方向に作用します。従って、出力特性が温度依存性を有するIGBTやFWDを並列接続する場合、 T_{vj} の上昇によって電流アンバランス率に影響を及ぼすことがありますので注意して下さい。

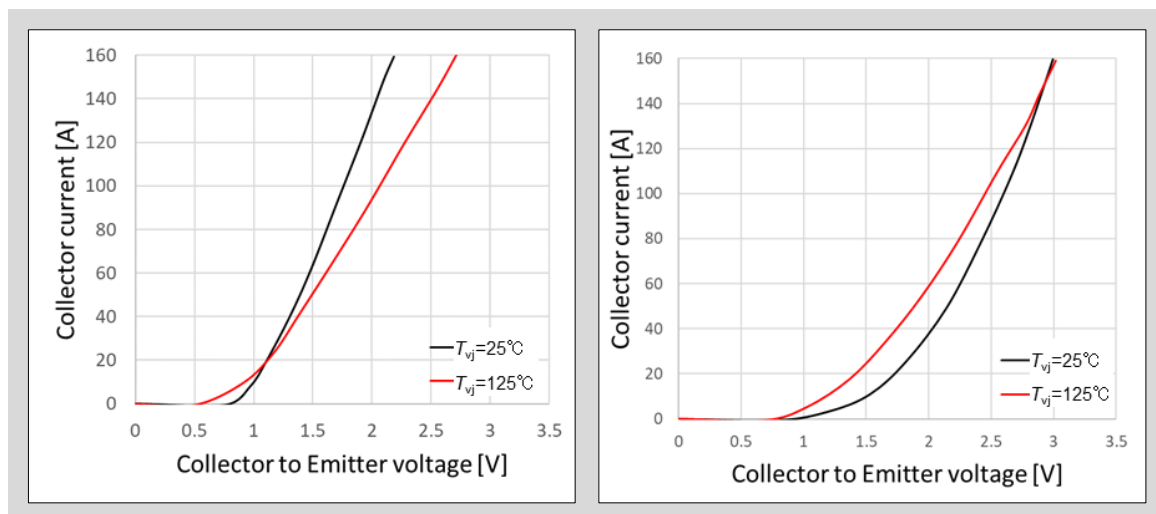


図8-5 IGBTの出力特性比較(左: 正の温度特性、右: 負の温度特性)

1.4 多並列接続時のデレーティング

IGBTの並列接続時には電流アンバランスを考慮する必要があり、その電流総和(流すことができる最大電流)は定格電流の総和に対するデレーティング(電流低減)が必要となります。n個の素子を並列接続する場合、最も $V_{CE(sat)}$ が低い1素子への電流集中が最悪条件と考えます。n個の素子を並列接続した場合の許容最大電流 ΣI は、2並列時の電流アンバランス率 α を用いて以下の式で表すことができます。

$$\Sigma I = I_{C(max)} \left[1 + (n - 1) \frac{\left(1 - \frac{\alpha}{100}\right)}{\left(1 + \frac{\alpha}{100}\right)} \right] \quad \alpha = \left(\frac{I_{C1}}{I_{C(ave)}} - 1 \right) \cdot 100$$

ここで上式の電流アンバランス率 α は図8-1に示した2並列時の電流値 I_{C1} と平均電流値 $I_{C(ave)}=(I_{C1}+I_{C2})/2$ により求められます。また $I_{C(max)}$ は1素子当りの最大電流、 ΣI は並列接続時の最大電流を表しています。この ΣI を流すためには並列接続した全ての素子が仕様書に記載のRBSOAを満足する必要があるとともに、発生損失によって生じる接合温度の上昇を $T_{vj(max)}$ 以下にする必要があります。特に発生損失による接合温度の上昇は使用条件(スイッチング周波数、ゲート駆動条件、放熱条件、スナバ条件等)により異なるので注意が必要です。たとえば $\alpha=15\%$ 、 $I_{C(max)}=200A$ 、 $n=4$ の場合では $\Sigma I=643.4$ となり単純に $200 \times 4=800A$ とはならず19.6%のデレーティングが必要であることがわかります。このように並列時の全電流 ΣI は、単純な電流総和($n \times I_{C(max)}$)に対してデレーティングが必要となります。

電流アンバランス率 $\alpha=15\%$ とした場合のIGBTのデレーティング率を図8-6に示します。この図からわかるように、並列数の増加とともにデレーティング率が大きくなっています。したがって並列接続を行なう際、接続数に応じたデレーティングを行なって下さい。またデレーティング率は電流アンバランス率によって異なりますので、注意して下さい。

本例に示すデレーティング率は前記の電流アンバランス率から求めた参考値ですので、実機動作によってアンバランス確認と検証を行なった上でデレーティング率を決定して下さい。

故障、保守などにより並列接続したIGBTモジュールの交換が必要となった場合は、並列接続している全IGBTモジュールの交換を推奨します。また交換する際、前述のように同一製品型式の同一製品ロットで並列接続することを推奨します。

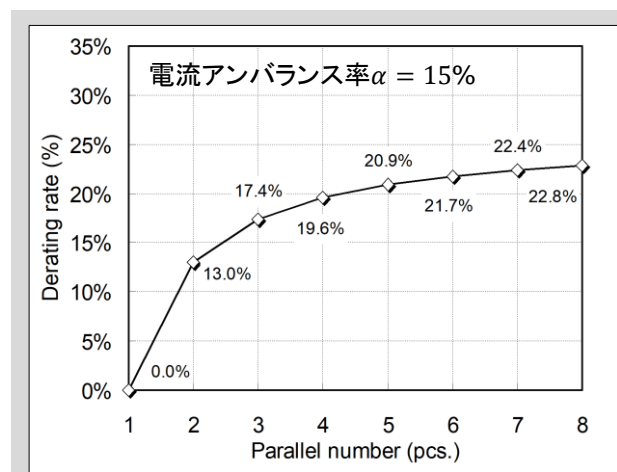


図8-6 並列接続数とデレーティング率の関係

2.主回路の設計

並列接続された各IGBTモジュール間の主回路配線におけるバラツキは、定常動作とスイッチング動作時の電流アンバランスに大きな影響を与えます。これは誤動作の誘因になる可能性があるため、並列接続の主回路設計を行なう際は主に次の2点を留意し、主回路を均等かつ短く設計する必要があります。

- (1) 主回路配線抵抗のバラツキ
- (2) 主回路配線インダクタンスのバラツキ

2.1 主回路配線抵抗のバラツキ

図8-7に主回路配線抵抗を示した2並列接続時の簡易等価回路を示します。ここではコレクタ側の抵抗成分を省略して記載しています。

この主回路配線の抵抗成分が大きい場合、抵抗成分が小さい場合と比べ、オームの法則に従い Q_1 と Q_2 に流れるコレクタ電流の合計は減少し、この抵抗成分が大きい程、コレクタ電流の合計は小さくなります。

さらに主回路配線の左右で抵抗に不均等があり、 $R_{E1} > R_{E2}$ と仮定した場合、 $I_{C1} < I_{C2}$ となり、 Q_1 と Q_2 で電流アンバランスが生じます。

このように主回路の抵抗成分によって、コレクタ電流の減少や電流アンバランスが発生する可能性があります。したがってこの影響を低減するためには、エミッタ側の配線は極力短かつ均等にする必要があります。

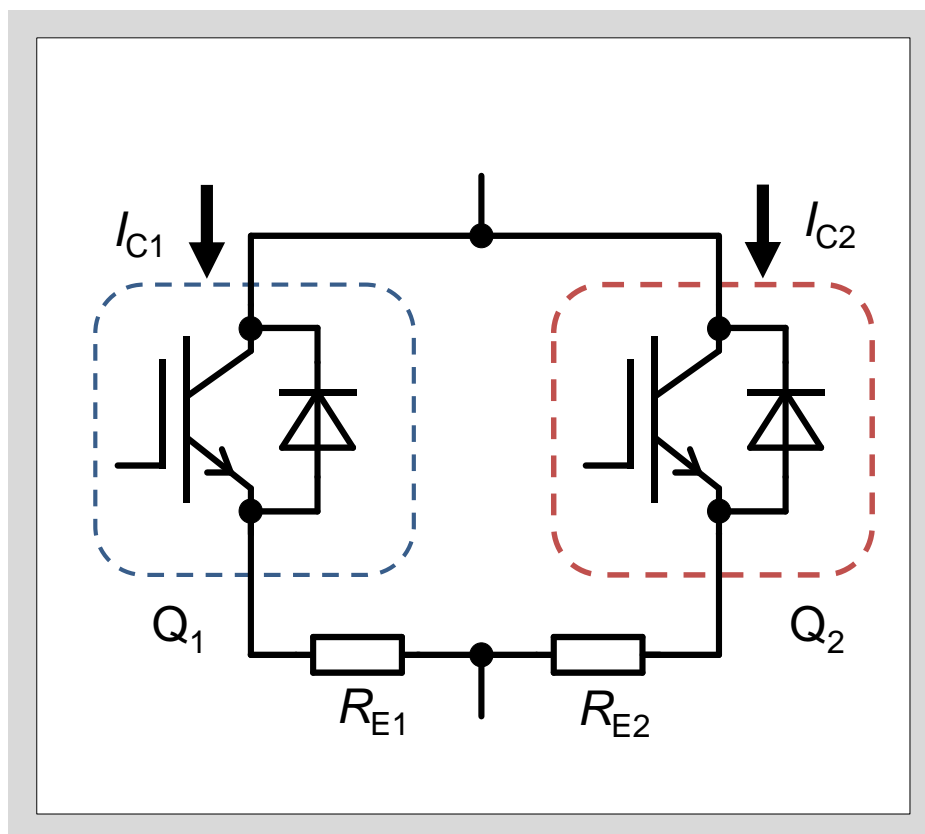


図8-7 主回路配線に抵抗成分がある場合の等価回路図

2.2 主回路配線インダクタンスのバラツキ

図8-8に主回路配線インダクタンスを示した2並列接続時の簡易等価回路を示します。主回路配線のインダクタンスが左右で不均等の場合、並列接続した各IGBTのスイッチング時の電流分担にアンバランスが生じます。Q₁とQ₂のIGBTに流れるコレクタ電流をそれぞれ I_{C1} 、 I_{C2} としたとき、電流分担は各IGBTの配線インダクタンス L_{E1} と L_{E2} の差に影響を受け、ほぼインダクタンス比によって決まります。したがってスイッチング時の電流アンバランスを緩和するためには配線インダクタンス長をできる限り均等にする必要があります。 L_{E1} と L_{E2} の配線インダクタンスが異なる場合、ターンオン時の電流の時間的变化 (di/dt) によって発生する L_{E1} と L_{E2} の誘起電圧に差が生じます。誘起電圧の差は 並列接続した各IGBTの実効的に印加されるゲート電圧に影響を与え、電流アンバランスを助長します。このことから、並列接続を行なう際、主回路配線は可能な限り $L_{E1}=L_{E2}$ となる配線にすることが重要となります。また、主回路配線インダクタンスが大きいとIGBTターンオフ時のサージ電圧が大きくなるため、配線インダクタンスはできる限り小さくする必要があります。

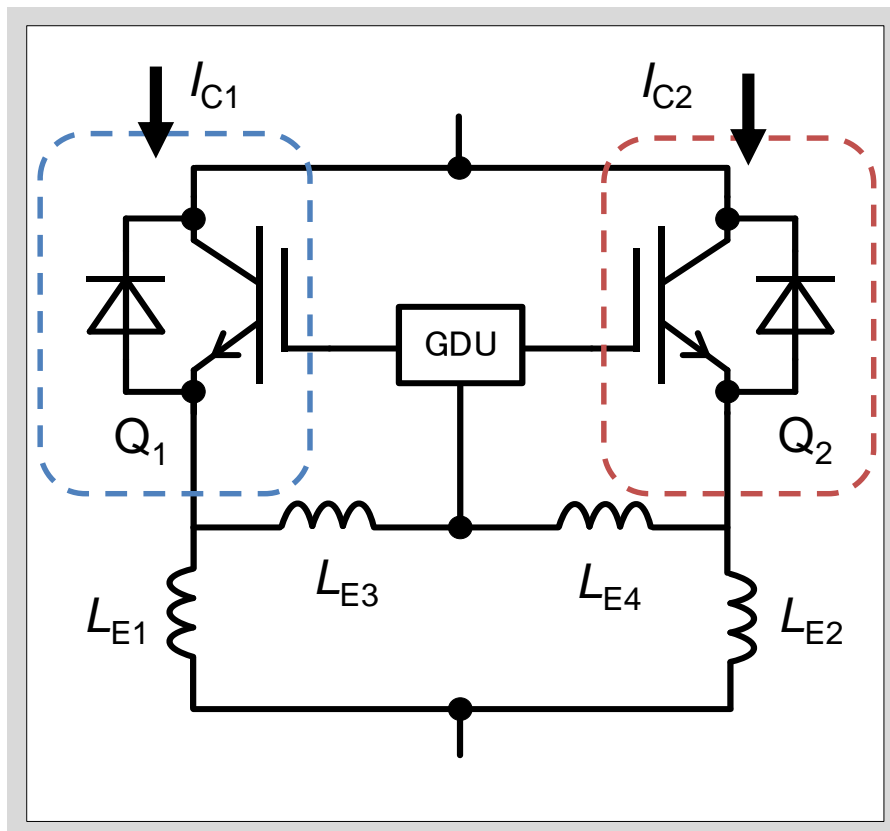


図8-8 主回路配線インダクタンスを考慮した並列接続時の簡易等価回路

2.3 並列接続時の配線例

これまで述べてきたように、IGBTモジュールを並列接続する主回路の設計には、十分な注意が必要です。

図8-9に大容量2in1素子を並列接続で構成した時の配線例の等価回路を示します。図8-9からわかるように、並列接続しているIGBT(IGBT1とIGBT2)への各種配線はIGBTに対しすべて対称に配線しています。

1700V/1000Aの大容量2in1素子を2並列で均等配線接続した場合のスイッチング波形を図8-10に示します。この波形からわかるように、各IGBTに流れる電流 I_{C1} 、 I_{C2} ともにほぼ均等に流れており、電流アンバランス率はわずか2%です。このように並列接続時に均等で対称配線構成とすることで、非常に良好な電流分担が実現できます。

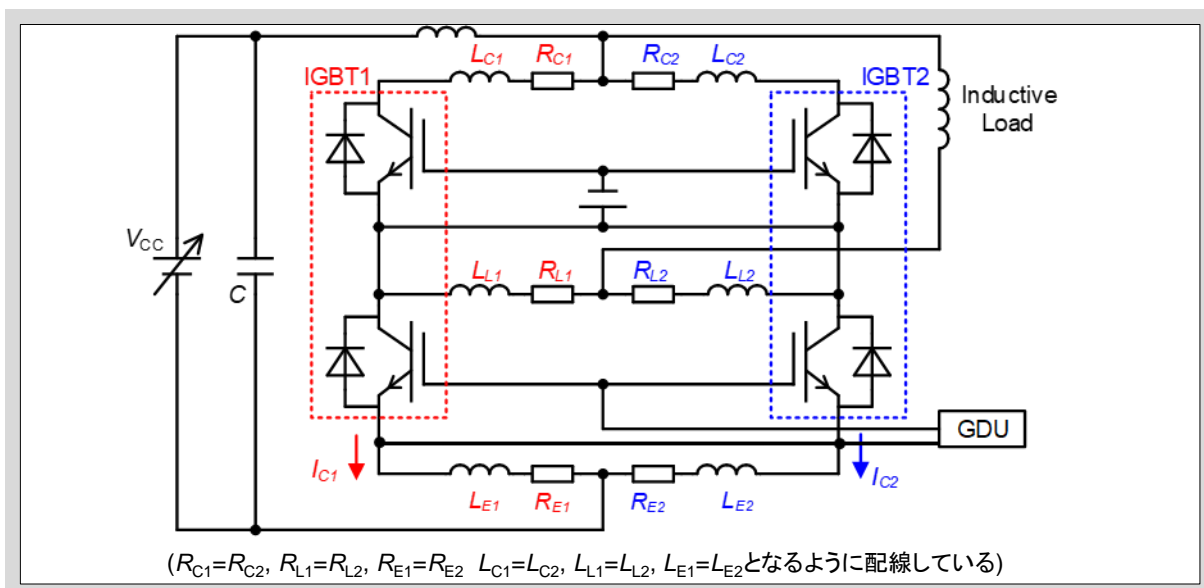


図8-9 大容量2in1素子で構成した並列接続時の等価回路

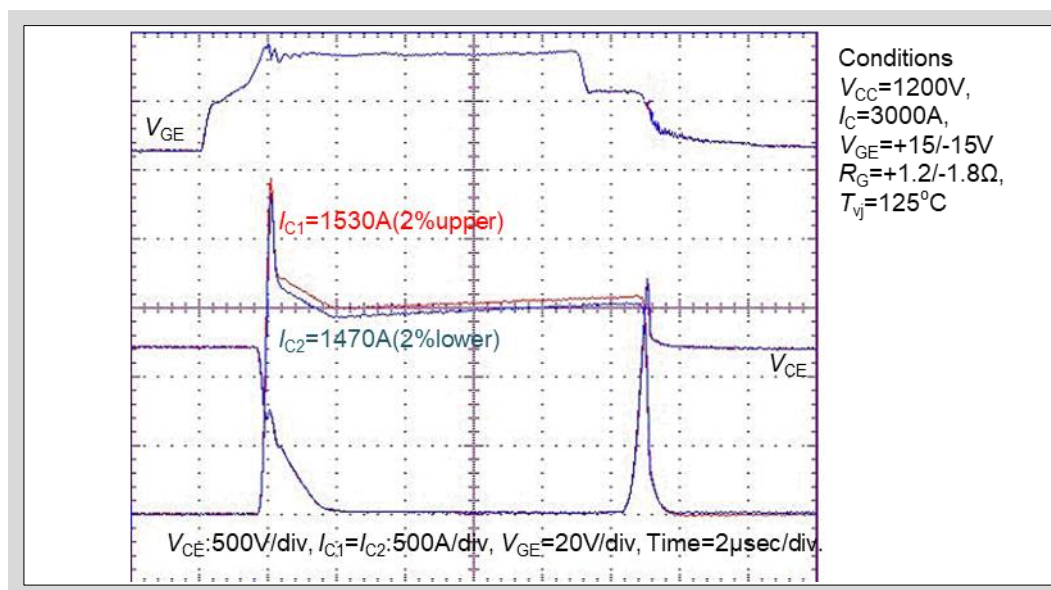


図8-10 1000A/1700V 大容量2in1素子(2MBI1000VXB-170-50)の2並列時の波形

3. ゲート駆動回路の設計

IGBTモジュールの並列接続におけるゲート駆動回路の設計方法には、第7章の内容に加え並列接続時特有の留意点があります。また、これは並列接続時のゲートドライバ構成によって留意すべき点が異なります。この留意点を考慮しない場合、ゲート駆動回路が原因で電流アンバランスや誤動作が発生し、IGBTモジュールが破壊する可能性があります。下記では並列接続におけるゲート駆動回路設計時に留意すべき主な点を説明します。

3.1 ゲート駆動回路とゲート - エミッタ端子の接続方法

並列駆動させる際、IGBTモジュールに補助エミッタ端子がある場合は、補助エミッタ端子を用いてゲート駆動して下さい。補助エミッタ端子がない場合にゲート駆動回路のエミッタ配線を、図8-8に示した配線インダクタンス L_{E1} と L_{E2} が不均衡となるような位置に接続すると、スイッチング時の各IGBTのゲート電圧挙動に差異が発生し、過渡的な電流分担がアンバランスになります。通常、2in1などのIGBTモジュールにはゲート駆動回路用に補助エミッタ端子を設けており、この端子を使用すれば、 L_{E1} と L_{E2} が均等になるので、過渡的な電流アンバランスを抑制することができます。

しかし補助エミッタ端子を用いてゲートを駆動した場合でも、ゲート駆動回路から各IGBTモジュールまでのエミッタ配線が長く、不均等になれば電流アンバランスを引き起こします。したがって並列接続した各IGBTモジュールへのゲート駆動回路の配線は均等な長さで最短かつ対称となるように設計して下さい。このとき、ゲート駆動回路の配線は密に撚り合わせると共に、主回路配線からはできるだけ遠ざけ平行にならないようにし、相互誘導(特にコレクタ電流)を受けないように配置して下さい。

3.2 並列接続時のゲート駆動回路の留意点

IGBTモジュールの並列接続におけるゲート駆動回路の方式は、多岐にわたり、ゲートドライバ構成によって留意すべき点が異なります。並列接続時におけるゲート駆動回路の構成例として、図8-11(a)に共通ドライバ方式(1つのゲート駆動回路で並列接続された各IGBTを動作させる構成)を示し、図8-11(b)に個別ドライバ方式(並列数分のゲート駆動回路で各IGBTを動作させる構成)を示します。以降のページでは、この代表的な2つのゲート駆動回路の方式の詳細とその設計時の留意点について説明します。

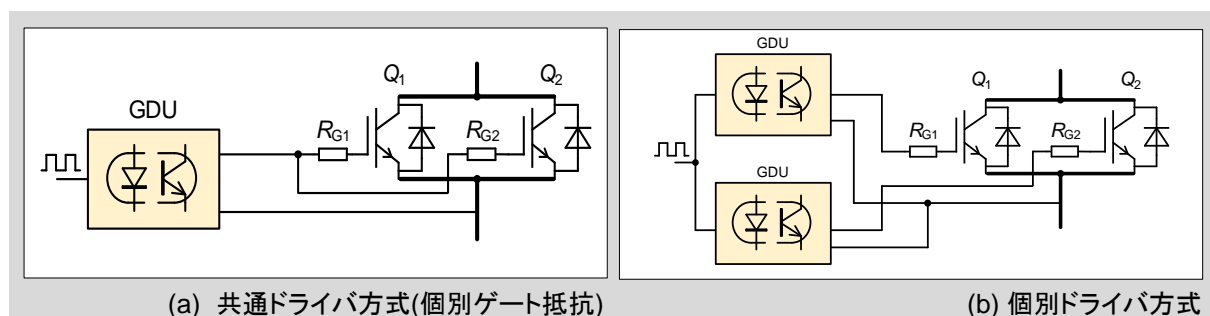


図8-11 並列接続時のドライバ構成

3.2.1 並列駆動における共通ドライブ方式について

共通ドライブ方式の特徴として、並列接続されたIGBTを駆動させる電源やフォトカプラを共通に出来るため、ゲート駆動回路を簡素化でき部品点数を少なくすることが挙げられます。一方で、並列接続された複数のIGBTを単一の電源で駆動させるため、電源容量を大きくする必要があります。

また、並列接続された各IGBTのエミッタ部がゲート駆動回路内部で共通になり閉ループが出来るので、スイッチング時にゲート電圧の変動が誘起され、IGBTが誤動作する可能性があります。実例として寄生振動を起こしたターンオン波形を図8-12に示し、寄生振動メカニズムの発生メカニズムを下記に示します。図8-8の L_{E1} と L_{E2} にバラツキがある場合、配線インダクタンス差とIGBTの入力容量により往流が発生し、 L_{E3} と L_{E4} に起電力が発生することで、ゲート電圧が寄生振動することがあります。

共通ドライブ方式の駆動回路を使用する際は、ゲート回路にコモンモードチョークコイルやエミッタ側に抵抗 R_E を挿入するなどの対策を検討し、上記の問題が発生しないことを確認して下さい。

共通ドライブ方式におけるターンオン時の寄生振動メカニズム

- (A) Q_1 と Q_2 のIGBTがターンオンすることにより、 I_c が増加し主回路に di/dt が発生する。これにより配線インダクタンスに起電力 V_{LE1} 、 V_{LE2} が発生する。
- (B) 配線インダクタンスに差がある時、起電力 V_{LE1} と V_{LE2} の大きさに差異が出来るので、閉ループに往流 I_N が発生する。
- (C) 往流 I_N によりGDU-エミッタ間の配線インダクタンス L_{E3} と L_{E4} に起電力 V_{LE3} と V_{LE4} が発生し、これにより Q_1 と Q_2 への充放電電流によりゲート電圧の寄生振動が発生する。

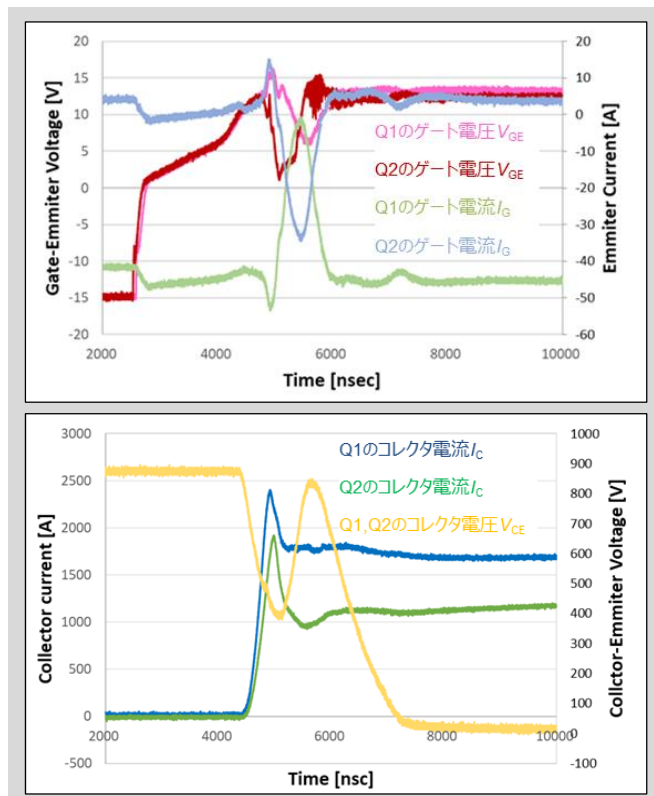
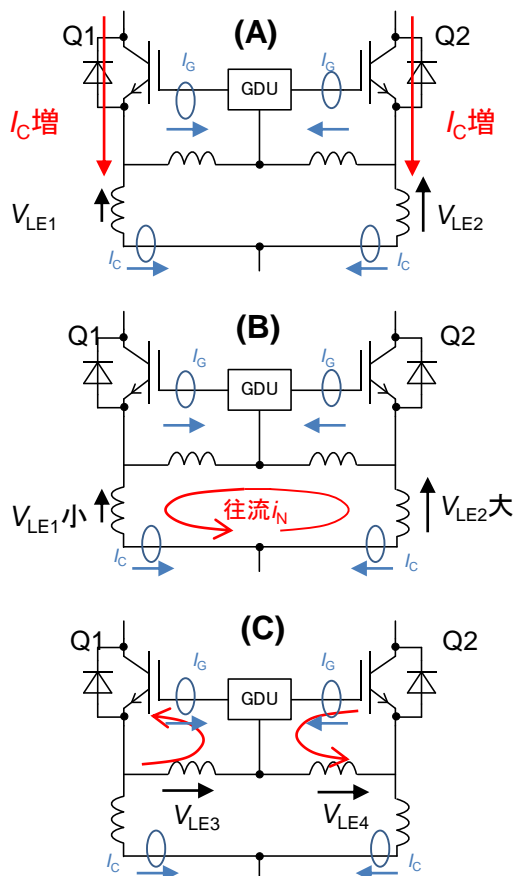


図8-12 寄生振動メカニズムとターンオン波形

3.2.2 並列駆動における個別ゲート駆動回路について

個別ドライバ方式の特徴として、並列接続された各IGBTのエミッタ部が共通にならず閉ループが出来ないので、エミッタ部に往流が発生せず、図8-12で示した寄生振動のような誤動作リスクが減ります。一方で、並列接続されたIGBTモジュールに対し個別のゲート駆動回路を配置するためゲート駆動回路が複雑化します。また、ゲート駆動回路に搭載されるフォトプラなどの電子部品の特性バラツキによって、並列接続された各IGBTにオン／オフのタイミング差が発生し、スイッチング時に電流アンバランスもしくは誤動作の可能性が生じます。したがって、個別ドライバ方式のゲート駆動回路を設計する際は、各IGBTのオン／オフのタイミング差を限りなく小さくする必要があるので、電子部品の特性ばらつきを考慮して下さい。

3.3 共通ドライバ方式におけるゲート抵抗の接続方法

並列接続時に共通ドライバ方式で構成する場合のゲート抵抗の構成は図8-13に示す様に3つの方式があります。

(a)の個別ゲート抵抗方式の場合、各IGBTに接続されているゲート抵抗により、ゲート回路配線の回路インダクタンスとIGBTの入力容量による寄生振動を抑制することが出来ます。しかし、各IGBTを同一のドライバICに接続しても、各IGBTに接続されるゲート抵抗のバラツキにより、スイッチング時の各IGBTのオン／オフのタイミング差が大きくなることもあり、電流アンバランスや誤動作の可能性がります。

(b)の共通ゲート抵抗方式の場合、各IGBTのゲート抵抗値の差がなくなるので、各IGBTのオン／オフのタイミング差を最小にすることが出来ます。しかし、ゲート回路配線の回路インダクタンスとIGBTの入力容量のLC共振により、ゲート電圧の立ち上がり時に寄生振動を起こす場合がありますので注意が必要です。

電圧の寄生振動やIGBTのオン／オフのタイミング差が生じないことを確認すれば、共通ゲート抵抗方式もしくは個別ゲート抵抗方式の適用は可能です。しかし、新規でドライバ回路を設計する場合は、双方の特徴を備えた共通ゲート抵抗方式と個別ゲート抵抗方式を組み合わせた(c)のコンビネーションゲート抵抗方式を適用することをお勧めします。

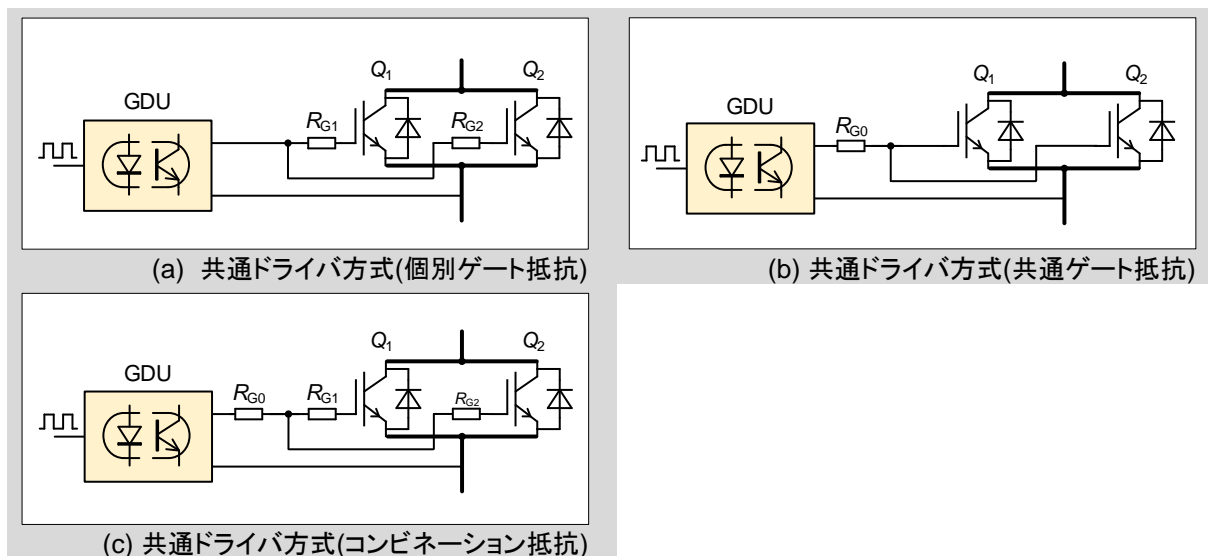


図8-13 共通ドライバ方式におけるゲート抵抗の接続方法

4. 放熱設計

IGBTモジュールを並列接続させて使用する場合、各IGBTモジュールの熱干渉を考慮する必要があります。この熱干渉によってチップ接合温度 T_{vj} が大きくなると、絶対最大定格温度を超えてIGBTモジュールが熱破壊する可能性があります。したがって、並列接続時には各IGBTモジュール間の熱干渉を考慮し、接合温度 T_{vj} が小さくなるようなモジュール配置設計を行なって下さい。以下に、並列接続時の放熱設計に関する留意事項を示します。

- (1) 各IGBTモジュール間の熱干渉を考慮したレイアウト設計にすること
- (2) 各IGBTモジュールの冷却条件を均等にすること
- (3) 各IGBTモジュールに塗布するサーマルグリスの厚さを均一にすること

特に上記の(1)について、同一サイズのヒートシンク上で2並列されたIGBTモジュール(2MBI1400VXB-170P-50)の間隔を変えた場合の熱干渉についてシミュレーションを実施しました。その結果を図8-14に示します。等間隔のレイアウト(各IGBTモジュールがヒートシンクを中心線と端の中央になる配置)の場合に、 $\Delta T_{v(j-a)}$ が最も小さくなります。したがって各IGBTモジュールの熱干渉を最小にするには、ヒートシンク面積を並列数で均等に分割した範囲の中央にIGBTモジュールを配置するレイアウト設計が効果的です。

一方で、IGBTモジュール間隔を拡げるのに伴いヒートシンクのサイズを大きくすると、各IGBTモジュール間の熱干渉を更に低減させることが出来ます。しかし、その場合は主回路の配線インダクタンス L_S が增大することでターンオフ時のサージ電圧 V_{CEP} が増大し、IGBTモジュールが過電圧で破壊する可能性があります。

IGBTモジュールを並列接続させる際は、上記の留意点を踏まえ、各IGBTモジュール間の熱干渉と配線インダクタンス L_S によるサージ電圧 V_{CEP} のトレードオフを考慮した上で、適切な放熱設計を行なって下さい。

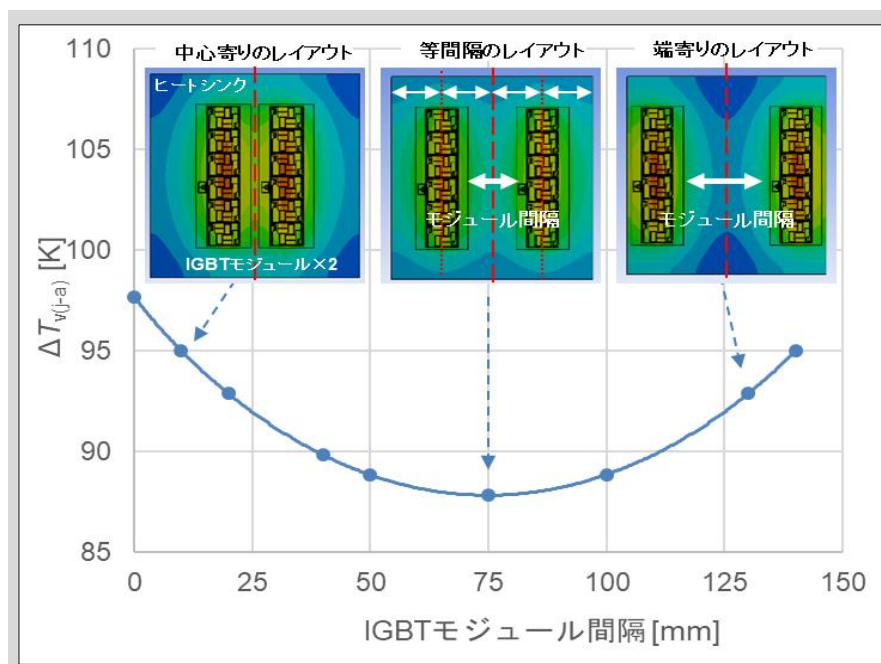


図8-14 $\Delta T_{v(j-a)}$ -IGBTモジュール間隔依存性

第9章 評価・測定方法

1. 適用範囲	9-2
2. 評価・測定方法	9-2

本章では、IGBTモジュールの特性評価方法及び電圧、電流の測定方法について説明します。

1. 適用範囲

本章では、スイッチング周波数：数kHz～20kHz、装置容量：数百VA以上のパワーエレクトロニクス製品に適用されるIGBTモジュールの特性評価方法及び電圧、電流などの測定方法について説明します。

2. 評価・測定方法

2.1 評価・測定方法の概要

パワーエレクトロニクス応用装置の開発、或いは試験段階では、実際に装置に組み込まれた状態で電力用半導体素子の特性評価や素子責務の測定などを行なう必要があります。評価項目と測定方法の概要を表9-1に示します。

表9-1 評価項目と測定方法の概要

No.	評価項目	測定項目	測定方法	測定器例
1	絶縁耐圧	電圧	素子の電極部を予め短絡し、導電部と装置のフレーム間に電圧を印加します。	耐圧試験器
2	素子の耐圧		G-E間を短絡してC-E間に電圧を印加します。 ※印加電圧が回路に接続した機器の定格をこえる可能性がある場合はこれらを開放してから行ないます。	カーブトレーサ
3	飽和電圧		動作時の飽和電圧の測定はC-E間に電圧クリップ回路を接続し、オシロスコープ内蔵アンプが飽和しないようにして測定します。 ※静的な特性はカーブトレーサ又はパルス h_{FE} メータで測定します。	オシロスコープ
4	ターンオフ時のサージ電圧	電圧	コレクタ・エミッタ共に素子の端子間の電圧を直接測定します。	オシロスコープ
5	スイッチング時間	電圧 電流	各々スイッチング時間の定義に従い、所要の電圧、電流波形を測定します。	オシロスコープ 電流プローブ
6	電流分担 (並列使用の場合)	電流	治具及び計測用変流器を用いて個々の素子に流れる電流を測定します。	オシロスコープ 電流プローブ
7	スイッチング損失	電圧 電流	スイッチング時に素子に流れる電流と素子の端子間電圧との瞬時値の積から電力を得ます。これを所定の期間積分して、スイッチング1回当たりの発生損失を求めます。 (1) 電圧・電流波形を基に計算で求めます。 (2) 演算機能付測定器を使う方法もあります。	オシロスコープ
8	動作軌跡		スイッチング時に素子に流れる電流と素子の端子間電圧を電流－電圧平面上にプロットして得ます。	X-Y表示機能付 オシロスコープ
9	ケース温度	温度	IGBT下の銅ベースの温度を測定します。 ※一般に銅ベース温度とは第6章の図6-7で示したA点の値です。	熱電対温度計
10	接合温度		IGBT(例えば飽和電圧)の温度特性に着目し、予め、接合温度と素子特性の校正カーブを作成し、実際に動作中の素子特性を測定して接合温度を推定します。 ※直接接合温度を測定する方法として、サーモビューアを用いた方法があります。	サーモビューア

2.2 電圧の測定

IGBT動作時の電圧測定は、大振幅の高速スイッチング動作に起因するノイズの影響を受け易いので注意を必要とします。

(1) 測定器と校正

対象の電圧は値と共にその波形も重要です。通常、測定器はオシロスコープを使用し、電圧測定には電圧プローブを用います。オシロスコープとプローブの組合せが変わるとプローブ/オシロスコープの電圧分割素子RCの時定数変動します。このためプローブを使用する前には必ず、オシロスコープの校正端子にプローブを接続して全周波数帯域で減衰が一樣になるようにプローブ補正を行なう必要があります。

適切な感度に設定(一般に表示面3~4div振幅)し、入力結合をDCに行ないます。プローブの調整用容量とオシロスコープの入力容量が適合しないと調整がとれませんのでプローブ選択には注意が必要です。なお、オシロスコープ及びプローブの選定方法については2-5、2-6項を参照して下さい。

(2) 飽和電圧の測定

一般にIGBTを使用する回路の電圧は数百Vと高いのに比べ、飽和電圧は数V程度と低い値となります。一方、オシロスコープの画面の大きさは有限であり、飽和電圧を精度良く読み取ろうとして電圧感度を上げると、オシロスコープ内部の増幅器が飽和するなどの影響で実際の波形と異なった波形が画面に現れます。したがって、スイッチング動作中のIGBT飽和電圧は、素子のC-E間電圧を直接オシロスコープで測定する方法では得られません。

そこで、飽和電圧を測定する方法として、例えば図9-1に示す電圧クリップ回路を付加して測定する方法があります。

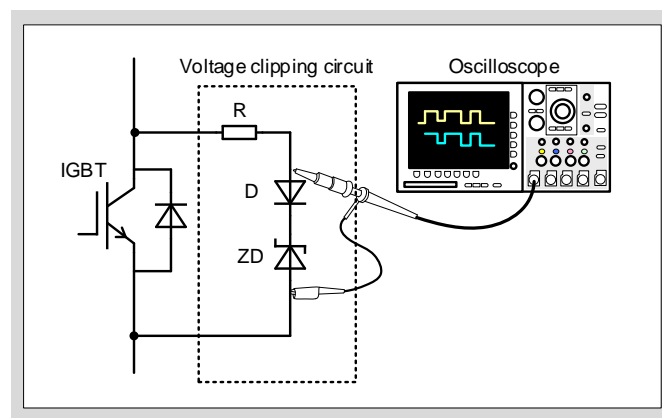


図9-1 動作時の飽和電圧の測定方法

図9-1においてツェナーダイオードZDはIGBTがオフ時の高電圧を制限するためのもので、通常ツェナー電圧が10V以下のものを使用します。Rは電流制限用抵抗であり、IGBTがオフ時には回路電圧のほとんどがこの抵抗に加わるため、比較的大容量の抵抗器が必要となります。ダイオードDはツェナーダイオードZDの接合容量に蓄えられた電荷の放電を防止し、接合容量と電流制限抵抗によるRCフィルタ形成を防いでいます。

(3) サージ電圧の測定 (C-E間電圧 V_{CE} の測定)

IGBTはスイッチングスピードが速いという利点がある一方、ターンオフ時の電流変化率 di/dt が大きく、応用装置の主回路配線インダクタンス L_S に誘起する電圧も大きくなり、直流回路電圧に重畳され、スパイク状の電圧となり、素子に加わります。この電圧はサージ電圧と呼ばれ、その電圧が素子の最大定格に対し、所定の電圧余裕を持った値となっていることを確認する必要があります。

サージ電圧は素子の端子間電圧をオシロスコープで測定し、画面の表示値を直読して得られますが、測定に際し以下の注意が必要です。

- a. 十分な周波数帯域を持ったプローブ及びオシロスコープを使用する。
- b. オシロスコープの感度調整、プローブの周波数補正を事前に行なう。
- c. 測定用プローブは素子の端子に直接接続する。

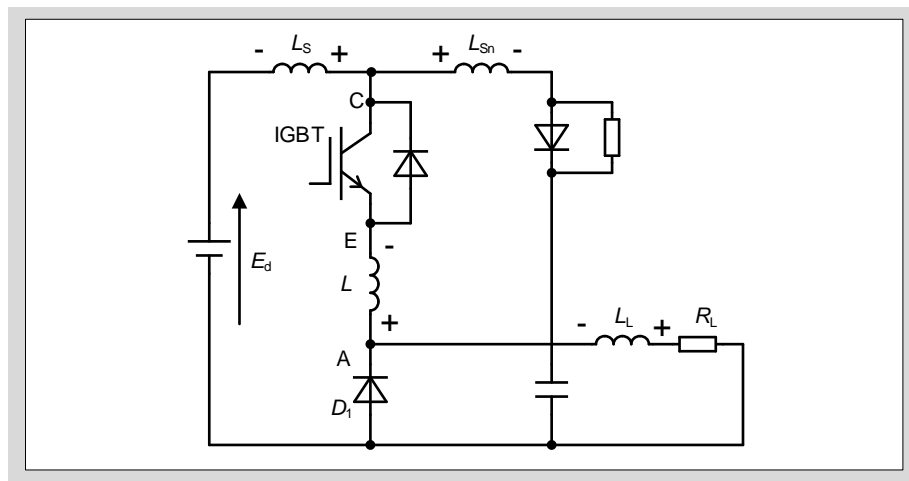


図9-2 サージ電圧測定回路(例)

図9-2に示す回路でIGBTターンオフ時のサージ電圧を測定する場合、回路各部のインダクタンスには図示の極性の電圧が誘起します。今、サージ電圧を測定しようとして V_{CE} ではなくC-A間電圧 V_{CA} を測定した場合は、実際の V_{CE} よりも $-L \cdot di/dt$ だけ低い誤った電圧を測定することになります。したがって、IGBTのサージ電圧を測定する場合、IGBTモジュール端子に直接電圧プローブを接続するなど、 L_S の影響を極力小さくした状態で測定する必要があります。

- d. プローブの測定用リードは最短とする。
- e. ノイズの混入に注意する。

電圧プローブを被測定回路に接続した場合、オシロスコープの基準電位は、スイッチング回路と同電位になります。スイッチング回路の対地電位変動が大きいと、オシロスコープの電源ラインを介して共通モードの電流が流れ、オシロスコープ内部の回路に誤動作を引き起こすおそれがあります。ノイズの混入の有無を確認する方法としては、以下が挙げられます。

- a. 測定波形が物理的に説明がつけられるか否かを検討する。
- b. ノイズの影響を受け難い、バッテリー電源タイプのオシロスコープで測定した波形と比較する。

(4) ゲート電圧の測定 (G-E間電圧 V_{GE} の測定)

V_{GE} はサージ電圧と同様にオシロスコープで直接測定可能です。しかしIGBTのゲートは容量性負荷であり、電圧プローブも容量性のインピーダンスがあることから、動作時に電圧プローブを着脱して測定しないで下さい。また、測定に際してはサージ電圧測定と同様の注意が必要です。

2.3 電流の測定

電流の測定には電流プローブを用いますが、実際の装置では、 L_S の低減や装置構造を簡略化するため、装置の主回路はコンパクトにまとめられています。このため、素子の電流を測定するには配線を延長しなければなりません。この影響をできるだけ小さくするため変流器を用いて延長配線の最短化を図ります。また電流プローブの測定能力にも限界があることから変流器の使用が必要となります。

電流プローブは、導電部と絶縁を保っての電流測定が可能ですが、信号レベルが小さいこと、電磁誘導を利用した検出器のため誘導によるノイズを受け易いことなどから、ノイズが混入しないよう注意して下さい。

(1) 測定器

電流検出器の例を表9-2に示します。

表9-2 電流検出器の例

No.	品名	型式	メーカー	備考
1	DC電流プローブ 専用増幅器、電源要	A6302型	テクトロニクス	回路電圧最大値: 500V DC~50MHzで20Aまで ピークパルス電流50Aまで
2		A6303型		回路電圧最大値: 700V DC~15MHzで100Aまで ピークパルス電流500Aまで
3	AC電流プローブ	P6021型		回路電圧最大値: 600V 120Hz~60MHz 15Ap-p ピークパルス電流250A
4		P6022型		回路電圧最大値: 600V 935Hz~120MHz 6Ap-p ピークパルス電流100A
5	ACCT	様々有り	ピアソン	~35MHz
6	ロゴスキーコイル式 電流波形測定器 (電流プローブ)	CWT型	PEM	測定電流範囲: 300mA~300kA 周波数範囲: 0.1Hz~16MHz

(2) 電流プローブの感度の確認

測定に先立ち、プローブの感度を確認しておく必要があります。

電流プローブの校正はオシロスコープの校正出力を使用して行なうか、図9-3に示すような発振器を用いて行なう方法があります。図9-3の方法は既知の抵抗 R (無誘導)を使用して R の両端電圧 e を測定し、電流 i を求めます。電流と電流プローブの波形を比較し、電流プローブの校正をします。 i が小さい場合は、電流プローブの一次巻数を増やすことで感度を上げられます

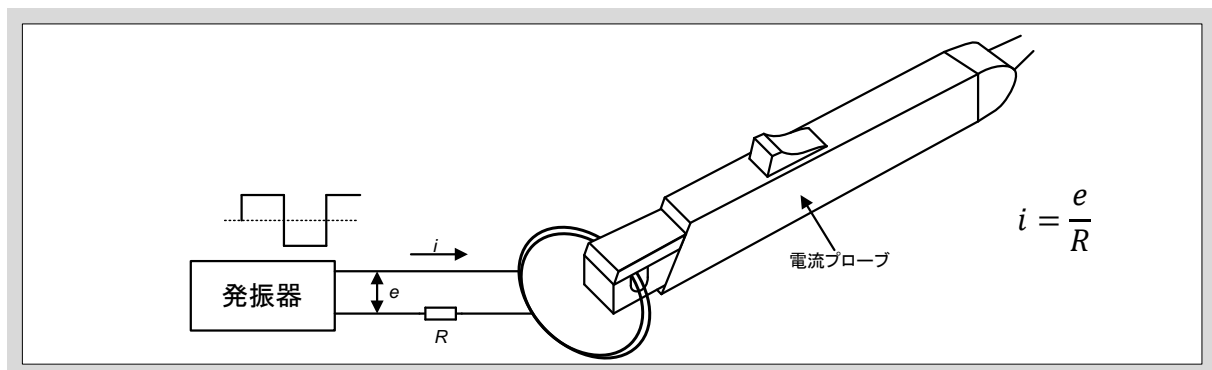


図9-3 電流プローブの校正方法

(3) 電流の測定方法

2素子並列接続を例に、素子電流を測定する時の変流器CTの挿入位置と、電流の測定方法を図9-4に示します。正極側 T_{11} の電流を測定する場合、 CT_1 の2次側電流を電流プローブで測定します。また、 T_{12} の電流は CT_2 の2次側電流を電流プローブで測定します。正極側アームの電流(T_{11} の電流と T_{12} の電流の和)は CT_1 、 CT_2 の2次側電流の向きを合わせてから一括して測定することで、同じ電流プローブで測定できます。

電流プローブ及び変流器の適用については2-6、2-7項を参照して下さい。

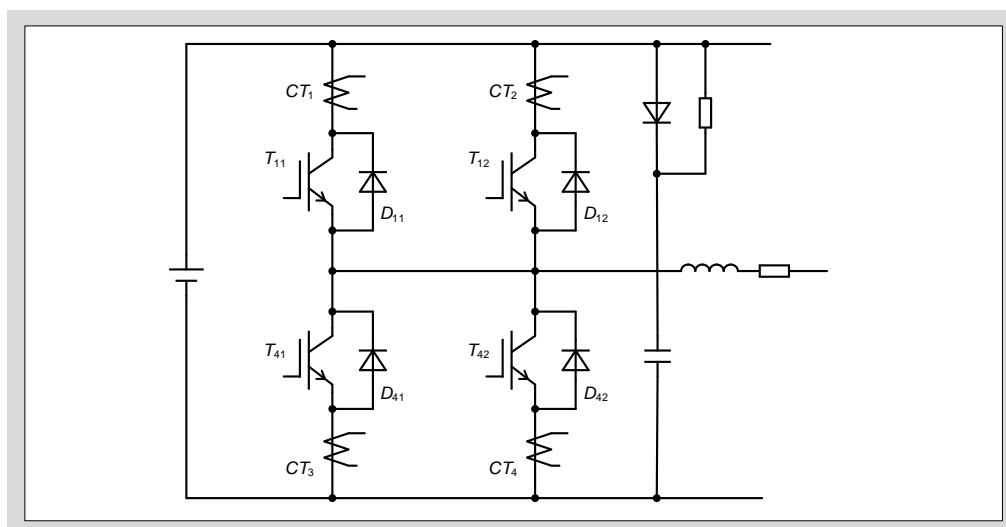


図9-4 CTの挿入位置と電流測定方法

2.4 スイッチング損失の測定

スイッチング損失は、スイッチング開始時点からスイッチング動作が終了し定常状態になるまでの期間の発生損失を表します。例えばターンオン損失は V_{GE} が0Vを横切ってから V_{CE} が飽和電圧に到達するまでの間IGBTに発生する損失です。

スイッチング損失は通常、スイッチング1回当たりの発生エネルギーで表します。

図9-5にスイッチング動作波形とスイッチング損失の例を示します。スイッチング損失を測定するには、まず電流・電圧波形を正しく測定しなければなりません。個々の測定方法については前述の通りですが、電流と電圧を同時に測定しようとすると、電圧プローブ側から流入する共通モード電流によって、電流波形に歪みが生じることがありますので注意が必要です。影響の有無は、電圧プローブ接続前後で電流波形に歪みが生じるか否かで判断できます。電流波形に歪みが生じる場合、図9-6に示すように電圧プローブのケーブル及びオシロスコプの電源ケーブルに共通モードチョークコイルを挿入(高周波特性の優れたコアにケーブルを巻きつける)すれば、波形の歪みは軽減されます。

この他、基準となる0V、0Aの設定も重要です。特にAC電流プローブを使用する場合は、測定電流の値や通流率によって0Aの位置が変化しますので注意が必要です。

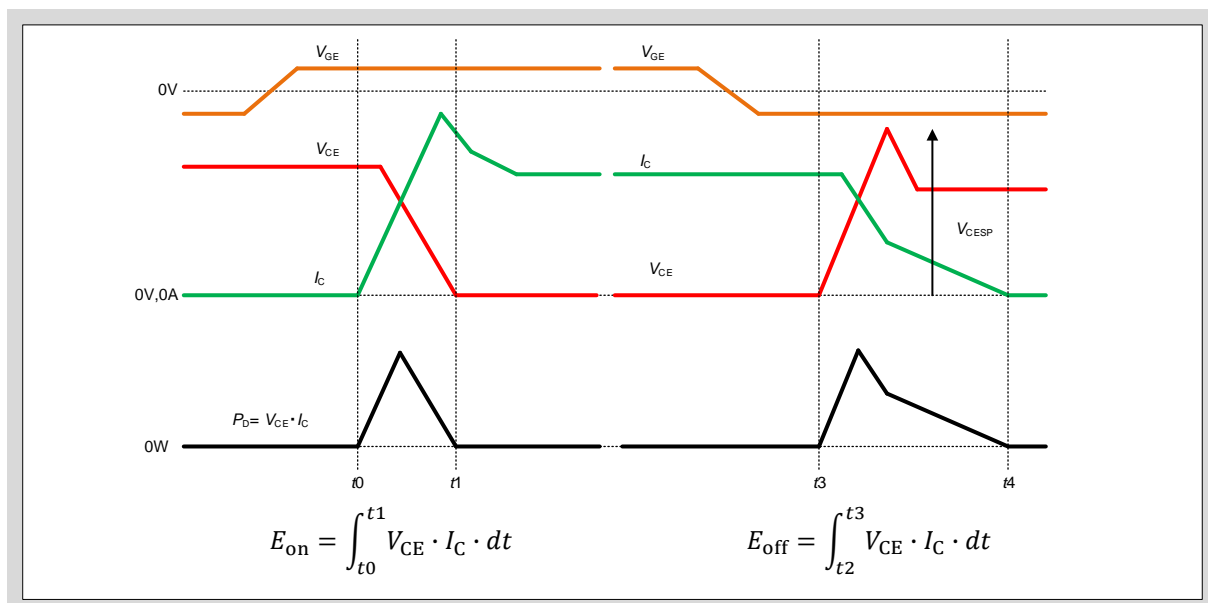


図9-5 スイッチング損失

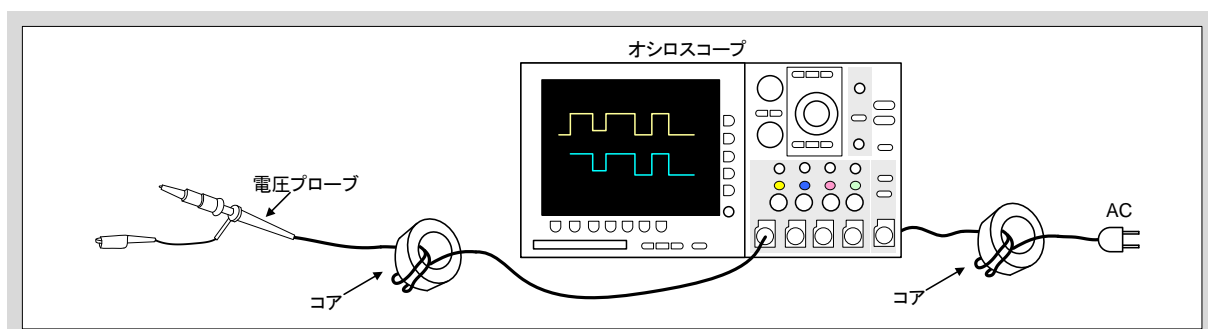


図9-6 コモンモードチョークコイルの挿入方法

2.5 オシロスコープの選択

オシロスコープには様々な機能・性能のものがあり、測定項目や測定対象とする信号変化の速さによって、適切なものを使い分ける必要があります。本項では信号源の立上り時間と使用するオシロスコープの所要周波数帯域について概説します。

(1) パルス波形の立上り時間と周波数帯域の関係

パルス波形の立上り時間は図9-7に示すように電圧が10%から90%まで変化するのに要する時間で定義されます。

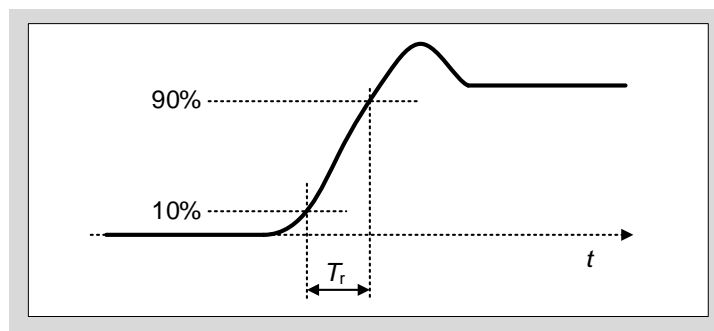


図9-7 パルス波形の立上り時間の定義

立上り時間 T_r が-3dBとなる周波数を F_{-3dB} とすると、これらの間には次の関係があります。

$$T_r \cdot F_{-3dB} \doteq 0.35 \quad \text{.....(1)}$$

(2) 信号源の立上り時間 T_{r1} とオシロスコープの選択

実際の測定系における各部の立上り時間は図9-8で表されます。

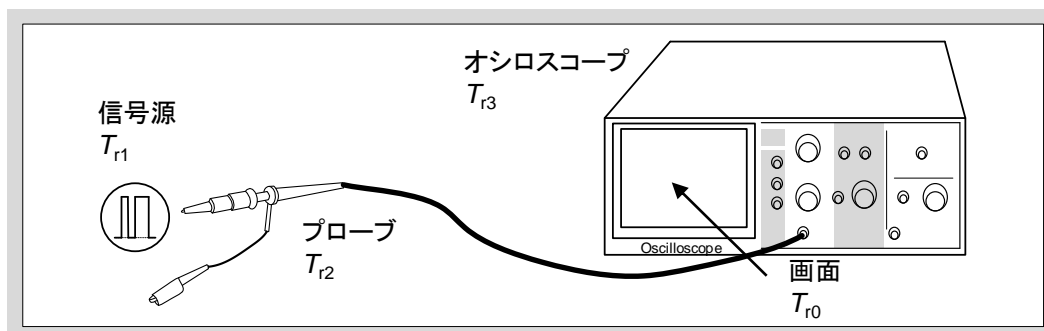


図9-8 測定系と各部の立上り時間

オシロスコープの画面上に表示される波形の立上り時間 T_{r0} は各部の立上り時間によって決まり、次式で与えられます。

$$T_{r0} = \sqrt{T_{r1}^2 + T_{r2}^2} \quad \dots\dots\dots(2)$$

信号源の波形を正しく再現するには $T_{r0}=T_{r1}$ とすればよいため、

$$\varepsilon = \frac{T_{r0} - T_{r1}}{T_{r1}} \times 100(\%) \quad k = \frac{T_{r2} + T_{r3}}{T_{r1}} \quad \dots\dots\dots(3)$$

として、(2)式を用いて ε と k の関係を求めると表9-3のようになります。

表9-3 波形の測定誤差と信号源及び測定器の立上り時間比率

ε (%)	1	2	3
k	7	5	4

これより、例えば立上り時間が3.5nsecの信号を3%の精度で測定するには、プローブとオシロスコープの立上り時間の合計は信号源の立上り時間の1/4(3.5/4=0.87ns)以下でなければなりません。プローブの立上り時間を無視した場合、(1)式からオシロスコープの所要周波数帯域は $0.35/0.87 \times 10^{-9} \cong 4 \times 10^8$ すなわち400MHzとなります。したがって、オシロスコープは400MHz以上の周波数帯域を持つものを使用しなければなりません。

以上のように、信号の立上り時間の長短によって、使用するオシロスコープを選択しなければならないことがわかります。

2.6 プローブの選択

プローブは前述の通り、電圧プローブと電流プローブがあります。

本項ではこれらプローブを選択するための基本的な事項と、使用上の注意について説明します。

2.6.1 電圧プローブ

(1)立上り時間

2.5項に記載したように、信号立上り時間の長短に応じて使用するプローブの周波数帯域を考慮する必要があります。考え方はオシロスコープの場合とまったく同じであり、ここでは省略します。

(2)信号源インピーダンスとプローブ容量の立上り時間に対する影響

測定系の電氣的な等価回路を図9-9に示します。 R_1 、 C_1 は信号源の出力インピーダンスと容量、 R_2 、 C_2 はプローブ及びオシロスコープの入力インピーダンス及び入力容量を示します。

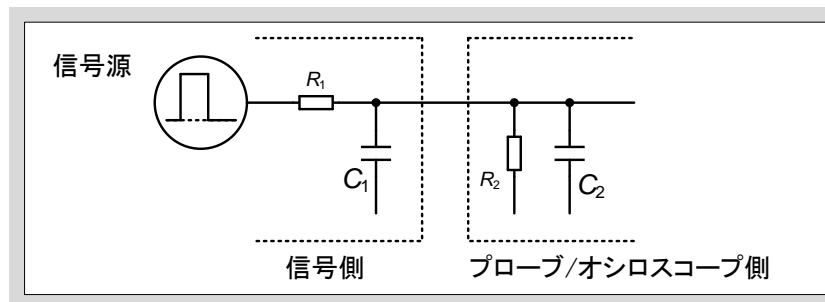


図9-9 測定系の電氣的等価回路

RCフィルタの場合立上り時間(T_r)は

$$T_r = 2.2 \cdot R \cdot C$$

で表され、図9-9の場合、 R 、 C はそれぞれ下記となります。

$$R = \frac{R_1 \cdot R_2}{R_1 + R_2} \quad C = C_1 + C_2$$

これより、以下のことが判ります。

- 信号源の出力インピーダンスが大きい場合は立上り時間が長くなる。
- プローブやオシロスコープの容量が大きい場合も同様に長くなる。

例えば、通常使用される受動形10:1プローブ($C_2=9.5\text{pF}$ 、 $R_2=10\text{M}\Omega$)を用いて、信号源($R_1=500\Omega$ 、 $C_1=2\text{pF}$)の信号を測定した場合、プローブを接続しない時の立上り時間2.2nsに対しプローブ接続時の立上り時間は12nsとなり、大きな誤差を生じることになります。

(3) プローブの選択

測定目的に応じたプローブの選択条件及び測定上の注意を表9-4に示します。

表9-4 測定目的に応じたプローブの選択目安

測定目的 項目	振幅の測定	立上り時間etc.	位相(差)
使用するプローブの要件	使用する周波数帯域で入力インピーダンスが高いこと。	信号源の立上り時間に対し、十分な周波数帯域を持っていること。	入力容量が小さいこと。 ケーブル長、特性が揃っていること。
測定上の注意	パルス幅はプローブ、オシロスコープの時定数の5倍以上であること。 できるだけ低インピーダンスの信号源を測定点に選ぶ。	同左	予めプローブ間の時間差を測定しておくこと。 ※ 3.5フィートプローブの遅延は5ns

(4) 使用上の注意事項

信号を正しく測定するには、プローブの特性を理解し、適切なものを選定しなければなりません。

プローブを実際に使用する場合の注意事項を以下に示します。

- a. 測定目的に適したプローブを選択しているかどうか
- b. プローブの周波数補正は適正かどうか
- c. 最大入力電圧(耐圧)は十分であるかどうか
- d. プローブの負荷効果は影響していないか(最適な測定ポイントの選択)
- e. グラウンド(アース線)の取り方に問題がないか
- f. 機械的、物理的に無理がないかどうか

特に高速スイッチング素子のパルス測定を行なう場合、グラウンドリードのインダクタンスとプローブ容量により共振を生じることがあります、特に広帯域のオシロスコープほど顕著に発生します。この共振はグラウンドリードを短くし、プローブ先端でグラウンドを取ることで対策できます。必要なアダプタは通常アクセサリとして付属されています。

また、誘導によるノイズの混入を防ぐため、図9-10に示すように複数のプローブ個々にグラウンドリードを接続する場合があります。但しこの場合、グラウンドリードを接続する点の電位は等しくなければなりません。

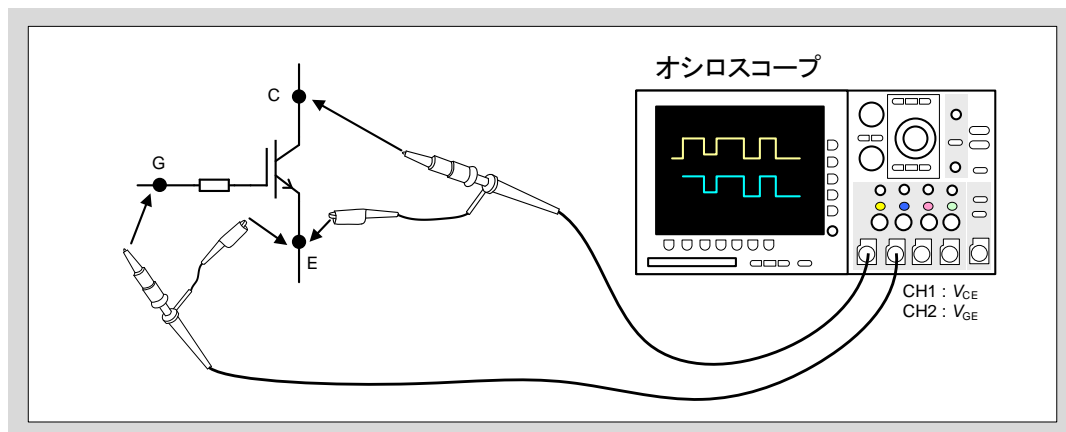


図9-10 電圧プローブの接続

2.6.2 電流プローブ

電流プローブの種類と概要は2.3項に示した通りです。ここでは実際に使用する上での注意事項を主体に説明します。

(1)電流プローブの選択

電流プローブには前述の通り、直流電流プローブと交流電流プローブがあり、高速スイッチング動作時の電流波形測定には耐ノイズ性に優れた後者が推奨されます。

交流電流プローブに直流、または低周波の交流電流を流すと、プローブ内のコアが飽和し、出力が得られなくなります。したがって、直流または低周波の交流を扱う回路に使用するIGBTのスイッチング動作を測定するには、実際の動作を模擬するためのタイミング制御回路を製作、使用するなどの工夫が必要です。

(2) 使用上の注意事項

- a. 電流プローブ先端にはフェライトコアが収納されており、衝撃に対し極めて弱いので、落下などがないよう取り扱いには注意して下さい。
- b. 定格を超えないよう注意して下さい。
 - 耐電圧……………回路電圧が高い場合は測定部に耐圧チューブをかぶせる。
 - A-S(電流積)……………パルス電流定格を示す。過大な電流を流すとプローブが破壊することがあります。
 - 耐最大RMS電流……プローブ内トランス2次側回路の電力容量から制約されています。
したがって、これを越えると、プローブが焼損することがあります。
- c. クリップ形の場合は確実にクリップして測定を行なって下さい。
- d. 電流プローブを回路にクリップしたまま二次側を開放にしないで下さい。
(特にターミネータの無い場合は二次側に高電圧が発生します。)
- e. 挿入インピーダンス

プローブを挿入することにより、一次側回路には挿入インピーダンスが生じます。挿入インピーダンスが測定対象に影響を与えないことが重要となります。

プローブを理想トランスとした場合、挿入インピーダンスは図9-11に示すように表されます。

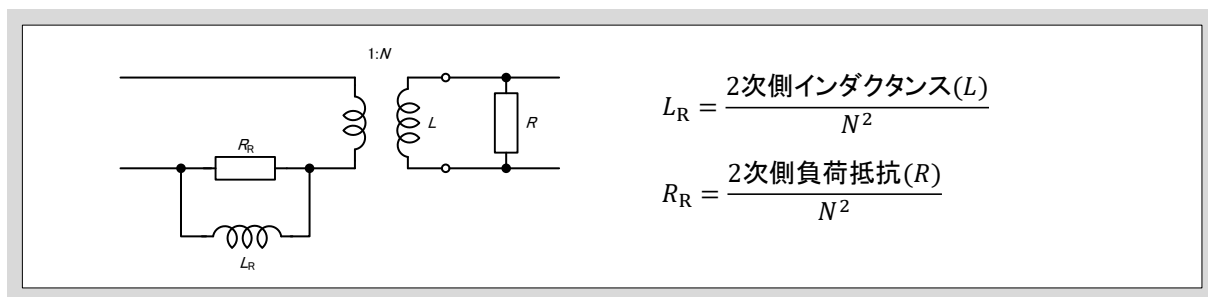


図9-11 プローブの挿入インピーダンス

2.7 変流器の使用

電流プローブの適用範囲に制約があること、及び測定のための部分的な変更が回路動作に及ぼす影響を最小にするため、変流器を使用する場合があります。変流器の挿入位置と電流の測定方法は9.2.3項を参照して下さい。

変流器の巻数比を N とし、一次電流を I_1 、二次電流を I_2 とすると、理想的な変圧器の場合には $I_2 = I_1/N$ で表されますが、励磁電流 I_0 を考えると、

$$I_0 = I_1 - N \cdot I_2$$

となります。励磁電流 I_0 は測定誤差となるため十分小さな値でなければなりません。変流器については N を確認し、 I_1 、 I_2 を測定して上式より I_0 を求め、測定精度に問題がないか確認する必要があります。また、変流器に使用するフェライトコアは機械的強度が小さいことから、落下などがないよう注意して下さい。

第10章 IGBTモジュールのEMC設計

1. パワーエレクトロニクス機器のEMC概説	10-2
2. インバータにおけるEMI対策設計	10-5
3. IGBTモジュールの適用におけるEMI対策	10-12

本章では、IGBTモジュールを適用する際のEMC対策指針について説明します。

1. パワーエレクトロニクス機器のEMC概説

近年では、IGBTモジュールを使用したインバータ・UPSなどのパワーエレクトロニクス機器において、欧州のCEマーキングや国内のVCCI規格への対応など、EMC対策が必要不可欠となってきています。

EMCとは、Electro Magnetic Compatibility(電磁両立性)であり、これはEMI(Electro Magnetic Interference)と、EMS(Electro Magnetic Susceptibility)に分類されます。EMIとは電子機器が周辺機器に及ぼす悪影響であり、エミッションともいわれます。EMIIには電源に漏洩する伝導性ノイズと、電磁波として放射される放射性ノイズがあります。また、EMSとは周囲からの電磁妨害に対する電子機器の耐量・性能のことで、イミュニティともいわれています。これには電磁波、静電気、雷サージなどの評価項目が挙げられます。これを簡単にあらわすと、図10-1のように整理できます。

IGBTモジュールとその周辺回路、及びパワーエレクトロニクス機器に対し、EMC性能という観点から考えると、IGBTモジュールは、数百V・数百A単位の高電圧・大電流を500ns以下という高速でスイッチングすることが特徴ですので、伝導性・放射性EMIの低減が特にIGBTモジュールのアプリケーションにとっては重要となります。

本章では、IGBTモジュールの適用においてトラブルとなりやすいスイッチングによる他への影響、すなわちEMI特性について説明するとともに、対策方法などについて解説します。

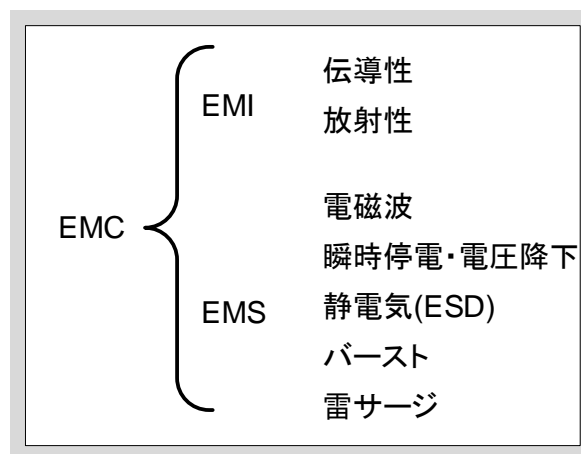


図10-1 EMCとEMI/EMS

1.1 EMI性能

IGBTモジュールは一般産業用をはじめエアコン・冷蔵庫などの家電用機器、自動車、車両駆動システムなど幅広い分野・容量の機器に適用されています。ここではIGBTモジュールの主要用途である汎用インバータなど、電動機の変速駆動システムに関する規格について紹介します。

(1)伝導性エミッション(雑音端子電圧)

IEC61800-3において、汎用インバータが対象となるPDS(Power Drive System)では、雑音端子電圧の限度値(QP値)は、図10-2のように規定しています。

規格における限度値には、商業地域での用途に適用されるカテゴリ(C1)、工業地域で使用される機器に適用されるカテゴリ(C2、C3)があります。産業向けインバータはカテゴリC3をクリアするよう設計されています。

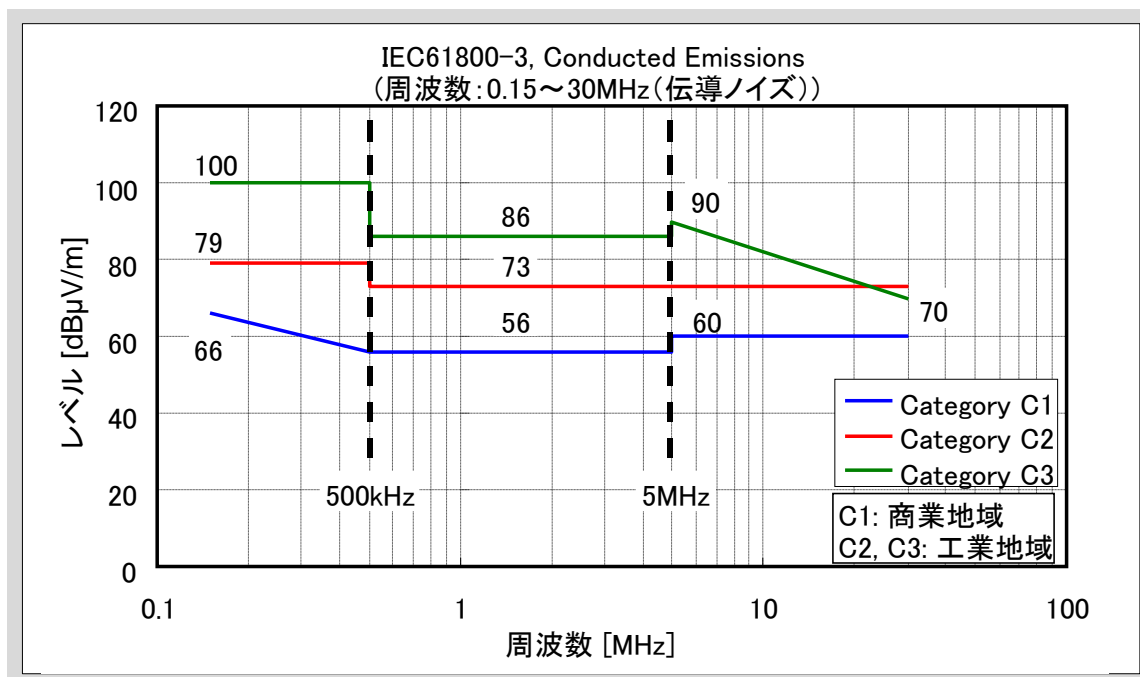


図10-2 IEC61800-3における雑音端子電圧規制値

(2) 放射性エミッション

放射性エミッション(放射ノイズ)に関する規格値を図10-3に示します。

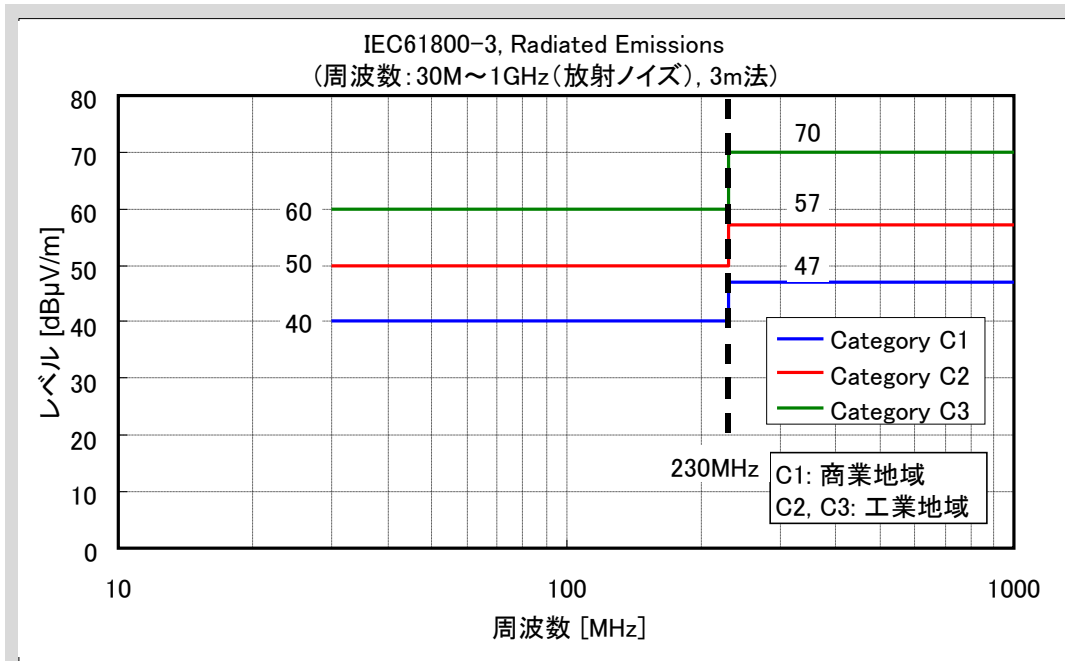


図10-3 IEC61800-3における放射ノイズ規制値

なお、カテゴリ区分は次の図10-4のように定義されています。

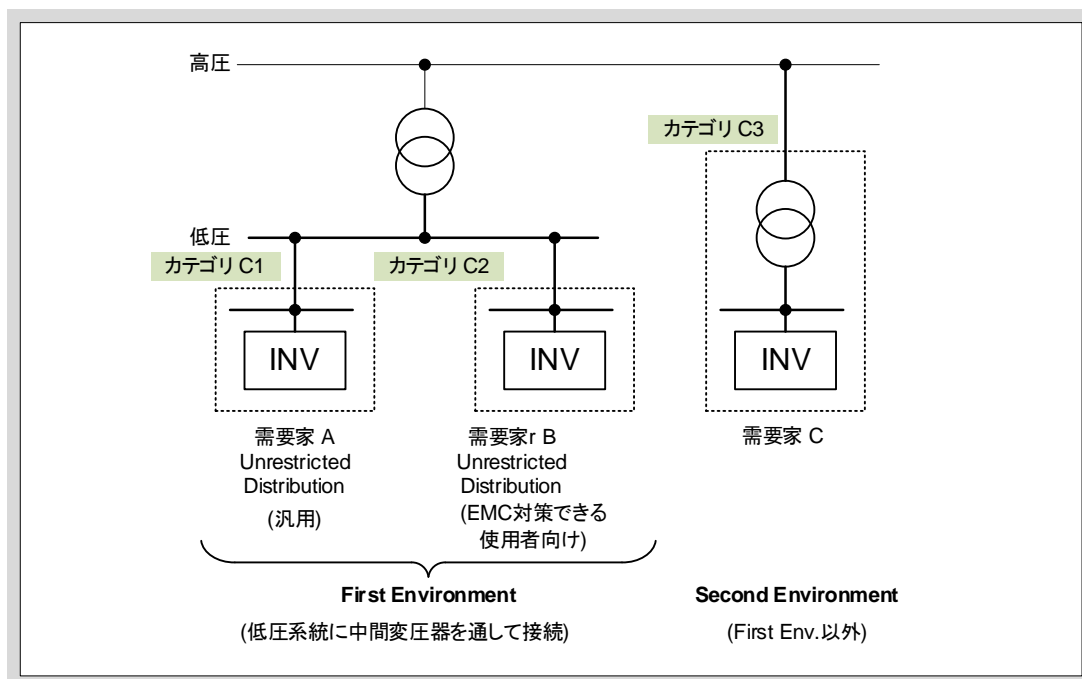


図10-4 IEC61800-3におけるカテゴリ区分

2. インバータにおけるEMI対策設計

2.1 コモンモードノイズとノルマルモードノイズ

ノイズの伝播経路には、主にノルマルモードとコモンモードの二種類があります。

ノルマルモードノイズは、正相雑音とも呼ばれ、IGBTのスイッチングに伴う急峻な電圧・電流変化が主回路内で伝播し、交流入力端子や出力端子に現れてくるノイズです。ノルマルモードノイズの経路を図10-5に示します。

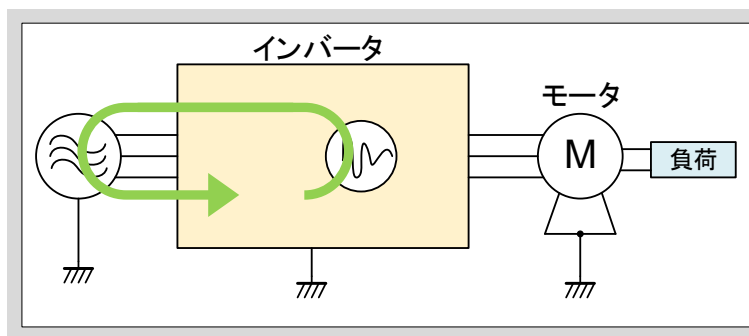


図10-5 ノルマルモードノイズの経路

一方、コモンモードノイズは同相雑音とも呼ばれ、スイッチングに伴いアースに対する電位変動が主回路とアース間やトランスなどに存在する浮遊容量を充放電させることにより、アース線を経路としてノイズ電流が伝播します。この様子を図10-6に示します。

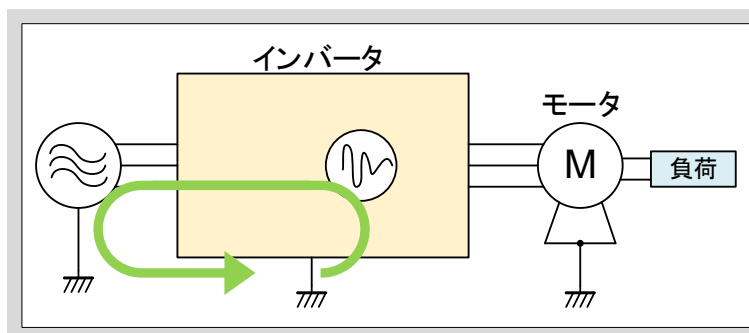


図10-6 コモンモードノイズの経路

実際の装置では、各相(例えばR/S/T相)の配線にインピーダンスのアンバランスがあるため、ノルマルモードノイズがアース線を介したコモンモードノイズへの転化が生じたり(図10-7)、逆にコモンモードノイズがノルマルモードノイズに変換されたりします。このため、実際のノイズスペクトルにおいてノルマルモード経路によるノイズとコモンモード経路によるノイズを分離することは非常に困難です。一般的な注意事項としては、各相の配線はできるだけアンバランスさせない配慮が必要です。

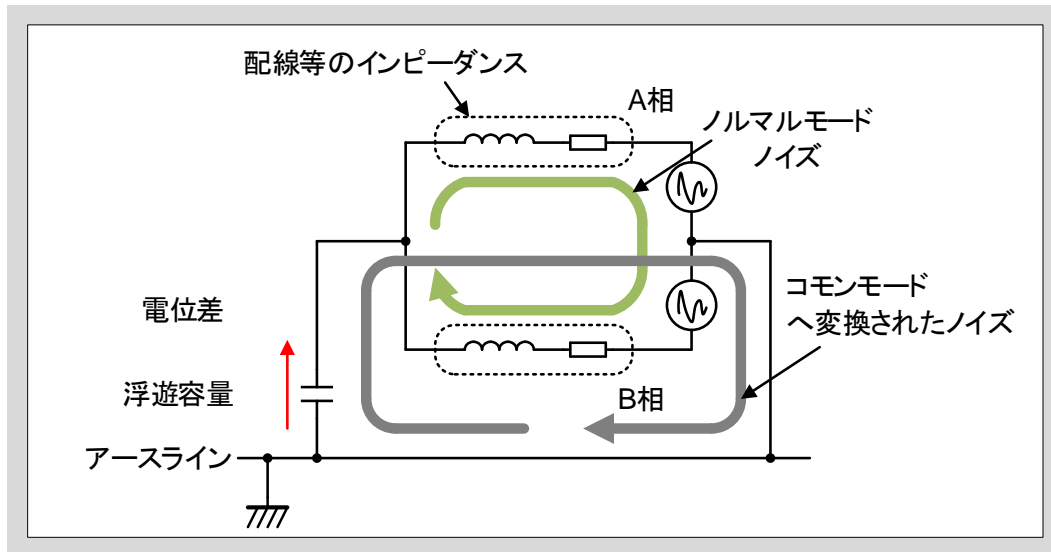


図10-7 ノルマルモードからコモンモードノイズへの変換

2.2 インバータのノイズ対策

インバータシステムにおける一般的なノイズ対策例を図10-8に示します。市販のノイズフィルタやリアクトルなど対策部品を各部に挿入することによって、インバータシステムが発生するノイズ(主に高調波電流や雑音端子電圧)を抑制することができます。

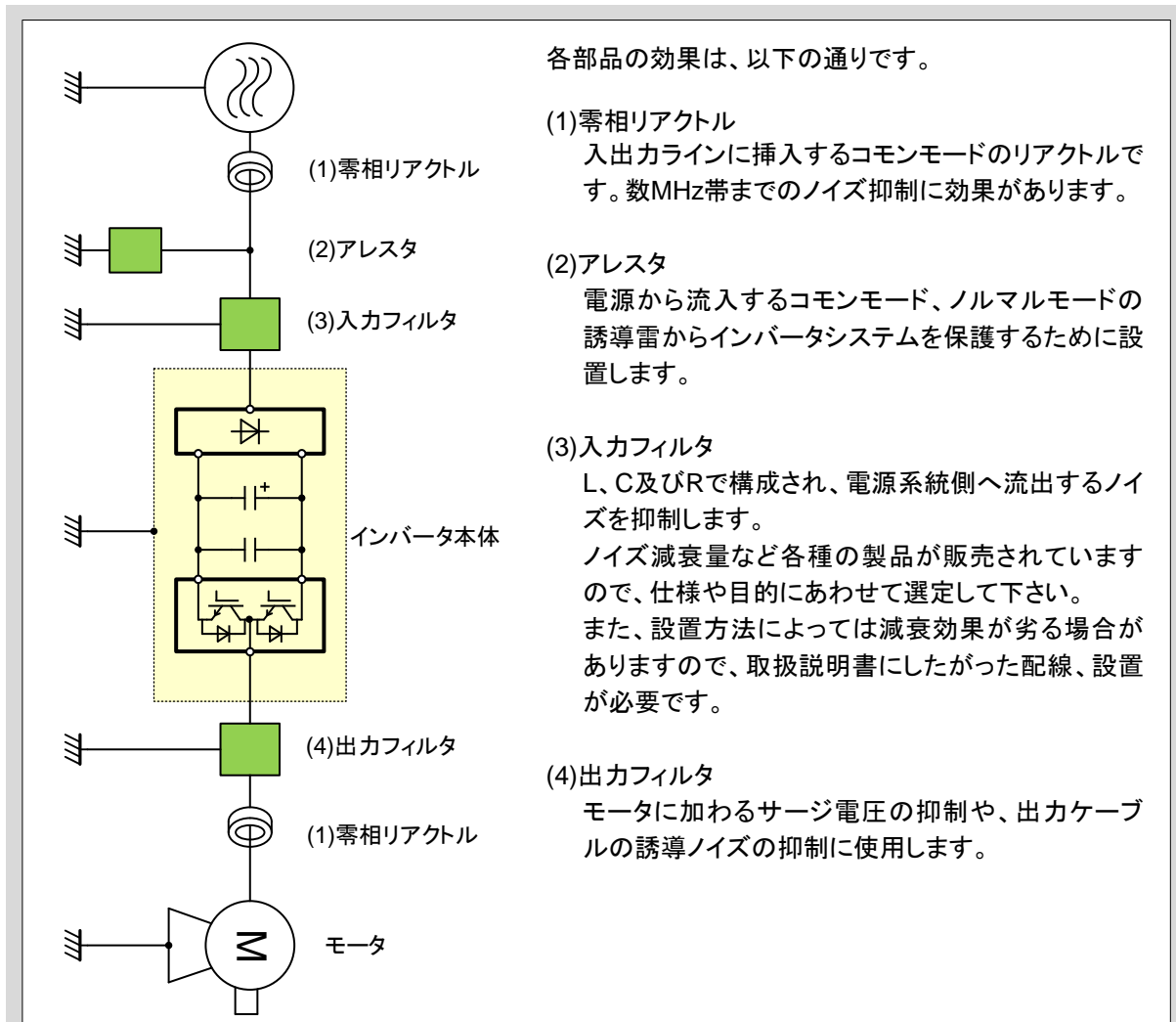


図10-8 インバータのノイズ対策例

上述のようなインバータ外部に設置するフィルタなどは一般に100kHz～数MHz帯でのノイズ抑制に効果がありますが、それ以上の帯域(10MHz以上の雑音端子電圧や30MHz以上の放射ノイズ)に対しては抑制効果が小さく、効果が期待できない場合があります。これは、後述するようにフィルタの周波数特性に限界があるためで、広い周波数全体にわたりノイズを効果的に抑制するためには、それぞれの周波数帯に合わせた最適なフィルタを導入する必要があります。

10MHz～50MHz付近に発生するノイズ要因のひとつは、インバータ本体内のIGBTモジュール周辺部のインダクタンスや寄生容量が原因となって、スイッチングに伴う共振が発生するためと考えられています。

以下の項では、IGBT周辺で発生するノイズのメカニズムと、その対策方法について説明します。

2.3 IGBTモジュール特性に起因するノイズの発生メカニズム

典型的なモータドライブシステムのブロック図を図10-9に示します。交流電源を整流ダイオードにより、一旦直流に整流した後、インバータ部のIGBTを高周波でスイッチングすることにより交流に逆変換し、モータを可変速駆動します。IGBTモジュールや整流ダイオードはヒートシンクに取り付けますが、このヒートシンクはインバータの本体をかねるケースもあり、安全上グランドに接地するのが一般的です。

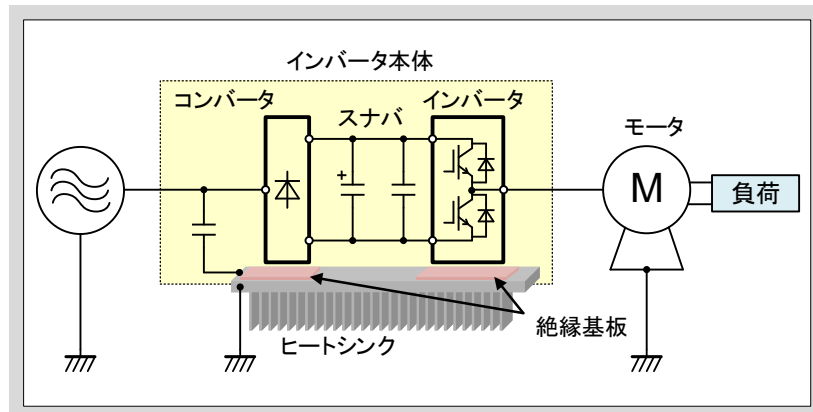


図10-9 モータドライブシステム例

このシステム図において、ヒートシンクに取付けた金属ベース面とIGBTチップなどの電気回路側とは、高熱伝導性の絶縁基板によって絶縁していることを示しています(IGBTモジュール内部の詳細な構造については、第1章を参照して下さい)。また、インバータ部IGBT回路にはサージ電圧抑制を目的としたスナバコンデンサが接続されています。

特に、放射ノイズや雑音端子電圧のようなMHzオーダーの高周波帯域では、IGBTモジュールや電気部品に存在する浮遊容量・浮遊インダクタンスが大きな影響を及ぼす場合があります。図10-10は、数100kHz～数10MHzという高周波帯域におけるインバータシステムの概略図を示しています。IGBTモジュール周囲の配線上には数10nH～数100nHの浮遊インダクタンスが存在し、上述の絶縁基板には数100pFの浮遊容量が存在しています。また、IGBTチップ自身のPN接合部には接合容量が存在します。

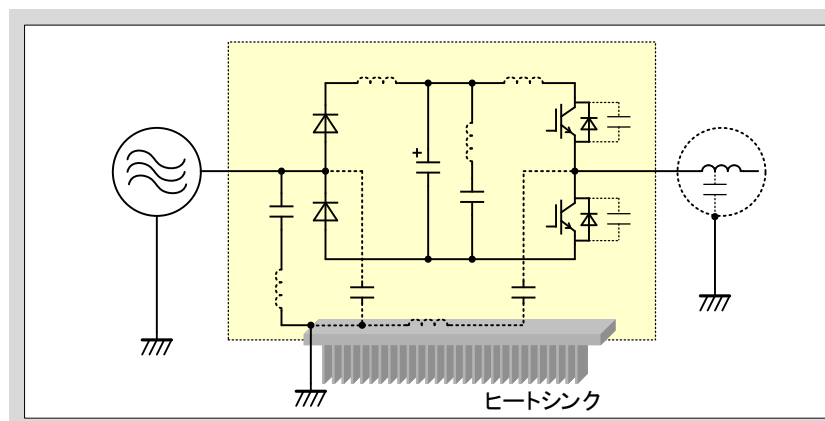


図10-10 寄生のL、Cを考慮した等価回路

例えば、配線の浮遊インダクタンスが200nH、基板の浮遊容量が500pFであったとし、これがループ状になっていれば、そのループの共振周波数 f_0 は、

$$f_0 = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{200\text{nH} \times 500\text{pF}}} \approx 16\text{MHz}$$

となります(図10-11)。

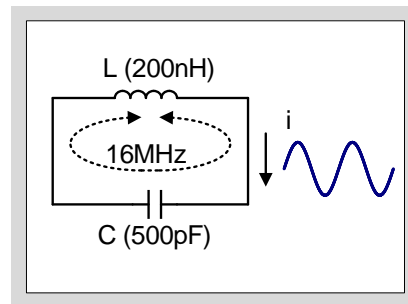


図10-11 寄生インダクタンスと容量との共振現象

IGBTのスイッチングがトリガとなって、このループに16MHzの共振電流が流れると、その影響が雑音端子電圧や放射ノイズとなって現れます。上の例では、IGBTモジュールの絶縁基板を介した16MHzのコモンモードノイズ電流が接地線に流出しますので、これが電源側に伝播し雑音端子電圧のピークとなって現れます。この共振周波数が30MHz以上になると、放射ノイズのピークとなって観測されることとなります。

各回路部品の浮遊容量・浮遊インダクタンスの例を表10-1に示します。

表10-1 主回路構成部品の寄生L、C値の例

回路部品名称	浮遊C	浮遊L	備考
IGBTモジュール PN端子間	—	20 ~ 40nH	
IGBTチップ単体	100 ~ 200pF	—	電圧依存性が大きい
スナバコンデンサ		20 ~ 40nH	
内部絶縁基板	500 ~ 1,000pF	—	
電解コンデンサ	100pF	—	内部電極-取付け金属バンド間
鉄心入りリアクトル	50 ~ 200pF	—	数MHz以上はC成分
バリスタ	100 ~ 200pF	—	高耐圧品ほどCは小
モータ	13,000pF	—	3φ15kWモータの例
シールド付4芯ケーブル	数100pF	数100n ~ 数μH	1m当たり
配線バー	—	数100nH	1cm当たり概略100nH

実際のシステムではこれらの要素が複雑に接続されており、意図しない寄生のLC共振回路が構成されることがあります。IGBTのスイッチングに伴い、これらのLC回路において共振が発生し、雑音端子電圧や放射ノイズのピークとなって測定されます。

一般的に雑音端子電圧・放射ノイズそれぞれにおいてピークを発生させやすい共振ループを表10-2、図10-12に示します。

表10-2 インバータシステムにおける共振周波数とループの例

No.	周波数	雑音端子/放射	ノルマル/コモン	経路
(1)	1 ~ 4MHz	雑音端子	コモン	モータ容量～配線インダクタンス
(2)	5 ~ 8MHz	雑音端子	コモン	DCB基板容量と配線インダクタンス
(3)	10 ~ 20MHz	雑音端子	コモン	DCB基板容量と配線インダクタンス
(4)	30 ~ 40MHz	放射	ノルマル	デバイス容量～スナバコンデンサ

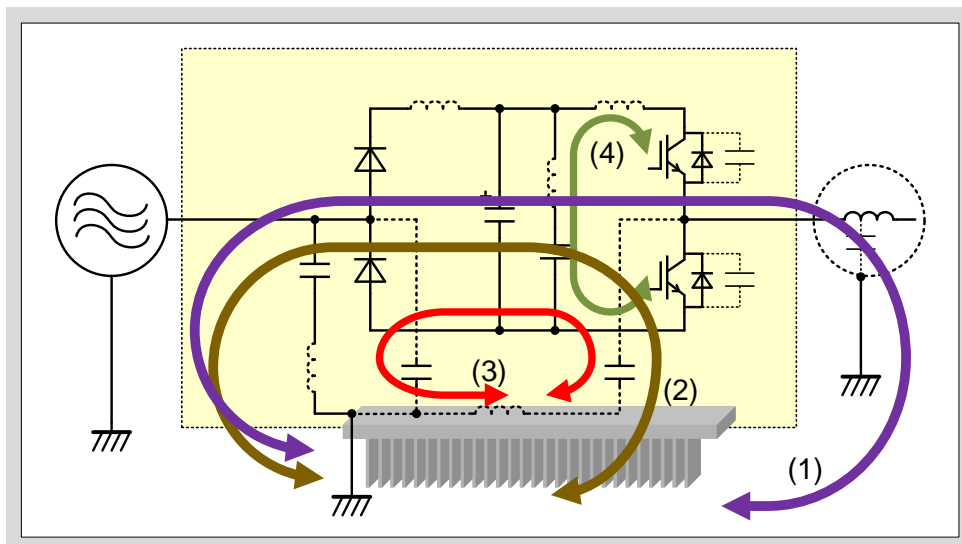


図10-12 表10-2における経路の例

システムの構成により配線長(インダクタンス)や浮遊容量は様々ですが、対象となるシステムに対する固有の浮遊L/Cを概算すると、おおよその共振周波数が推定できます。

2.4 IGBTモジュールの特性が影響する周波数帯

前述したように、汎用インバータなどのモータ駆動システムで対象となる伝導性ノイズの周波数帯域は、150kHz～30MHzです。図10-13にインバータの雑音端子電圧測定例を示します。図10-13の波形からわかるように、雑音端子電圧は150kHz付近が一番高く、周波数が高くなるほどなだらかに減衰する特性となります。

この雑音端子電圧スペクトルは、矩形波状のノイズ源(IGBTのスイッチング)におけるキャリア周波数(数千kHz～20kHz程度)の高調波成分が現れているため、IGBTモジュール自身のスイッチング特性にはほとんど影響されません。これは図10-14に示すようにIGBTモジュールスイッチング時の電圧の立上り・立下り時間はおよそ50～200ns程度で、これを周波数に換算すると2～6MHzとなり、これ以下の周波数帯域では立上り・立下り時間の差には依存しないためです。

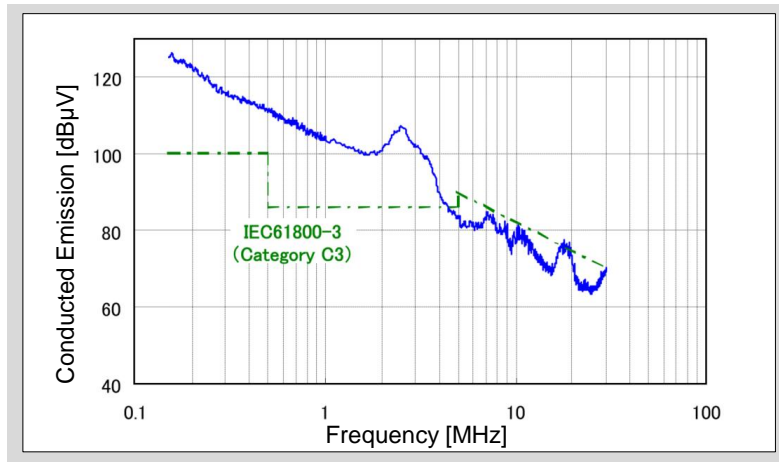


図10-13 汎用インバータの雑音端子電圧例

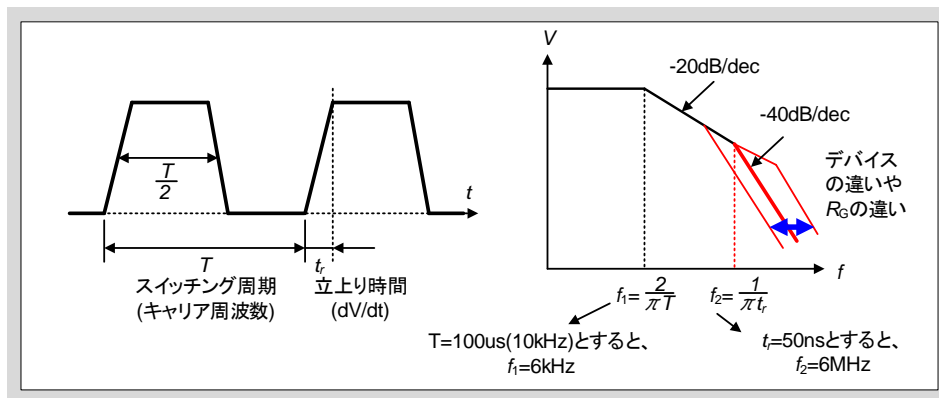


図10-14 IGBTの電圧波形と周波数スペクトル

また、放射ノイズ(30MHz～)の測定結果例を図10-15に示します。放射ノイズも雑音端子電圧と同様に、規格周波数帯域の中で一番低い30MHz付近が一番高くなり、周波数が高くなるにつれて減衰する特性となります。このように、IGBTのスイッチングによるノイズのスペクトルは、CPUクロックのような鋭いピークではなく、比較的ブロードな特徴があります。

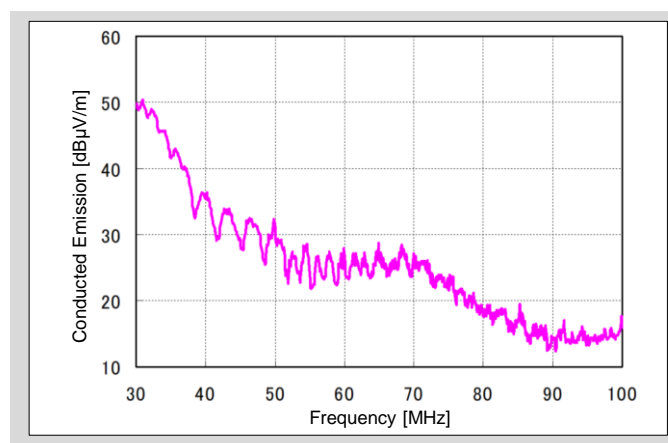


図10-15 7MBR100U4B120の放射ノイズスペクトル(標準駆動条件)

3. IGBTモジュールの適用におけるEMI対策

3.1 伝導性ノイズ(雑音端子電圧)対策

3.1.1 フィルタの設置

伝導性ノイズ対策は交流電源入力側にフィルタ回路を設置し、インバータで発生したノイズ電流が電源側に流出しないようにすることが一般的です。フィルタ回路はL、C要素で構成し、目標とする規格値に対し必要な減衰量を得られるようにフィルタ回路のカットオフ周波数を設計します。また、ノイズ対策用フィルタは磁性体メーカーやコンデンサメーカーなどから各種が市販されていますので、対応規格や必要な電流などに応じて選択すると良いでしょう。

IEC61800-3カテゴリC2に適合すること狙って設計した入力フィルタの低減効果を図10-16に示します。

フィルタがない場合、150kHzにおいて125dB μ V程度であった雑音端子電圧が、フィルタを挿入したことにより70dB μ Vまで減衰しており、規格値に対して数dBのマーヅンをもってクリアすることができます。

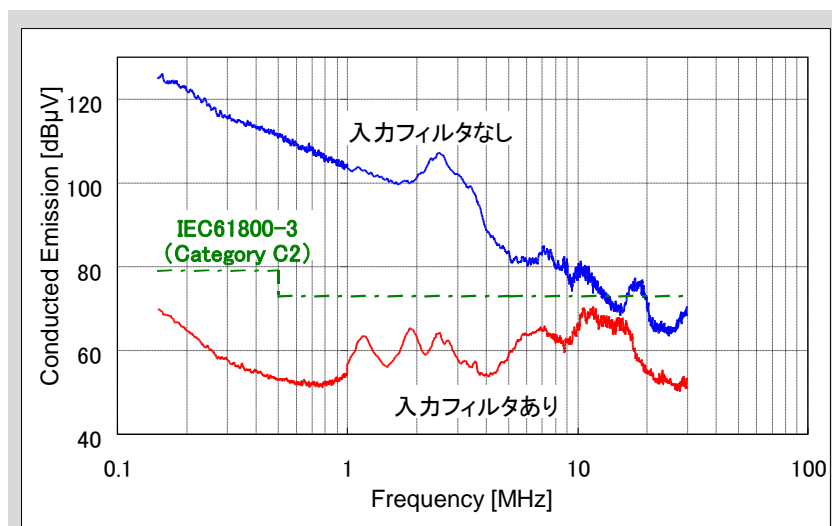


図10-16 3φ200V/37kWインバータにおける雑音端子電圧測定結果例 (QP値)

3.1.2 フィルタを適用する場合の注意点

理想的なフィルタの場合、周波数が高くなるほど減衰量は大きくなりますが、実際のフィルタ回路では、図10-17に示すように、ある程度の周波数以上では理想的な減衰特性が得られなくなる現象が生じます。これは前述のように、フィルタ回路に使用する部品にも寄生のL、Cが存在するため、前項図10-16に示す雑音端子電圧測定結果のように1MHz以上の周波数帯域で減衰効果が小さくなる傾向となります。

さらに10MHz付近の高い周波数帯域でピークが生じることによって規格に対するマーヅンがもっとも小さくなっています。測定環境によっては、この10MHz付近のレベルが上昇して規格値をオーバーする場合も考えられます。

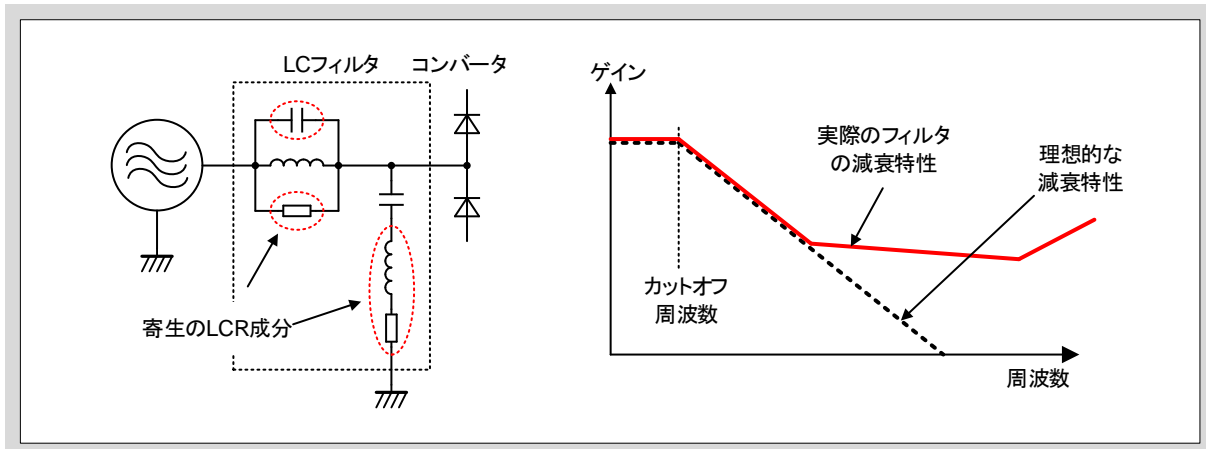


図10-17 理想的なフィルタと実際のフィルタの減衰特性

前項で述べた雑音端子電圧のピークが10MHz以上の帯域で生じるひとつの要因として、IGBTモジュールの絶縁基板を介した共振が挙げられます。絶縁基板と主回路の定数が図10-11に示す定数であったとすると、16MHzで雑音端子電圧のピークが生じる事となります。10MHz以上の周波数で共振するループのLC定数は数百pF、数百nHオーダーでIGBTチップの寄生容量、絶縁基板容量やパッケージ内部の配線インダクタンスが要因となっている場合があります。図10-18に、DCB基板を介した共振のコモンモード回路モデル例を示します。

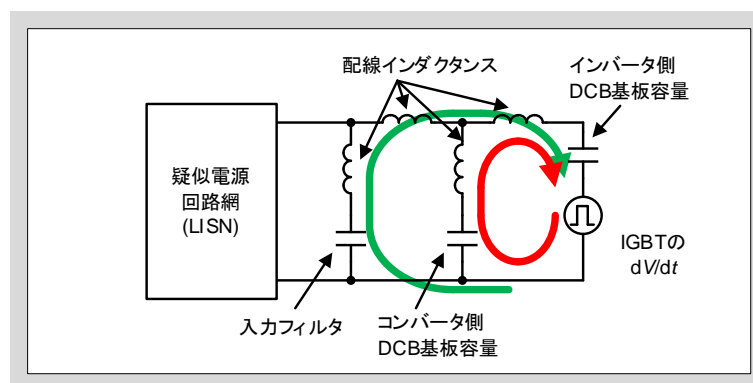


図10-18 IGBTの絶縁基板を介した共振の回路モデル例

入力フィルタとして接続しているコンデンサのインダクタンスとインバータ側モジュールの基板容量との共振、コンバータ・インバータモジュール間の共振現象を示しています。このように、ノイズ対策のためにフィルタやバリスタなどを追加すると、フィルタの寄生L、Cとの共振によりピークが生じる場合があるので注意が必要です。

3.1.3 IGBTモジュールへの雑音端子電圧対策

上述したような雑音端子電圧スペクトルの高周波帯域で発生しているピークを低減させるためには、

- a. スイッチングするIGBTの dV/dt を抑制する
- b. 共振ループのインピーダンスを上げて、共振電流を抑制する

が必要です。ただし、そのデメリットとして

- a. dV/dt を下げるとIGBTの損失が増大する
- b. L 、 C の定数を増減させるだけでは共振周波数が移動する結果となり、ピーク値は下がりにくい。また、構造・物理上、寄生LC成分をなくすことは不可能。

が挙げられます。

(1)ゲート抵抗の調整による雑音端子電圧の対策

図10-19に7MBR75U4B120を適用したインバータの雑音端子電圧スペクトル例(入力フィルタあり)を示します。ゲート抵抗を標準値、2倍、3倍と増加させた場合、10MHz付近の雑音端子電圧ピークが5dB程度抑制されたことがわかります。ただし、ゲート抵抗を2倍以上大きくしても、低減効果は小さくなっていきますので、スイッチング損失の増加によるデメリットと併せて対策の効果を判断する必要があります。

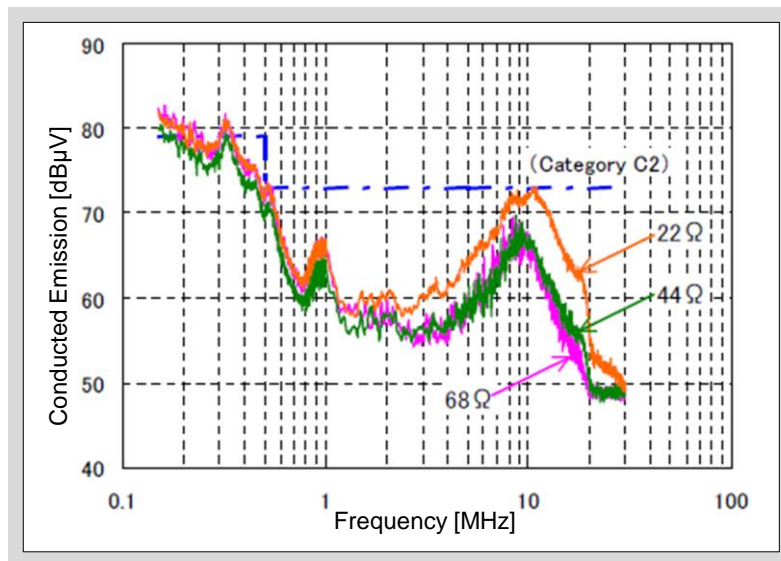


図10-19 7MBR75U4B120の雑音端子電圧測定例

(2)フェライトコアによる共振の抑制

フェライトコアはノイズ対策用としてよく用いられる部品のひとつです。その等価回路は一般的にLRの直列回路として示されます(図10-20)。

また、フェライトコアの磁性体としての特性(L成分: μ' 、R成分: μ'')は、図10-21のようになっています。

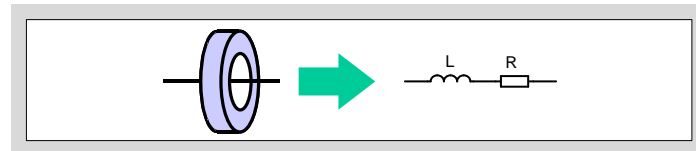


図10-20 フェライトコアの等価回路

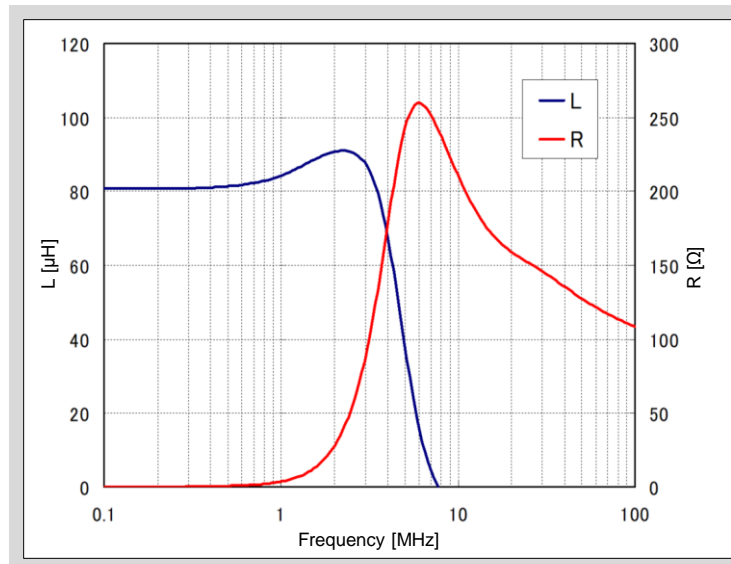


図10-21 フェライトコアのインピーダンス(L、R)特性例

このフェライトコアを、上に述べたノイズのピークを生じる共振ループに挿入すると、以下のような回路モデルになります。

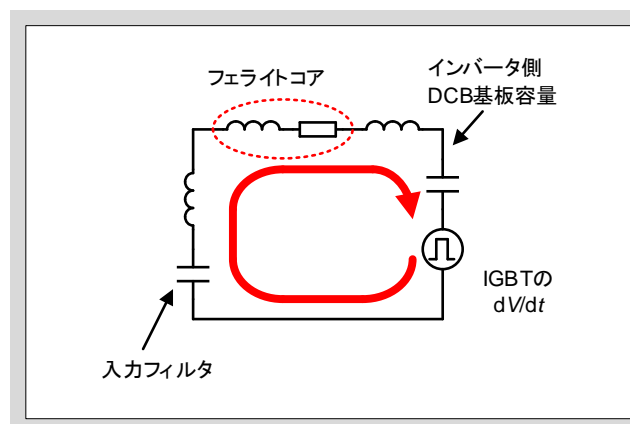


図10-22 フェライトコア挿入時の等価回路

ループの定数(共振周波数)に応じて、その周波数に最適なインピーダンス特性を持つフェライトコア材を選定することにより、共振にダンピングをかけてノイズのピークを抑制することが可能です。

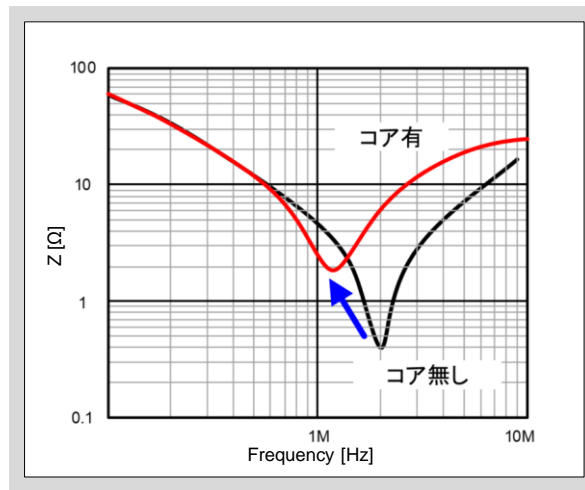


図10-23 コア対策前後での共振ループのインピーダンス特性

コア対策有無による共振ループのインピーダンス特性を図10-23に示します。共振点ではインピーダンスが最低となり、大きな共振電流が流れるため雑音端子電圧にピークを生じます。コアを挿入することによりインピーダンスを上げ、共振にダンピングをかけることで雑音端子電圧を効果的に抑制することができます。

図10-24、図10-25にコモンモード・フェライトコアをインバータ主回路に実装した対策例、及び低減効果を示します。

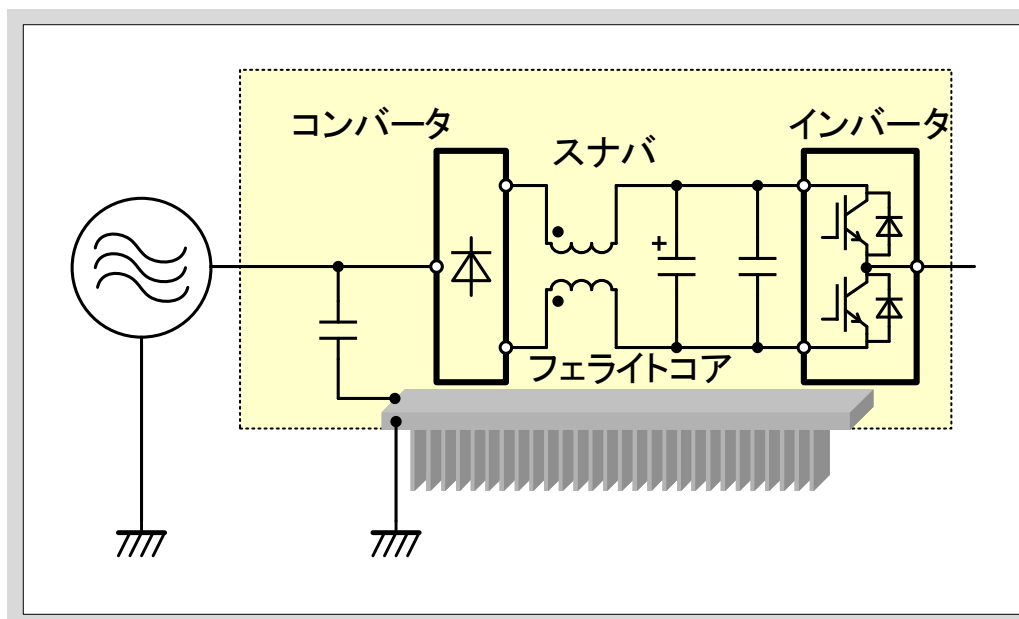


図10-24 コモンモード・フェライトコアによる対策例

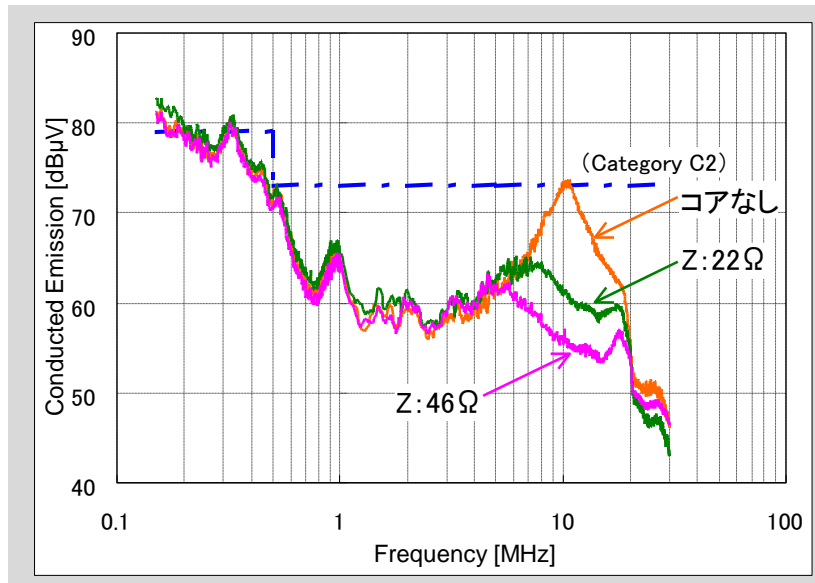


図10-25 雑音端子電圧測定結果

未対策時のループインピーダンスは約 8Ω 程度ですので、これを 30Ω 程度までフェライトコアで増加させることにより約 10dB のピーク低減を図ることができます。

ゲート抵抗での対策と異なり、コアを適用する場合はIGBTの損失が増加することなくノイズ対策が可能です。

3.1.4 IGBTの放射性ノイズ対策

放射性EMIノイズの主な要因はIGBTがターンオン(対向アーム側のFWDが逆回復)する際に生じる高い dv/dt がトリガとなって、半導体デバイスの接合容量と配線(主にIGBTモジュール内部配線とスナバコンデンサ間の配線)上の浮遊インダクタンスで生じる高周波のLC共振によるものと考えられます(図10-26参照)。これは、前述した雑音端子電圧におけるピークと同様の発生メカニズムです。

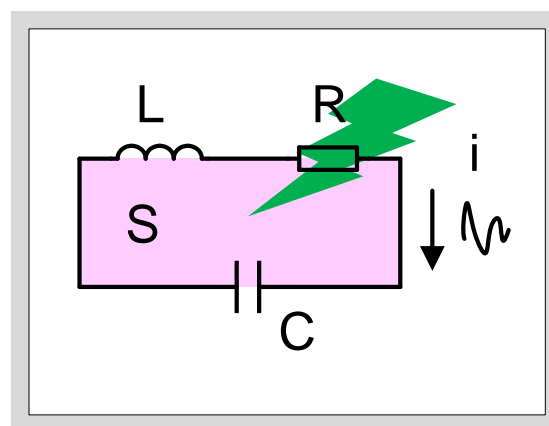


図10-26 IGBTモジュールとスナバCで構成されるループ

(1) ループ面積Sの低減

上述したように、スイッチング時に誘発される高周波ノイズ電流は、デバイスの寄生容量とスナバコンデンサで構成されるLCループの共振電流です(図10-12の経路(4))。

2in1パッケージクラスの中・大容量IGBTモジュールでは、モールド形のスナバコンデンサを端子に直にネジ止めし、ループの放射面積をできるだけ小さくすることを推奨します。また、これはスイッチング時のサージ電圧抑制の観点からも有効です。

6-Pack、PIMタイプなど、ピン端子形IGBTモジュールではパワー基板に実装するケースがほとんどですが、スナバコンデンサはできるだけP/N端子ピン近くに配置して下さい。

(2) 電圧のスペクトルを小さくする

前述したように、IGBT/FWDがスイッチングする際の電圧波形のスペクトルは図10-27に示すようになります。

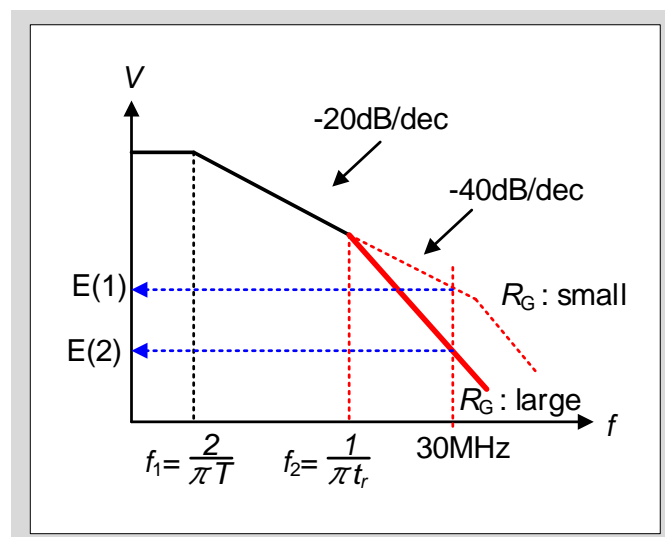


図10-27 IGBTのスイッチング電圧波形のスペクトル

従来、ゲート抵抗を増加してスイッチング波形を鈍らせることが対策手法として一般的に適用されますが、これは図10-27の f_2 を低周波化し、30MHz以上のスペクトルを低減させていることになります。図10-27に示すように、 R_G が小さく、電圧の立上り・立下り時間が短い(dv/dt が大きい)場合の30MHz成分E(1)に対し、 R_G が大きく、 dv/dt が小さい場合、30MHz成分はE(2)のように小さくなります。E(1)、E(2)は(2)式のEに相当しますので、結果的に dv/dt の低減はノイズ電流 I を抑制することになります。

図10-28に放射ノイズのゲート抵抗依存性の一例を示します。仕様書に記載のゲート抵抗値に対し2倍程度の値とすることで、大幅に放射ノイズを抑制できることがわかります。しかし、ゲート抵抗調整により、放射ノイズを抑制すると、スイッチングが遅くなる(dv/dt が小さくなる)ためスイッチング損失は悪化します。その結果、装置の運転条件によっては温度が上昇し、ジャンクション温度が定格を越える可能性があるため、確認が必要となります。

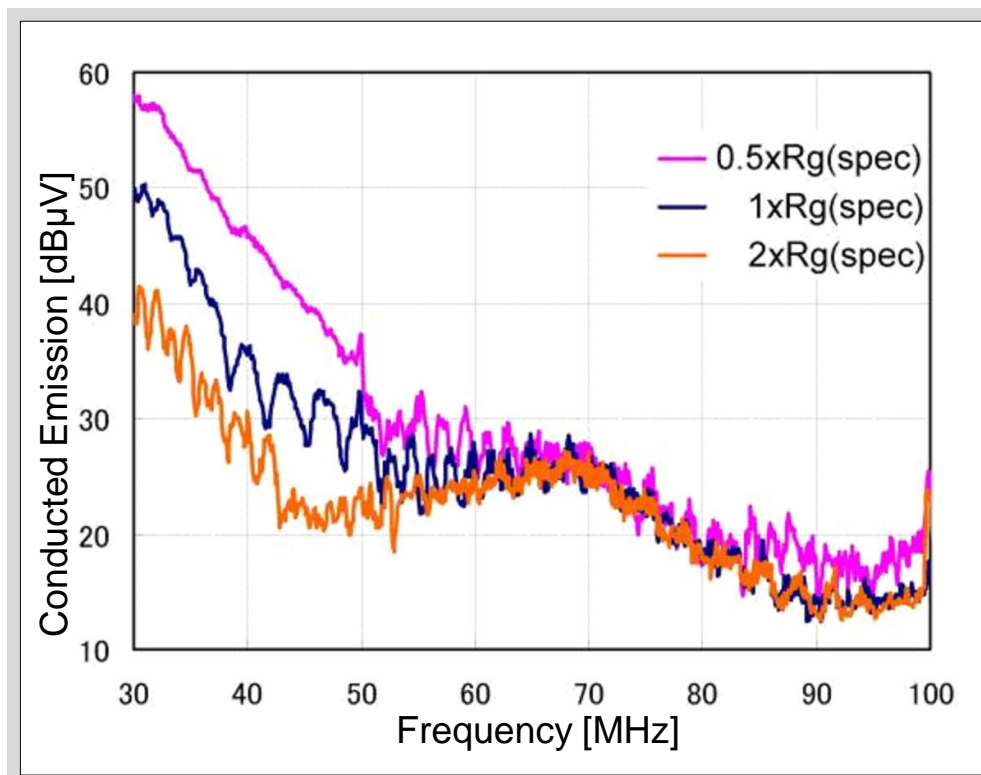


図10-28 放射ノイズのゲート抵抗依存性(7MBR100U4B-120)

3.1.5 まとめ

これまで述べてきたように、IGBTがスイッチングすることによって発生するEMI(特に10MHz以上の高周波雑音端子電圧や放射ノイズのピーク)は、IGBT自身及びその周辺回路上に存在する浮遊L、Cの共振により発生しています。原理上、物理上、これらの浮遊L、C成分はゼロにはできません。したがって、ノイズ対策にはこれら問題となるループの共振をいかに的確に発見、対策できるか、ということが重要になります。

第11章 パワーモジュールの信頼性

1. 信頼性の基礎	11-2
2. 信頼性試験	11-4
3. パワーサイクル寿命	11-5

パワー半導体モジュールの市場は、汎用インバータ、サーボモータ制御、工作機械、エレベータなどにとどまらず、電気自動車や太陽光・風力・燃料電池発電システムなどの実用化に伴い、新たな用途へ広がろうとしています。

富士電機はこれまで各種パワーモジュール製品を開発し、市場要求に答えてきました。今後は更なる市場の拡がりとともに、これらパワーモジュール製品に対する要求性能は今以上に多様化・高度化する方向へ進展すると考えられます。

このような要求に対応するには、パワーモジュールの信頼性確保に対し、十分に注意を払う必要があります。

本章では、パワーモジュール、特にIGBTモジュールの信頼性に関して説明します。

1. 信頼性の基礎

半導体デバイスの故障率経時変化

一般にIGBTモジュールなどの電子機器・電子部品の故障率は、図11-1に示すようなバスタブカーブ形の故障率カーブとなります。この故障率カーブは初期故障期、偶発故障期、磨耗故障期の3種類の期間で示されます。

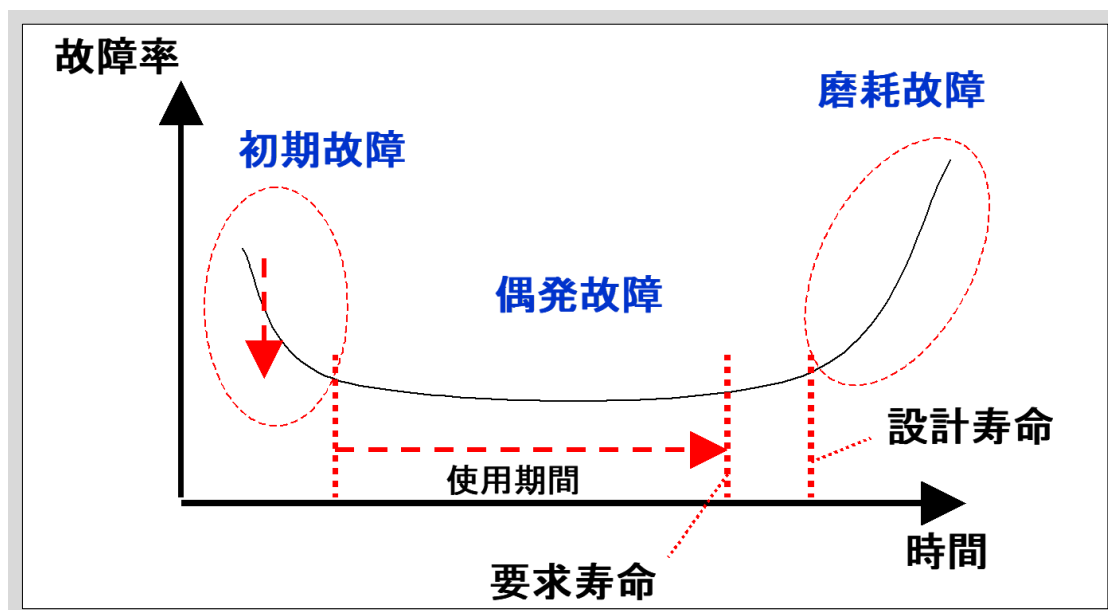


図11-1 半導体デバイスの故障率経時変化

上記故障率カーブにおいて、半導体デバイスの1つであるIGBTモジュール製品の初期故障はIGBT・FWD中の微細な欠陥、DCBの欠陥、信号線を接続するワイヤの接触などのごく微細な欠陥や人為的ミスなどに起因して発生します。

このような欠陥やミスはIGBT・FWDチップ設計、モジュール構造設計、チップ製造工程設計、組立工程設計において、様々な設計手法を用いた品質向上活動を継続して行なうことで低減することが可能です。しかし、設計段階でこれらを完全になくすことは非常に困難ですので、スクリーニング試験(出荷試験)が必要となります。

富士電機においてもスクリーニング試験を適用することによって初期故障率の低減に取り組んでいます。

故障率カーブの偶発故障期は、初期故障品が除去されたことで、その故障率はほぼ一定に落ち着きます。この故障率が一定となる期間はIGBTモジュールや他の部品などで構成されるシステム全体の使用条件や環境によって変わり、システム固有の信頼度に相当します。この期間に生じる偶発故障は、過電圧(G-E間、C-E間)、過電流、過熱など、製品仕様書に記載の最大定格を超える過剰なストレスが印加された場合に起こることが一般的です。

これより、偶発故障期での故障率低減のためにはシステムの最悪運転条件において各種特性が最大定格を超えないよう設計・確認する必要があります。そのために使用電圧、使用電流などの運転条件は仕様書に記載の最大定格に対し、デレーティングして使用することを推奨します。

故障率カーブの磨耗故障期は製品寿命による故障期であり、磨耗や疲労によって故障を引き起します。したがって、IGBTモジュール製品の長期信頼性を確保するためには、磨耗故障に達する前に製品寿命となるように設計する必要があります。

当社では次節以降に示す長期信頼性試験を設計段階で検証し、品質確認を行なっています。特に、パワーサイクル故障モデルについては、第3項に示す ΔT_{vj} パワーサイクル(ΔT_{vj} -P/C)と ΔT_c パワーサイクル(ΔT_c -P/C)の2モデルについて寿命確認を行なっています。IGBTモジュール製品寿命設計を行なう際、本パワーサイクル寿命を考慮し、寿命内で設計して下さい。

また、製品寿命は使用環境、使用方法によって大きく変わりますので考慮の上、設計して下さい。

2. 信頼性試験

富士電機では長期信頼性確保のために、各種信頼性試験を実施し設計検証を行なっています。下記の表11-1、表11-2に富士電機の第7世代IGBTモジュールであるXシリーズについて、代表的な信頼性試験の抜粋を示します。なお、詳細につきましては納入仕様書を参照して下さい。

表11-1 Xシリーズでの信頼性試験(環境試験)

Test categories	Test items	Test methods and conditions	Reference norms JEITA ED-4701 (Aug.-2013 edition)	Number of sample	Acceptance number
Environment Tests	1 High Temperature Storage	Storage temp. : 125±5°C Test duration : 1000hr.	Test Method 201A	5	(0:1)
	2 Low Temperature Storage	Storage temp. : -40±5°C Test duration : 1000hr.	Test Method 202A	5	(0:1)
	3 Temperature Humidity Storage	Storage temp. : 85±2°C Relative humidity : 85±2% Test duration : 1000hr.	Test Method 103A Test code C	5	(0:1)
	4 Temperature Cycle	Test temp. : High temp. 125+15/-0°C Low temp. -40+0/-10°C Minimum soak time : 15 min. Number of cycles : 100cyc	Test Method 105A	5	(0:1)
	5 Thermal Shock	Test temp. : High temp. 100+10/-2°C Low temp. 0+2/-10°C Used liquid : Water with ice and boiling water Dipping time : 5min.par each temp. Transfer time : 10sec. Number of cycles : 10cycles	Test Method 307B Condition code B	5	(0:1)

表11-2 Xシリーズでの信頼性試験(耐久試験)

Test categories	Test items	Test methods and conditions	Reference norms JEITA ED-4701 (Aug.-2013 edition)	Number of sample	Acceptance number
Environment Tests	1 High Temperature Reverse Bias (IGBT/FWD chip)	Test temp. : $T_{vj} = 175 \pm 5^\circ\text{C}$ Bias voltage : $V_{CE} = 0.8 \times V_{CES}$ Bias method : Applied DC voltage to C-E $V_{GE} = 0\text{V}$ Test duration : 1000hr.	Test Method 101A	5	(0:1)
	2 High Temperature Bias (for Gate)	Test temp. : $T_{vj} = 175 \pm 5^\circ\text{C}$ Bias voltage : $V_{GE} = +20\text{V}$ or -20V Bias method : Applied DC voltage to G-E $V_{CE} = 0\text{V}$ Test duration : 1000hr.	Test Method 101A	5	(0:1)
	3 Temperature Humidity Bias (IGBT/FWD chip)	Test temp. : $85 \pm 2^\circ\text{C}$ Relative humidity : $85 \pm 5\%$ Bias voltage : $V_{CE} = 0.8 \times V_{CES}$ Bias method : Applied DC voltage to C-E $V_{GE} = 0\text{V}$ Test duration : 1000hr.	Test Method 102A Condition code C	5	(0:1)
	4 Intermitted Operating Life (Power Cycle) (for IGBT)	ON time : 2 sec. OFF time : 18 sec. Test Temp. : $\Delta T_{vj} = 100 \pm 5$ deg. $T_{vj} \leq 175^\circ\text{C}$, $T_s = 75 \pm 5^\circ\text{C}$ Number of cycles : 60000 cycles.	Test Method 602	5	(0:1)

3. パワーサイクル寿命

IGBTモジュールは、使用動作条件に応じて温度の上昇・下降が生じます。温度の上昇・下降によってIGBTモジュールの内部構造は熱ストレスによる応力を受けて疲労・劣化が進みます。この疲労・劣化は、温度の上昇と下降の変動幅に大きく依存するため、運転条件や環境条件によって寿命が異なります。熱ストレスによる寿命は、パワーサイクル寿命(パワーサイクル耐量)と呼ばれます。パワーサイクル寿命は、温度変化 ΔT に対する繰り返しサイクル数の関係を表わしたパワーサイクル寿命曲線から算出できます。その曲線は2種類あります。

1つは ΔT_{vj} -P/C寿命で、素子のジャンクション温度が急激に上昇・下降することで生じる故障です。故障モードはチップ表面のアルミワイヤ接合部の劣化またはチップ直下のはんだ接合部の劣化による故障が支配的となります。

もう1つは ΔT_c -P/C寿命で、ジャンクション温度 T_{vj} の上昇・下降によるケース温度(主にベース温度) T_c の変化によって生じる故障です。故障モードは絶縁基板DCBと銅ベース間の接合に使用しているはんだ接合部の劣化による故障が支配的となります。

ΔT_{vj} -P/C、 ΔT_c -P/Cそれぞれの測定方法とパワーサイクル寿命曲線について次頁以降に記載します。

3.1 ΔT_{vj} -P/C寿命曲線

図11-2に ΔT_{vj} -P/C試験の通電パターンを示します。図11-3及び図11-4に ΔT_{vj} -P/C試験時の等価回路図と T_C 及び T_s 測定位置の概略図をそれぞれ示します。 ΔT_{vj} -P/C試験では、 T_{vj} を比較的短い時間の周期で急激に上昇・下降させます。したがってシリコンチップとDCB間及びシリコンチップとアルミワイヤ間で温度差が生じるため、それらの間に熱ストレスが発生します。このような理由から ΔT_{vj} -P/Cは主にアルミワイヤとチップの接合及びシリコンチップ下はんだ部分の寿命を示します。

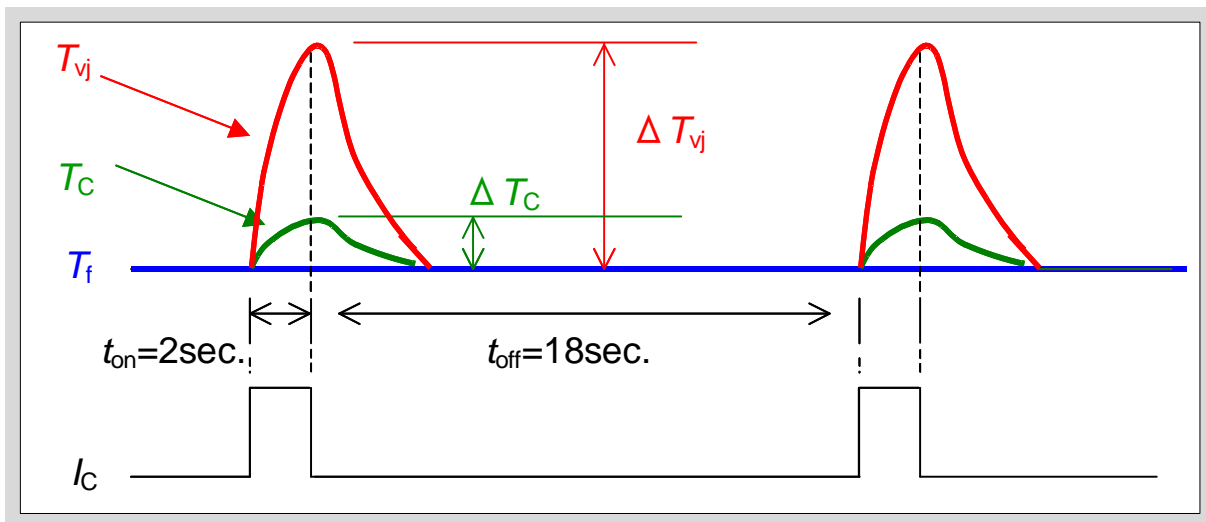


図11-2 ΔT_{vj} -P/Cの通電パターンと温度推移の模式図

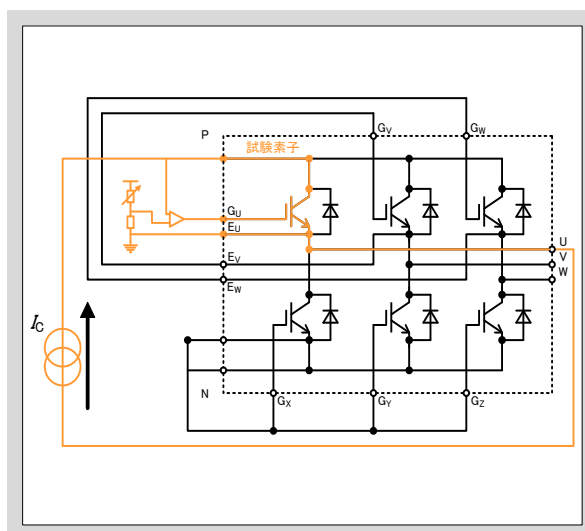


図11-3 ΔT_{vj} P/C試験の等価回路

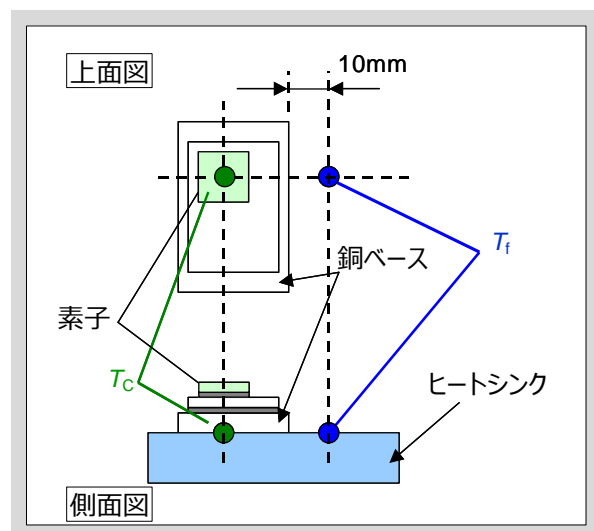


図11-4 T_C 及び T_s 測定位置の概略図

図11-5にIGBTモジュールの ΔT_{vj} -P/C寿命曲線例として、Uシリーズ、Vシリーズのカーブを示します。図11-5の $T_{vj(min)}=25^{\circ}\text{C}$ のラインはヒートシンクの温度を 25°C に固定し、チップ温度を変化させたときの寿命サイクル数を表しています。例えば $\Delta T_{vj}=50^{\circ}\text{C}$ の場合ではヒートシンク温度が 25°C でジャンクション温度が 75°C に達する条件となります。一方 $T_{vj(max)}=150^{\circ}\text{C}$ のラインはジャンクション到達温度を 150°C に固定しヒートシンク温度を変化させたときの寿命サイクル数を表しています。例えば $\Delta T_{vj}=50^{\circ}\text{C}$ の場合ではヒートシンク温度が 100°C でチップ温度が 150°C に達する条件となります。このように同一の ΔT_{vj} でもヒートシンク温度及びジャンクション到達温度が高いほど、その寿命は短くなります。

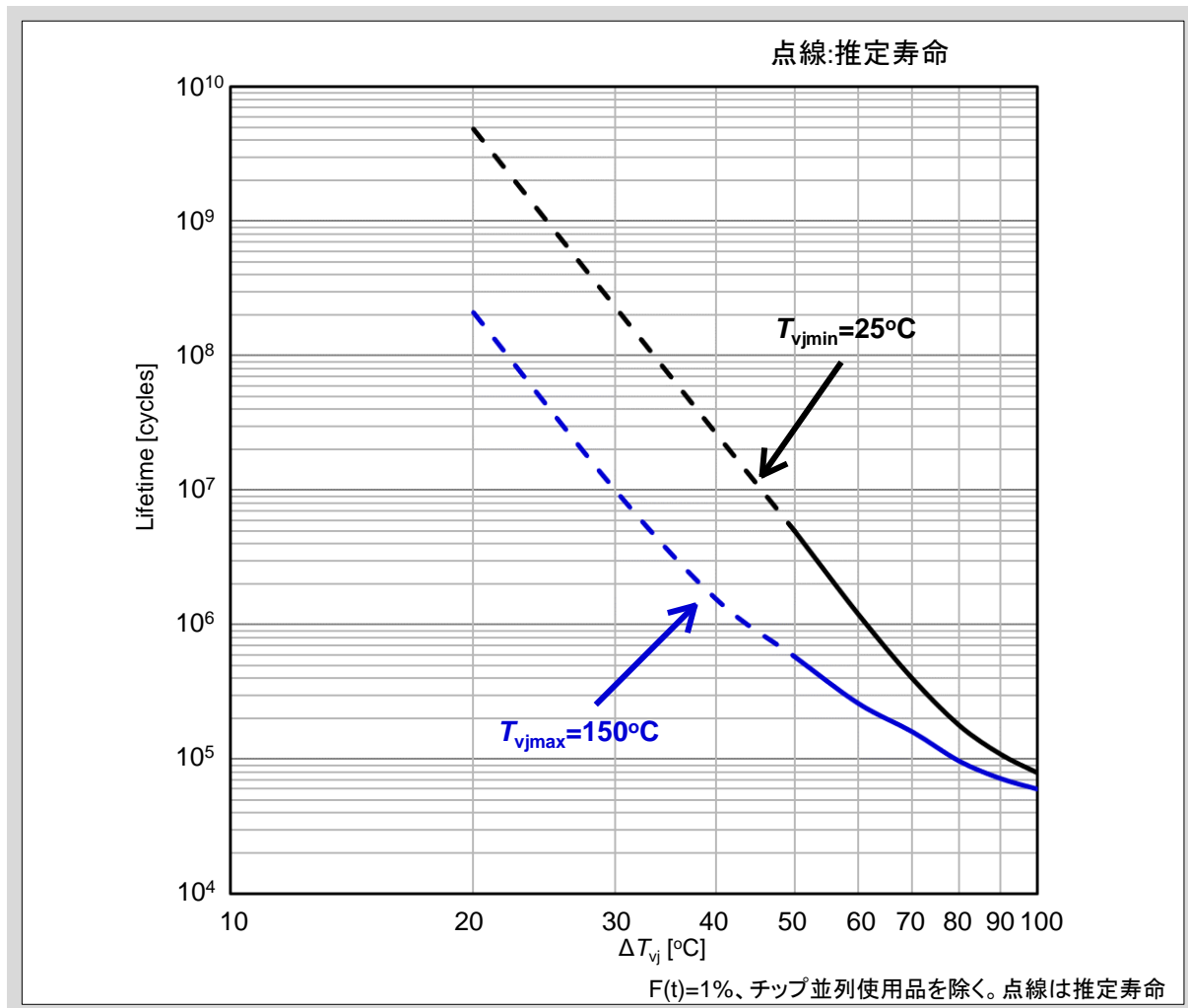


図11-5 ΔT_{vj} -P/C寿命曲線の例

3.2 実際の装置における ΔT_{vj} -P/C寿命の考え方

例えば図11-6に示すモータの加速・減速や起動・停止が頻繁に起こる装置では最大ジャンクション温度 T_{vj} とヒートシンク温度 T_f の差を ΔT_{vj} として(図11-2参照)、 ΔT_{vj} -P/C寿命を求めて下さい。また求めた寿命が目標設計製品寿命より充分長いことを確認して下さい。ただし、このような運転条件時の寿命設計は定常運転時の ΔT_{vj} から求めないよう注意して下さい。加速、減速、起動や停止時では定常運転時よりも大きな温度変化が生じるため、そのジャンクション温度変化により寿命が決まることによります。また、0.5Hzなどで低速運転をするインバータシステムでは、ジャンクション温度変化が大きくなるので、このときの ΔT_{vj} に充分注意して製品寿命を設計して下さい。

装置の運転1周期内に複数の加減速運転や低速運転がある場合、後述の「1周期に対して複数の温度上昇がある場合のパワーサイクル寿命計算」に記載の計算方法にしたがってパワーサイクル寿命を計算の上、寿命設計をして下さい。

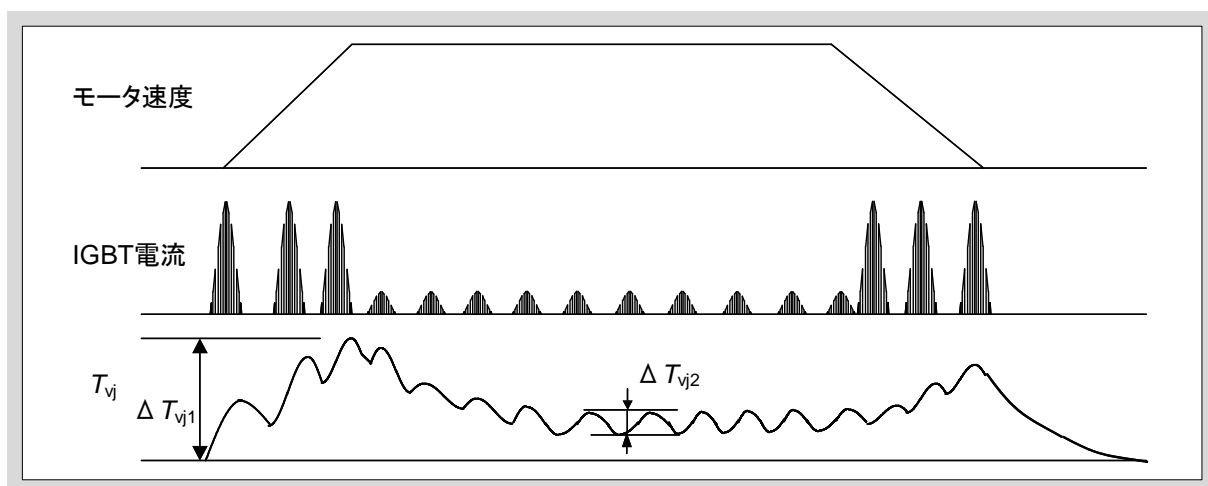


図11-6 実際のインバータにおける動作(例)

3.3 ΔT_C -P/C寿命曲線

図11-7に ΔT_C -P/Cの通電パターンを示します。

図11-8に6-Packモジュールを ΔT_C -P/C試験する時の等価回路図例を示します。 ΔT_C -P/C試験時には、すべてのIGBTに通電し、ケース(銅ベース)全体の温度を上下させます。このとき T_{vj} と T_C の温度差が小さくなるように、 T_C を比較的長い時間の周期で上昇・下降させます。このような温度変化が生じる場合は、銅ベースと絶縁基板DCB間に大きな応力ひずみが支配的になることから、 ΔT_C -P/C寿命は主に絶縁基板DCB下はんだ接合部の寿命を示します。

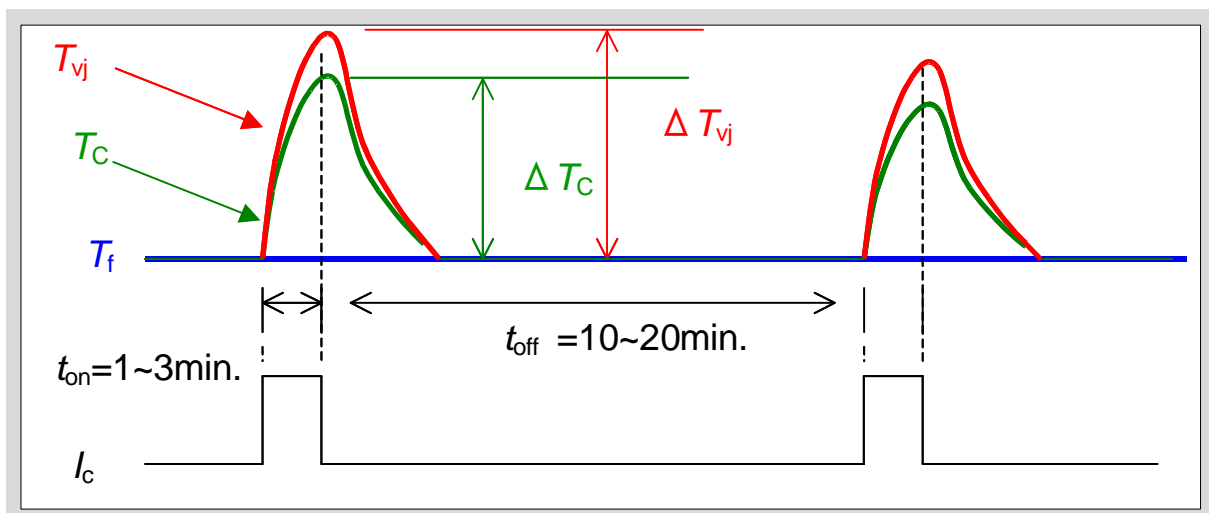


図11-7 ΔT_C パワーサイクルの通電パターン

ΔT_C -P/Cの破壊モードは次のように説明することができます。

T_C を上昇・下降させた場合、絶縁基板DCBとベースの熱膨張係数差によって、その間のはんだ接合部に最も大きな応力ひずみが生じます。温度変化を繰り返すと応力ひずみによりはんだ接合部に亀裂が発生します。亀裂が進行し、シリコンチップが配置された絶縁基板DCBの下まで到達すると、シリコンチップの放熱が悪化(熱抵抗 R_{th} が上昇)するため、 T_{vj} が上昇し、最終的には T_{vj} が T_{vjmax} を越え、熱破壊に至る可能性があります。

図11-9にIGBTモジュールの ΔT_C -P/Cカーブを示します。接合温度とケース温度の差が小さく、ケース温度の上昇・下降が頻繁に起こる場合は、 ΔT_C パワーサイクルカーブから求めた寿命回数が要求される目標設計製品寿命より充分長いことを確認して設計して下さい。

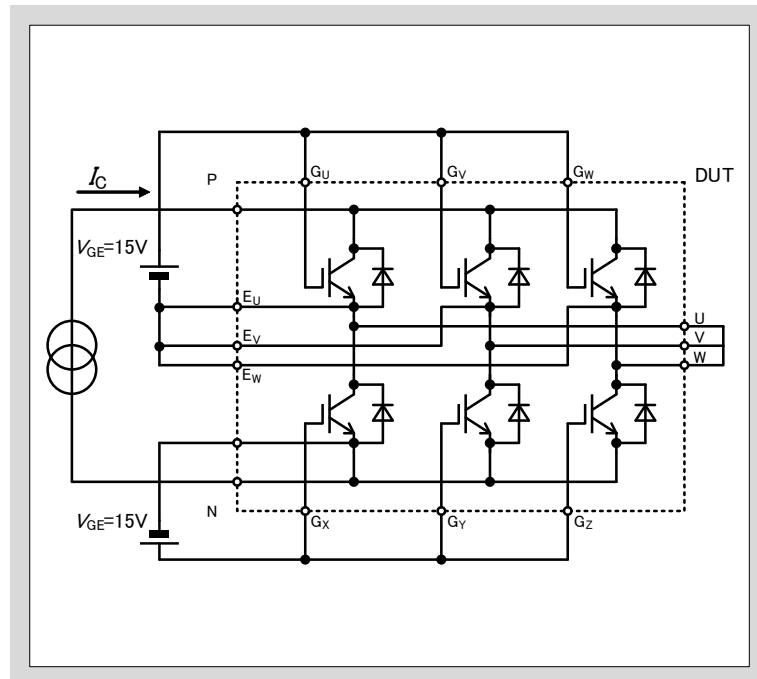


図11-8 ΔT_c -P/C試験の等価回路例

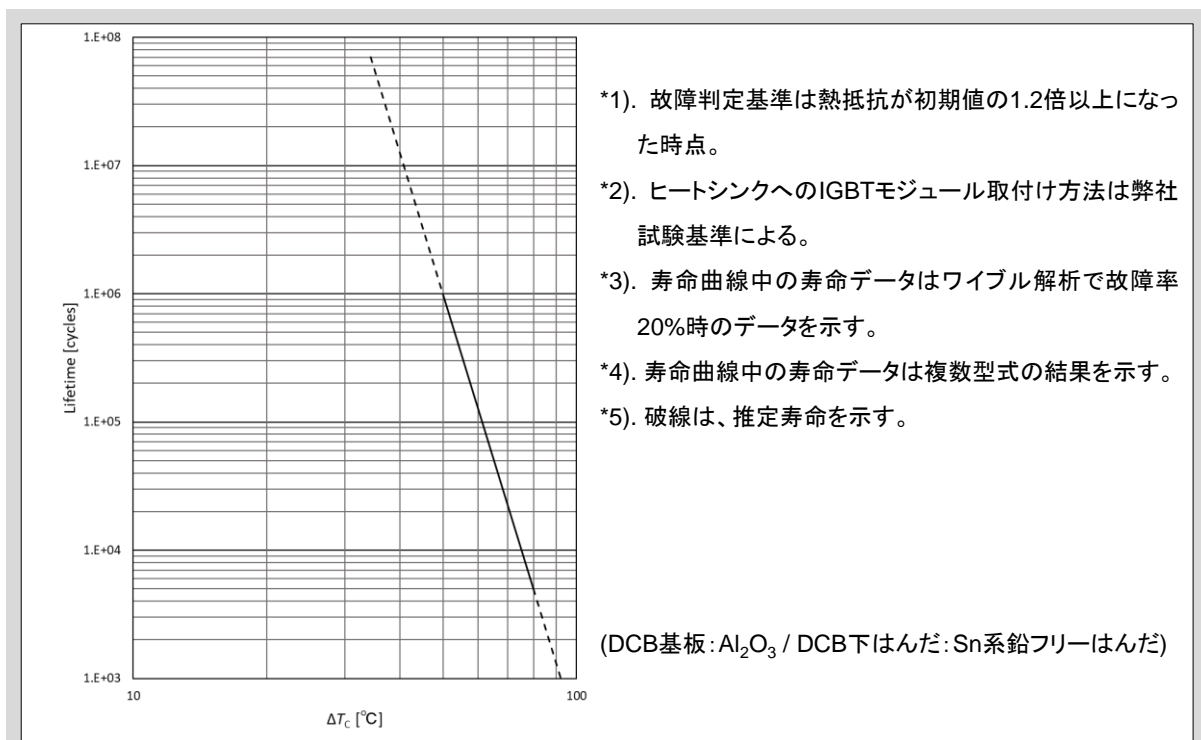


図11-9 ΔT_c パワーサイクル寿命の例

3.4 装置の運転1周期に対して複数の温度上昇がある場合のパワーサイクル寿命計算

IGBTモジュールのパワーサイクル寿命はパワーサイクル中の温度上昇幅及び最大ジャンクション温度に依存します。したがってインバータ運転1周期に対しIGBTモジュールの温度上昇ピークが1回の場合にはパワーサイクル寿命曲線から算出した回数がIGBTモジュールの寿命回数となります。しかしインバータ運転1周期に対しIGBTモジュールの温度上昇ピークが複数回ある場合は複数回の温度上昇の影響を受けるため、パワーサイクル寿命回数は短くなります。

以下に、複数の異なる温度上昇ピークがある場合のパワーサイクル寿命回数計算方法について示します。

インバータ運転1周期に対してn回の温度上昇がある場合、k回目(k=1、2、3、……、n)の温度上昇に対するパワーサイクル寿命回数をP/C(k)とすると合成パワーサイクル寿命回数は下記の式で表わすことができます。

$$P/C = 1 / \left(\sum_{k=1}^n \frac{1}{P/C(k)} \right)$$

n=4回、各温度上昇ピークに対応するパワーサイクル回数が 3.8×10^6 、 1.2×10^6 、 7.6×10^5 、 4.6×10^5 の場合

$$P/C = 1 / \left(\frac{1}{3.8 \times 10^6} + \frac{1}{1.2 \times 10^6} + \frac{1}{7.6 \times 10^5} + \frac{1}{4.6 \times 10^5} \right) = 2.2 \times 10^5$$

と計算できます。

この様にして計算したパワーサイクル寿命回数と運転モード1周期(時間)の積からパワーサイクル寿命時間を求めることができます。上記の運転モード1周期が1800秒 (30分) とした場合

$$2.2 \times 10^5 \times 1800 / (60 \times 60 \times 24 \times 365) = 12.55 \approx 12 \text{年} 6 \text{ヶ月}$$

が寿命時間となります。