

第2章 使用上の注意事項

1. 最大接合温度	2-2
2. 短絡保護	2-2
3. 過電圧保護とSOA	2-3
4. R_G の選定	2-7
5. 並列接続	2-8
6. EMI	2-13
7. 波形振動の抑制方法	2-14

1. 最大接合温度

最大接合部温度 $T_{vj(max)}$ について、第5世代(U,U4シリーズ)以前の従来シリーズでは150°Cであるのに対し、第6世代のVシリーズでは175°Cとなり、25°Cの拡大をしました。

従来シリーズでは $T_{vj(max)}$ が150°Cに対して、一般的には連続動作温度 ($T_{vj(op)}$) は125°C付近で使用していましたが、Vシリーズでは $T_{vj(max)}$ を175°Cにすることにより、JEITAの規格に基づいた長期信頼性を検証することで、150°Cでの連続動作保証が可能なモジュールとしました。

これによりインバータ適用レンジ拡大、適用モジュールやフィンの小型化、出力電流やキャリア周波数の向上などのメリットがあります。

一方、連続運転時の最大温度は150°Cですので、その温度を超えて使用すると、パワーサイクル耐量などの製品寿命の低下を招く可能性がありますので注意してください。

2. 短絡(過電流)保護

IGBTが短絡状態になると、IGBTのコレクタ電流が増加し所定の値を超えるとコレクター-エミッタ間(C-E間)電圧が急増します。この特性により、短絡時のコレクタ電流は、一定の値以下に抑制されますが、IGBTには高電圧・大電流の大きな責務が印加された状態になりますので、可能な限り短時間でこの責務を取り除く必要があります。

図2-1に1700VのSiCハイブリッドモジュールにおける短絡発生時の印加電圧と短絡時間の相関関係を示します。短絡検出時間に関しては、アプリケーションの動作条件とともに本相関関係を参考に設定してください。

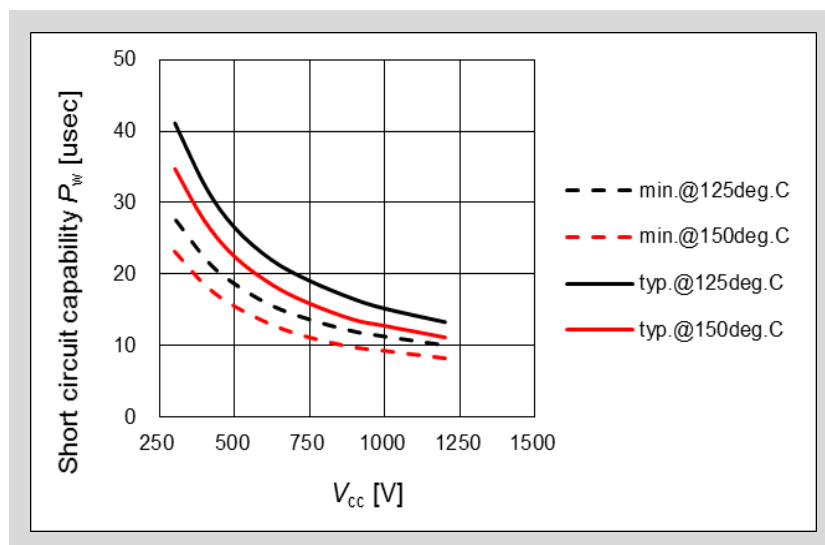


図2-1 1700VのSiCハイブリッドモジュールでの短絡発生時の印加電圧と短絡時間の相関関係

3. 過電圧保護とSOA

3.1 過電圧保護

IGBTはスイッチング速度が速いため、IGBTターンオフ時、またはFWD逆回復時に高い di/dt を発生し、モジュール周辺の配線インダクタンスとその di/dt によってサージ電圧が発生します。このサージ電圧が最大定格電圧を超えると過電圧印加状態となり、最悪の場合には破壊に至ります。これを抑制するためには、一般的にはスナバ回路を付加する、ゲート抵抗 R_G を調整する、主回路のインダクタンスを低減する方法などがあります。

サージ電圧の実際の特性として、SiCハイブリッドモジュール2MSI400VAE-170-53でのサージ電圧特性例を示します。

図2-2はターンオフ時におけるサージ電圧の寄生インダクタンス依存性の一例を示します。この図から分かるように、寄生インダクタンスが大きくなるとサージ電圧が高くなっていることが分ります。特にターンオフサージへの影響が大きくなっていることが分ります。

図2-3はIGBTターンオフ時におけるサージ電圧のコレクタ電圧依存性の一例です。コレクタ電圧依存性が高くなるほどサージ電圧が高くなります。

図2-4はIGBTターンオフ時におけるサージ電圧の電流依存性の一例です。IGBTのターンオフ時のサージ電圧は、一般にコレクタ電流が大きいほうが高くなります。

このように、IGBTモジュールに生じるサージ電圧の値は上記に示した主回路インダクタンス、ゲート駆動条件だけでなく、コンデンサ容量やゲートドライブの能力、スナバ回路の種類などの回路条件や使用条件によって大きく変わります。

したがって、IGBTモジュールの適用時には、それを使用するインバータシステムなどの各種装置で、すべての動作条件においてサージ電圧がRBSOA内に収まることを確認してください。サージ電圧が保証RBSOAを超える場合には、ゲート抵抗の変更や寄生インダクタンスの低減、クランプ回路の付加などによってサージ電圧を低減してください。

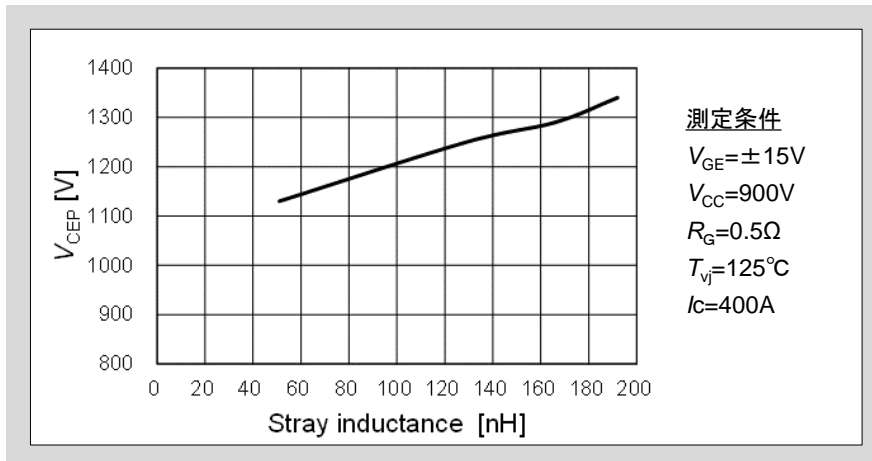


図2-2 IGBTターンオフ時におけるサージ電圧の寄生インダクタンス依存性の例

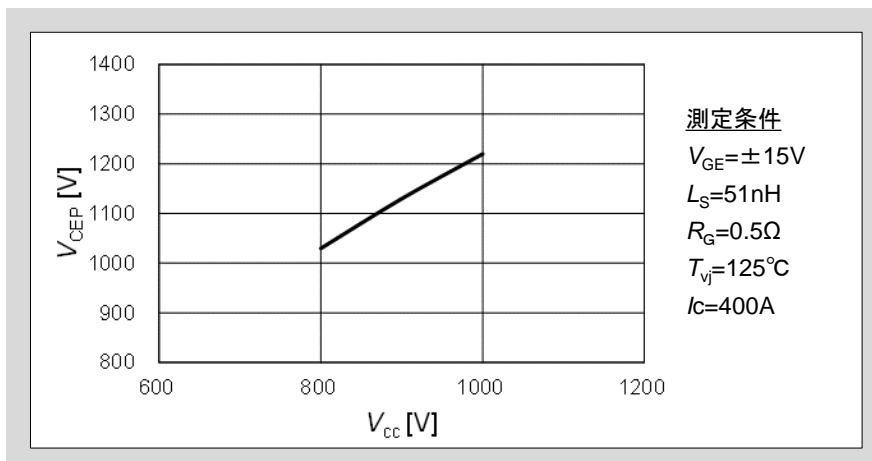


図2-3 IGBTターンオフ時におけるサージ電圧のコレクタ電圧依存性の例

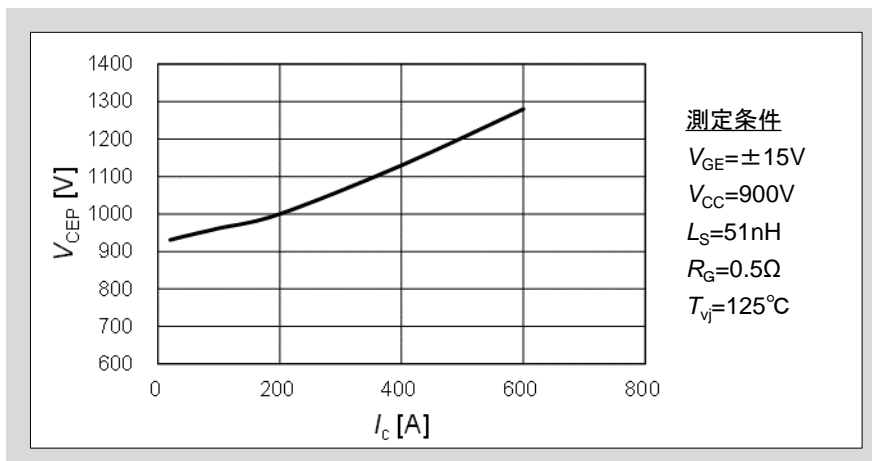


図2-4 IGBTターンオフ時におけるサージ電圧の電流依存性の例

3.2 ターンオフ時におけるサージ電圧のゲート抵抗依存性

過電圧保護に関連して、図2-5にSiCハイブリッドモジュールのゲート抵抗依存性を示します。

一般的にサージ電圧を抑制するためにはゲート抵抗を大きくする手法が用いられてきました。しかしながらIGBTの世代交代とともにIGBTチップの注入効率が高くなっているため、 R_G に対するサージ電圧依存性の傾向も変わってきています(詳細は下記の参考文献を参照願います)。

したがって、サージ電圧抑制のためにゲート抵抗 R_G を大きくした場合、これまでの傾向と異なり、逆にサージ電圧が大きくなる場合がありますのでご注意ください。それゆえ、ゲート抵抗の選定に関してはIGBTモジュールが使用される実機での確認を充分に行なってください。

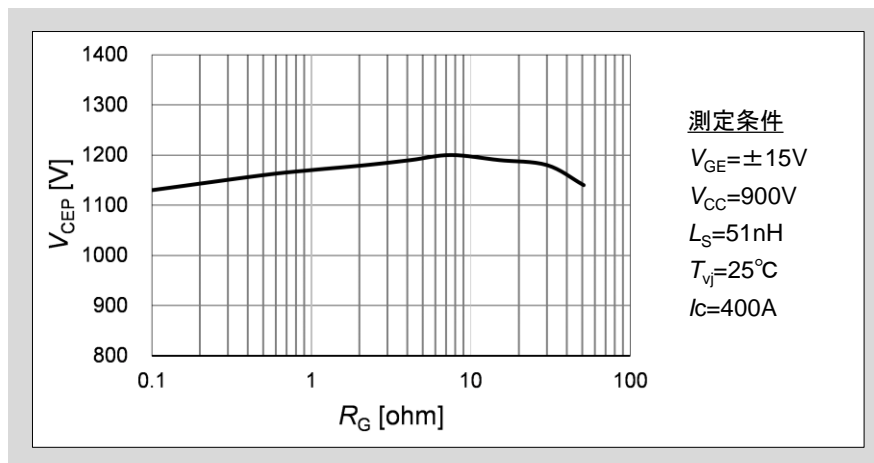


図2-5 ターンオフサージ電圧のゲート抵抗依存性

参考文献

- 1) Y. Onozawa et al., "Investigation of carrier streaming effect for the low spike fast IGBT turn-off", Proc. ISPSD, pp173-176, 2006.

3.3 短絡電流遮断時の過電圧保護

前述のようにIGBTが短絡状態になるとIGBTのコレクタ電流が急激に増加します。したがって、短絡時の電流を遮断する際には、通常運転時に対して高エネルギーが印加された状態でのターンオフとなります。それゆえ、短絡電流遮断時の安全動作領域SCSOA (Short Circuit Safe Operation Area)が通常のRBSOAに対して設けられています。

図2-6に1700V系列に対するSiCハイブリッドモジュールのSCSOA、RBSOAを示します。短絡遮断時のターンオフ動作について、SCSOA内に $V_{CE} - I_C$ の動作軌跡が収まるようにしてください。またRBSOAが繰り返して定義されているのに対し、SCSOAが非繰り返して定義されているのに対し、SCSOAが非繰り返して定義されていることに注意してください。

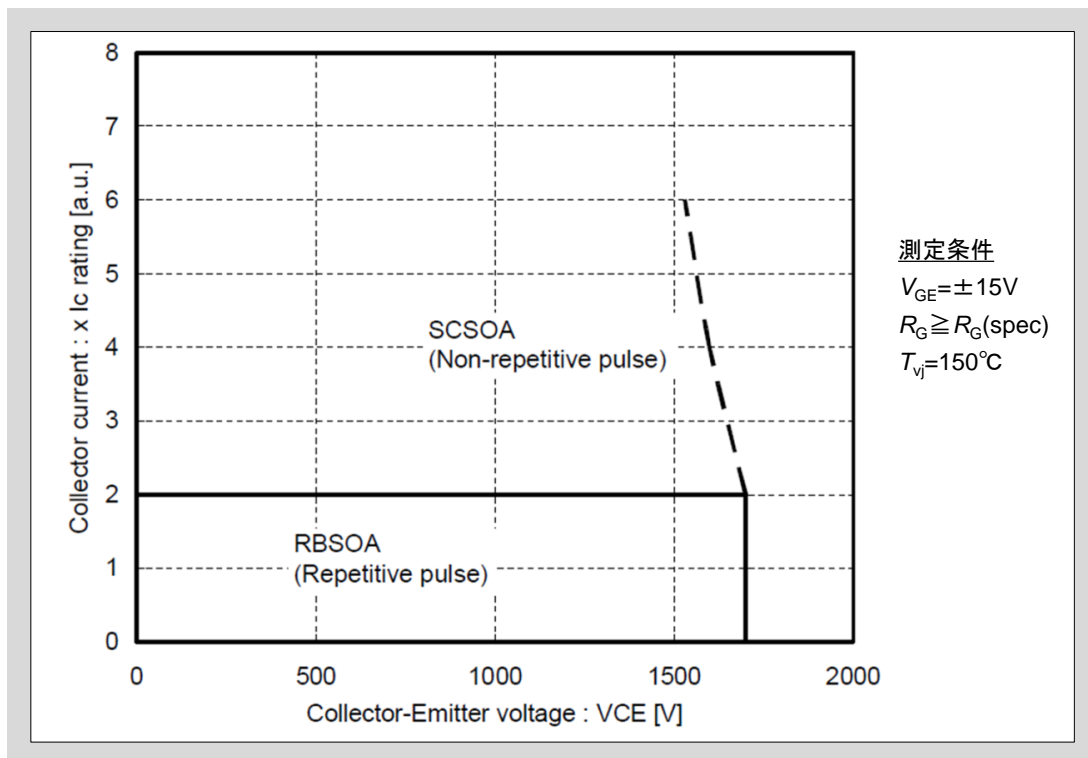


図2-6 RBSOAとSCSOA(1700V系列)

4. R_G の選定

仕様書に標準抵抗を記載しています。

オン側 R_G に関しては、仕様書に記載している標準抵抗値を推奨しますが、放射ノイズが許容範囲に入っていることの確認が必要です。

オフ側 R_G に関しては、図2-7に示すように、 R_G を大きくすると、逆にサージが大きくなる場合があるため、実機でのサージ電圧が許容範囲に入っていることの確認が必要です。

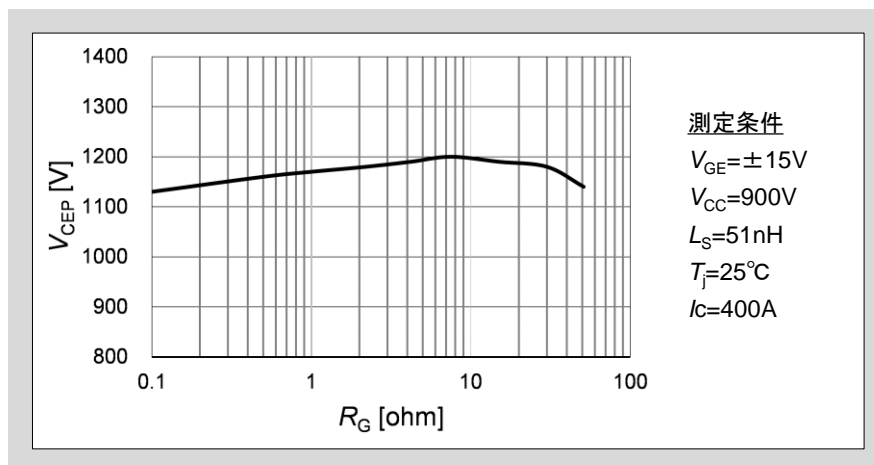


図2-7 ターンオフサージ電圧のゲート抵抗依存性

参考文献

- 1) Y. Onozawa et al., "Investigation of carrier streaming effect for the low spike fast IGBT turn-off", Proc. ISPSD, pp173-176, 2006.

5. 並列接続

IGBTモジュールを変換回路に適用する際に、通電電流能力向上を目的としてIGBTモジュールを並列接続して使用する場合があります。本章ではハイブリッドモジュールを並列接続する際の留意点について記載します。

5.1 出力特性の接合温度依存性と電流アンバランス

出力特性の接合温度依存性はその挙動によって電流アンバランスに大きな影響を与えます。図2-8に1700V/400A定格品の出力特性を示します。ハイブリッドモジュールに搭載されるV-IGBT及び、SiC-SBDでは温度依存性が正であるため、接合温度の上昇とともにコレクタ電流は減少することになります。このことによって、自動的に電流アンバランスは改善されます。

このように、ハイブリッドモジュールに搭載されるすべてのチップは、その出力特性が正の接合温度依存性をもつため、並列運転に適した特性を持っています。

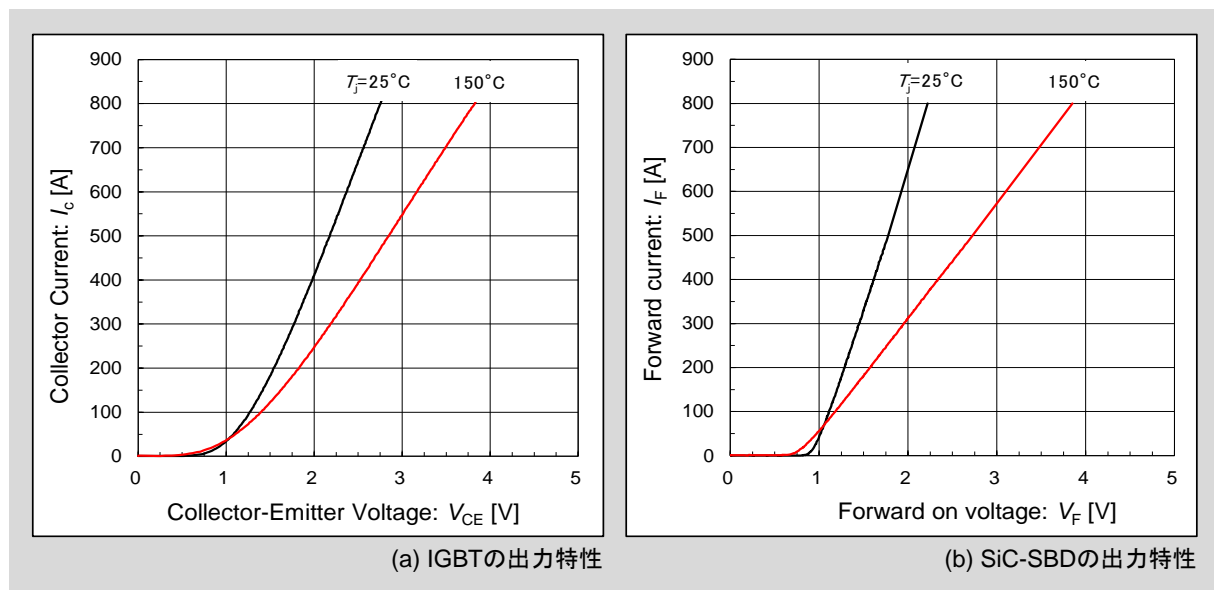


図2-8 出力特性の温度依存性(1700V/400A)

5.2 $V_{CE(sat)}/V_F$ のバラツキと電流アンバランス率

ハイブリッドモジュールの並列接続時に生じる電流分担の割合は電流アンバランス率と呼ばれ、 $V_{CE(sat)}/V_F$ のバラツキや出力特性の接合温度依存性によって決定されます。

図2-9に代表的な $V_{CE(sat)}/V_F$ のバラツキと電流アンバランス率の関係を示します。同図はVシリーズIGBT及びSiC-SBDの2並列接続時における電流アンバランス率です。図2-9からわかるように、 $V_{CE(sat)}/V_F$ のバラツキが大きくなると電流アンバランス率が大きくなることが分ります。それゆえ、並列接続をする際には $V_{CE(sat)}/V_F$ の差($\Delta V_{CE(sat)}/\Delta V_F$)が小さい製品を組み合わせることが重要となります。

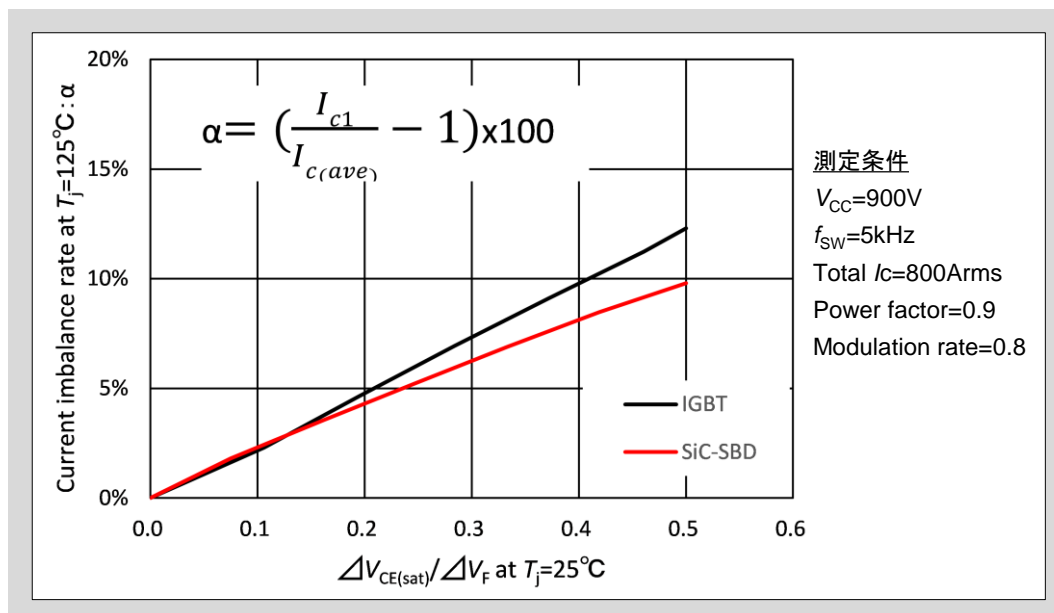


図2-9 $V_{CE(sat)}/V_F$ のバラツキと電流アンバランス率 (1700V/400A)

■補足：モジュール特性データのラベル表記について

モジュールの $V_{CE(sat)}$ 及び V_F をラベルに表記されています。同一又は近い V_F ランク及び $V_{CE(sat)}$ ランクを組み合わせることで良好な電流バランスが得られます。図2-10にラベル表記の一例を示します。

表記内容：

- $V_{CE(sat)}$, V_F values (ex. '211' = 2.105 ~ 2.114 V)
- Temperature code : R
- Product code
- Lot No.
- Serial No.
- Data matrix code

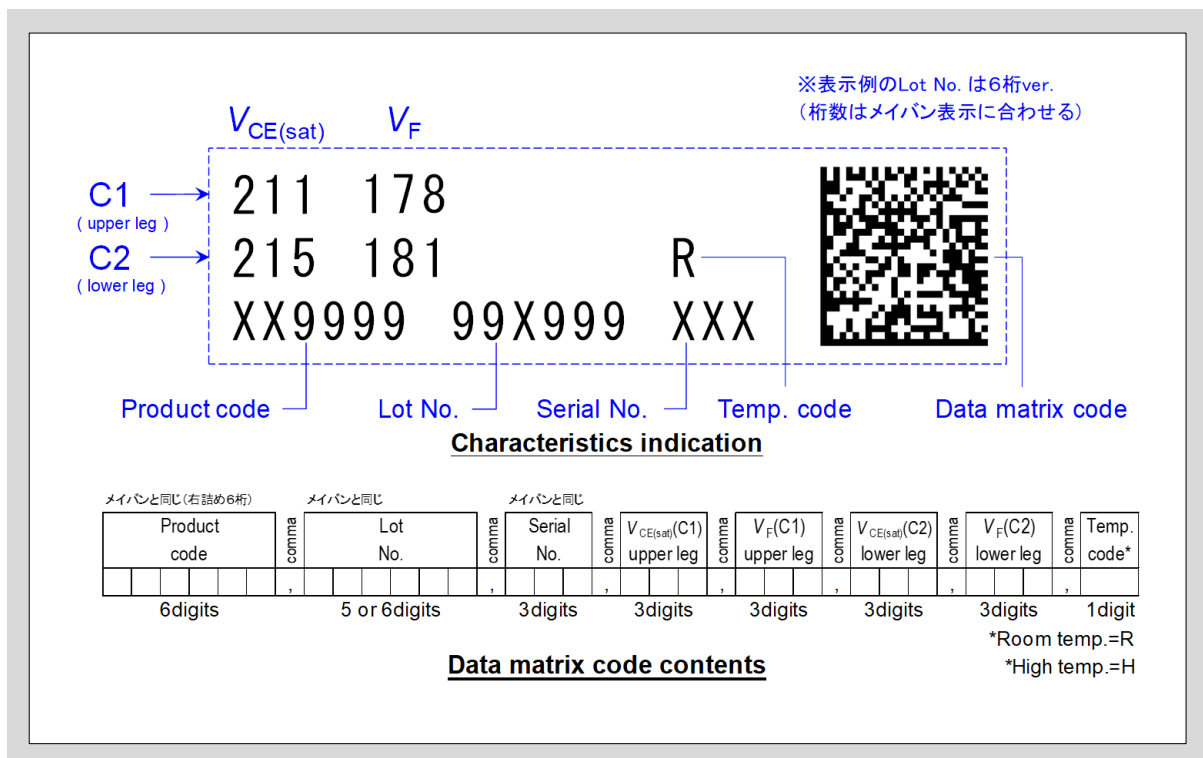


図2-10 特性データの表記例

5.3 スイッチング時の電流アンバランス

5.3.1 主回路配線インダクタンスのバラツキ

主回路配線のインダクタンスが不均等の場合、並列接続された素子のスイッチング時の電流分担にアンバランスを生じさせます。

図2-11に主回路配線インダクタンスを考慮した並列接続時の簡易等価回路を示します。IGBT1、IGBT2に流れるオン電流をそれぞれ I_{C1} 、 I_{C2} としたとき、それらの電流分担は各IGBTの配線インダクタンス $L_{C1}+L_{E1}$ と $L_{C2}+L_{E2}$ の差に影響を受け、それらのインダクタンス比によって決められます。したがってスイッチング時の電流アンバランスを緩和するためには、配線インダクタンスをできる限り均等にすることが必要です。しかしながら、たとえ $(L_{C1}+L_{E1}) = (L_{C2}+L_{E2})$ という理想的な配線インダクタンスを実現したとしても、 L_{E1} と L_{E2} 配線インダクタンスが不均一な場合は、同じ di/dt でも発生する誘起電圧に差が生じることになります。この誘起電圧の差は並列接続された各IGBTの実効的に印加されるゲート電圧に影響を与え、電流アンバランスを助長します。

このことから、素子の並列接続を行なう際は、可能な限り $L_{C1}=L_{C2}$ 、 $L_{E1}=L_{E2}$ となるような配線として、配線構造の対称性を確保する事が非常に重要となります。

また、主回路配線のインダクタンスが大きいと、IGBTターンオフ時のサージ電圧が大きくなるために、配線インダクタンスはできる限り小さくする必要があります。それゆえ、並列接続するIGBTモジュールは可能な限り密着させて配置し、配線は可能な限りの均等化して下さい。

IGBTモジュールに補助エミッタがある場合には、エミッタ側の主回路インダクタンスの影響を小さくするために、そのエミッタ端子を用いてゲートを駆動することを推奨いたします。

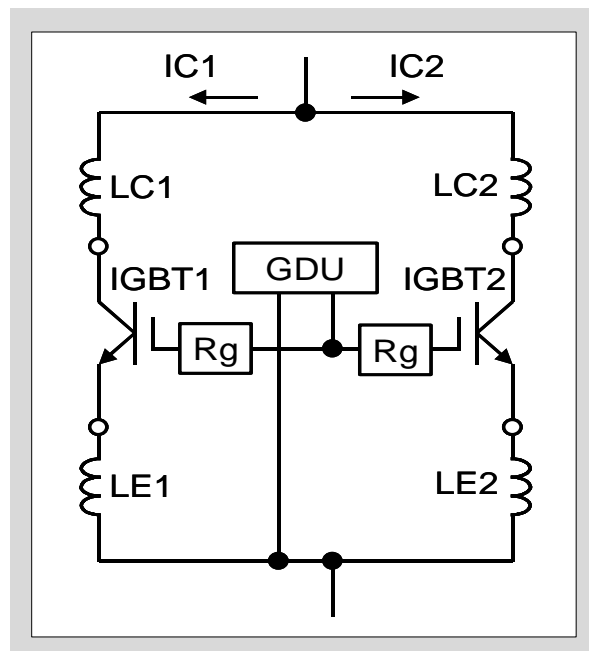


図2-11 主回路配線インダクタンスを考慮した並列接続時の簡易等価回路

5.3.2 ゲートドライブ回路

各IGBTを異なるゲート駆動回路(GDU)で動作させた場合には、その回路の遅れ時間などのバラツキによって、スイッチングのタイミングにバラツキを生じることが懸念されます。したがって、IGBTモジュールを並列接続する場合には、そのIGBTのゲート駆動回路(GDU)は、IGBTモジュールの並列数に関係なく1台で構成することを推奨いたします。このように構成することでゲート駆動回路に起因したスイッチングのバラツキが低減でき、IGBTの並列動作時の悪影響を減らすことが可能となります。ただし並列接続したモジュールのゲートを同一の駆動回路で動作させる場合には、駆動能力不足によるスイッチングスピードの低下や、ゲート制御ができないなどの懸念点が考えられるため、ゲート駆動回路はその並列数に応じた適切な容量を選定してください。

またゲート駆動回路を1台で構成する場合、その配線インダクタンスとIGBT入力容量により、ゲート電圧の立ち上がり時に寄生振動を起こす場合がありますので、各IGBTのゲート抵抗はそれぞれのゲートへ個別に接続して下さい(図2-12参照)。さらにこの振動抑制のためにエミッタ配線に抵抗を入れる場合がありますが、その抵抗によって生じる電圧降下によって素子の誤動作を引き起こす可能性がありますので、十分に検証して適用してください。

ゲート駆動回路のエミッタ配線が主回路配線の異なった位置に接続された場合には、図2-11に示した L_{E1} と L_{E2} が不均衡となるため、並列接続された素子の過渡的な電流分担がアンバランスになります。通常、IGBTモジュールにはゲート駆動回路用に補助エミッタ端子が設けられており、素子内部のドライブ配線は均等となります。したがってこの端子を使用してゲートを駆動すれば、素子内部での過渡的な電流アンバランスを抑制することができます。このような理由から、IGBTモジュールに補助エミッタ端子がある場合にはその端子を用いてゲートを駆動することを推奨いたします。

しかしながら補助エミッタ端子を用いてゲートを駆動した場合でもゲート駆動回路から各モジュールまでのエミッタ配線が長く、不均一になれば電流アンバランスを引き起こします。それゆえ、並列接続した各モジュールへのゲート駆動回路の配線は均等な長さで最短となるように行ってください。このときゲート駆動回路の配線は密に撚り合わせると共に、主回路配線からはできるだけ遠ざけ、相互誘導(特にコレクタ電流)を受けないように配置して下さい。

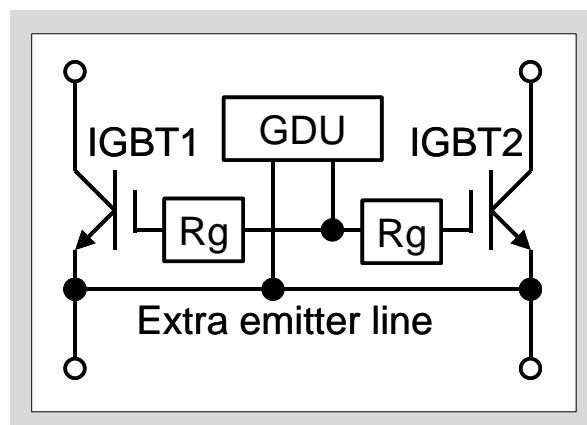


図2-12 ゲートドライブ回路の配線

6. EMI

図2-13に1700VのSiCハイブリッドモジュールと従来のSiモジュールの放射ノイズの比較を示します。

コレクタ電流は小さくにつれ、従来のSiモジュールでは放射ノイズは大きくなるのに対して、SiCハイブリッドモジュールでは、放射ノイズは小さくなります。また、300A以下の領域では、SiCハイブリッドモジュールの放射ノイズのピーク値は、従来のSiモジュールと同等であることが分かります。

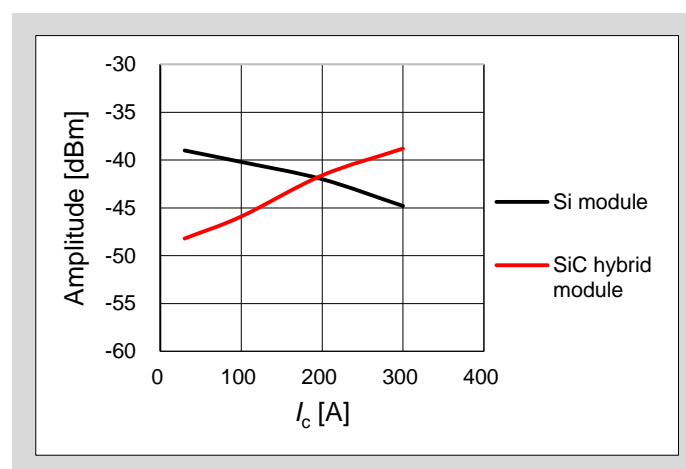


図2-13 放射ノイズのコレクタ電流依存性

参考文献

- 2) H. Wang, et al., "1700V Si-IGBT and SiC-SBD Hybrid Module for AC690V Inverter system", International Power Electronics Conference (IPEC-Hiroshima 2014-ECCE=ASIA), pp.3702-3706

7. 波形振動の抑制方法

図2-14にハイブリッドモジュールのSiC-SBDのターンオフ波形の一例を示します。

ハイブリッドモジュールのコレクタとエミッタ間にCRスナバを付加することで、波形振動が抑制されることが分かります。

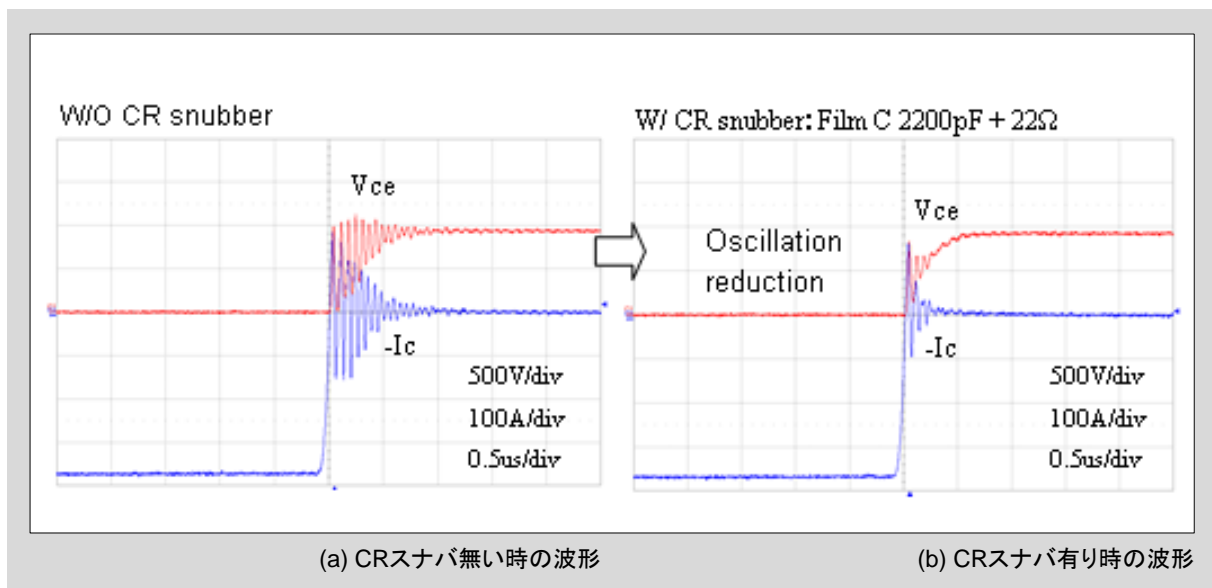


図2-14 CRスナバ回路による波形振動の抑制

※特許申請中